



# 中华人民共和国国家军用标准

FL 6130

GJB 7400A—2024  
代替 GJB 7400—2011

## 合格制造厂认证用半导体集成电路 通用规范

General specification for semiconductor integrated circuits of qualified  
manufacturer certification

2025-01-07 发布

2025-03-01 实施



中央军委装备发展部 颁布



## 目 次

前言	III
1 范围	1
2 引用文件	1
3 要求	2
3.1 总则	2
3.2 本规范的附录	2
3.3 产品要求	2
3.4 质量保证大纲	3
3.5 列入 QML 的要求	3
3.6 器件标志	6
3.7 重新标志	8
3.8 筛选	8
3.9 QCI	8
3.10 可焊性	9
3.11 可追溯性	9
3.12 ESD 控制	9
3.13 循环使用、回收或环保材料	9
3.14 替代试验	9
3.15 无源元件	9
4 质量保证规定	9
4.1 概述	9
4.2 筛选	9
4.3 QCI	9
4.4 鉴定检验	10
4.5 载带自动焊(TAB)集成电路(微电路)的控制要求	10
5 交货准备	18
5.1 包装要求	18
5.2 包装标志	18
6 说明事项	18
6.1 预定用途	18
6.2 订购文件应确定的内容	18
6.3 术语和定义	18
6.4 缩略语	20
6.5 附加说明	20
6.6 基线	20
附录 A (规范性附录) QML 体系	21
附录 B (规范性附录) 生产线认证和 QML 鉴定	32
附录 C (规范性附录) 辐射加固保证(RHA)	50

附录 D (规范性附录)	产品质量和可靠性要求	56
附录 E (规范性附录)	质量一致性检验和筛选要求	68
附录 F (规范性附录)	宇航应用	72
附录 G (资料性附录)	统计抽样、试验与检验程序	76
附录 H (资料性附录)	载带自动焊(TAB)集成电路的控制要求	81
附录 I (资料性附录)	缩略语	86
附录 J (资料性附录)	附加说明	87
附录 K (资料性附录)	半导体集成电路设计、工艺、材料和试验基线模板	89



## 前 言

本规范替代 GJB 7400—2011《合格制造厂认证用半导体集成电路通用规范》。

本规范与 GJB 7400—2011 相比，主要变化如下：

- a) 增加了质量等级：P、Y 和 N1 级，以及相应的质量保证规定；
- b) 针对陶瓷非气密封装产品中使用的无源元件，增加了相关的质量保证规定；
- c) 对附录 B 内容重新编写，增加了非气密陶瓷封装相关规定；
- d) 删除附录 D 中与附录 A 重复的部分。

本规范附录 A、附录 B、附录 C、附录 D、附录 E 和附录 F 是规范性附录，附录 G、附录 H、附录 I、附录 J 和附录 K 是资料性附录。

本规范由中央军委装备发展部综合计划局提出。

本规范起草单位：工业和信息化部电子第四研究院、西安电子科技大学、中国电子科技集团公司第二十四研究所、中国电子科技集团公司第五十八研究所、工业和信息化部电子第五研究所、上海复旦微电子集团股份有限公司、中国航天科技集团公司第一研究院、中国航天科技集团公司第五研究院、清华大学。

本规范主要起草人：李 锟、贾新章、秦国林、丁荣峥、帅 喆、陈新军、吴金平、赵 凯、梁继远、张 莹、贾松良。

GJB 7400 于 2011 年首次发布。



# 合格制造厂认证用半导体集成电路通用规范

## 1 范围

本规范规定了半导体集成电路(以下简称器件)的通用要求,包括器件应满足的质量和可靠性保证要求,承制方列入合格制造厂目录(QML)应满足的要求。本规范规定了V级、Y级、Q级、P级、T级、N级、N1级七个产品质量保证等级。

本规范是以过程基线的认证为依据,从设计、晶圆制备、封装、试验等过程提出具体要求,强调工艺在线监控、统计过程控制(SPC)等,以保证器件的质量和可靠性。

本规范适用于单片集成电路和多片集成电路。

## 2 引用文件

下列文件中的有关条款通过引用而成为本规范的条款。凡注日期或版次的引用文件,其后的任何修改单(不包含勘误的内容)或修订版本都不适用于本规范,但提倡使用本规范的各方探讨使用其最新版本的可能性。凡不注日期或版次的引用文件,其最新版本适用于本规范。

GB/T 4937—1995 半导体器件机械和气候试验方法

GB/T 4937.3—2012 半导体器件 机械和气候试验方法 第3部分:外部目检

GB/T 4937.4—2012 半导体器件 机械和气候试验方法 第4部分:强加速稳态湿热试验(HAST)

GB/T 4937.30—2018 半导体器件 机械和气候试验方法 第30部分:非密封表面安装器件在可靠性试验前的预处理

GB/T 5169.5—2008 电工电子产品着火危险试验 第5部分:试验火焰 针焰试验方法 装置、确认试验方法和导则

GB/T 7092 半导体集成电路外形尺寸

GB/T 9178 集成电路术语

GB/T 16526 封装引线间电容和引线负载电容测试方法

GB/T 36479 集成电路 焊柱阵列试验方法

GJB 150.10A—2009 军用装备实验室环境试验方法 第10部分:霉菌试验

GJB 192B—2011 有失效率等级的无封装多层片式瓷介固定电容器通用规范

GJB 546 电子元器件质量保证大纲

GJB 548C—2021 微电子器件试验方法和程序

GJB 597 半导体集成电路通用规范

GJB 1420 半导体集成电路外壳通用规范

GJB 2712 装备计量保障中测量设备和测量过程的质量控制

GJB 3014 电子元器件统计过程控制体系

GJB 4027B—2021 军用电子元器件破坏性物理分析方法

GJB 4157 高可靠瓷介电容器通用规范

GJB 7242—2011 单粒子效应试验方法和程序

GJB 7677 球栅阵列(BGA)试验方法

GJB 9389—2018 集成电路门锁试验

SJ/T 10745 半导体集成电路 机械和气候试验方法

### 3 要求

#### 3.1 总则

按本规范供货的 QML 器件承制方应具有或可以获得和使用符合本规范的生产设施、试验设备和质量保证大纲，以生产符合本规范规定的产品。所有 QML 器件均应在认证合格的生产线上流片，并在认证合格的组装线上组装。在交货前，所有器件应按相关详细规范的规定，在合格的测试设备上，测试电参数合格。QML 认证标志(3.5.4)表征满足本规范所有要求。

当使用替代方法时，应向鉴定机构证实替代方法至少可以达到本规范规定的质量与可靠性要求，或向鉴定机构证明某项要求不适用于承制方的技术。

注：如果承制方质量保证大纲中有规定，可以修改相关详细规范中规定的筛选和质量一致性检验(QCI)要求。这些修改不能影响相关详细规范中规定的热特性、机械特性、电性能，以免影响器件形态、配合和功能。

#### 3.2 本规范的附录

本规范附录 A 规定了由承制方实施的质量保证大纲。附录 B 规定了承制方进行生产线认证和 QML 鉴定的程序。附录 C 规定了辐射加固保证(RHA)要求。附录 D 规定了 QML 产品质量和可靠性要求。附录 E 规定了筛选和质量一致性检验(QCI)的补充要求。附录 F 规定了 V 级/Y 级器件的补充要求。附录 G 给出了统计抽样、试验与检验程序。附录 H 给出了载带自动焊集成电路的控制要求。附录 I 给出了本规范使用的缩略语。附录 J 给出了本规范的编制及使用思路。附录 K 给出了基线模板。

#### 3.3 产品要求

##### 3.3.1 工作温度和贮存温度

除另有规定外，按本规范生产的器件的工作温度范围(环境温度  $T_A$  或壳温  $T_C$ )应为  $-55^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 。最低或最高工作温度应是指工作温度范围的下限和上限。承制方应证实其技术水平能使产品达到该温度范围( $T_A$  或  $T_C$ )。可用标准评价电路(SEC)证明。

按本规范生产的器件的贮存温度应为  $-65^{\circ}\text{C} \sim 150^{\circ}\text{C}$ 。

##### 3.3.2 合格证明文件和采购的可追溯性

符合本规范规定的 QML 器件的承制方、供货商(包括分销商)应提供书面的合格证明文件，以证实：提供的 QML 器件是按本规范要求生产，并(不管是否进行实际的试验)符合本规范规定的性能；所有 QML 器件均应在随货附带的质量证明文件上描述清楚；托运商和分销商应按静电敏感器件的有关规定处置 QML 器件。不管是从承制方直接采购还是从其他渠道(比如分销商)采购 QML 器件，均应向用户提供书面的合格证明文件。当涉及到其他采购渠道时，采购证明应附加承制方提供的合格证明文件和前一个分销商提供的采购追溯性文件。

合格证明文件应包括：

- a) 承制方文件：
  - 1) 承制方名称和地址；
  - 2) 用户或分销(代理)商名称和地址；
  - 3) 器件型号；
  - 4) 日期代码和最后复检日期(适用时)；
  - 5) 承制方交货器件的数量；
  - 6) QML 器件一致性和可追溯性的说明；
  - 7) 可焊性复检日期(适用时)；
  - 8) 合格证明文件的签署和办理日期(适用时)；
  - 9) 芯片/制造要求变更的申明(适用时)。
- b) 分销(代理)商文件：
  - 1) 分销商名称和地址；
  - 2) 用户的名称和地址；

- 3) 交货器件的数量;
- 4) 最后的复检日期(适用时);
- 5) 证明交货器件身份的证明(证明交货器件是承制方合格证明文件所包含的一部分);
- 6) 可焊性复检日期(适用时);
- 7) 合格证明文件的签署和办理日期。

### 3.4 质量保证大纲

#### 3.4.1 承制方的评审体系

承制方应建立并实施质量保证大纲(见附录 A)。

承制方应成立技术审查委员会(TRB),其职责包括:审核、批准并记录质量保证大纲的执行;维持所有生产线认证和基线鉴定合格的工艺过程;工艺过程更改控制;可靠性数据统计分析;失效分析和纠正措施;制定 QML 器件召回程序;技术鉴定的状态。

#### 3.4.2 质量保证大纲计划

质量保证大纲计划(见 A.2.3)应反映承制方 QML 过程。质量保证大纲计划应持续有效,并能反映出所有的主要更改。TRB 应将质量保证大纲计划提交鉴定机构审查。

#### 3.4.3 自我评定方案

承制方 TRB 应确保自我评定方案的实施,并按周期对质量保证大纲计划所控制的所有范围进行评审。TRB 应将自我评定(包括纠正措施)的结果形成报告,随时供鉴定机构审查(见 A.2.1)。

#### 3.4.4 更改控制

承制方应建立更改控制程序,如果发生影响器件形态、配合或功能的更改,应在受影响的器件交付前通知使用方。任何情况下,承制方应将更改通知使用方。通知应包括下列内容(见 A.2.4):

- a) 设计的更改;
- b) 晶圆制备的更改;
- c) 组装工艺的更改;
- d) 封装的更改;
- e) 最终产品检验的更改;
- f) 芯片制备、组装、试验和鉴定地点的更改。

### 3.5 列入 QML 的要求

#### 3.5.1 生产线审核要求

##### 3.5.1.1 概述

对 QML 生产线认证审核时,承制方应确定以下最低要求。由鉴定机构确定该生产线与本规范规定的符合程度,书面提出发现的问题,并向承制方的 TRB 提出建议。承制方可以对生产线能力的各个部分分别验证,但鉴定机构应根据完整的技术流程进行评价确认。技术过程基线如有变更,承制方应向鉴定机构提交报告,认证资格才能维持。QML 认证审核应至少包括:

- a) 质量保证大纲文件(见 A.2.1);
- b) 过程能力证明(见 3.4.1.2);
- c) 管理和技术能力的审核(见 3.4.1.3);
- d) 掩模制备的所有程序(见 E.2.1);
- e) 过程基线。

##### 3.5.1.2 过程能力证明

承制方应制备器件进行摸底试验,以证明其制造过程中有关质量、可靠性和生产等方面具有的综合能力。在鉴定机构安排现场审查前,应提供所有试验结果供鉴定机构进行预审核。摸底试验应设计成能用于承制方初始审核和以后过程能力的持续保证。

过程能力的证明应包括:

- a) 设计, 包括电路和封装;
- b) 晶圆制备;
- c) SPC 和工艺过程监控程序, 包括可靠性表征结构 (TCV) 程序、标准评价电路 (SEC) 和工艺监测图形 (PM) (见附录 B);
- d) 晶圆验收程序;
- e) 组装和封装;
- f) RHA (见附录 C);
- g) 试验 (晶圆级和封装级, 适用时)。

承制方应建立新技术引入程序, 用于识别、管理和跟踪新技术。程序应包括: 新技术的界定、新技术能用于 QML 生产线的确认规则和方法。也应包括确定潜在的失效机理和激活能的具体方法, 以及缓解措施。新技术引入程序、方案和方法应经鉴定机构审查。

### 3.5.1.3 管理和技术能力的预审核

鉴定机构的预审核应至少包括承制方产品研制 (包括 QML 分包方、非 QML 分包方) 的以下方面: 设计、掩模、晶圆制备、组装和封装以及试验 (电参数测试、环境试验和辐射试验 (适用时)), 还应包括对承制方质量保证大纲计划、内部审核的评审, 以及必要时对承制方的晶圆制备、组装、试验以及其他设施的现场访问。

预审核的关键点包括:

- a) 设计中心的设计程序;
- b) 设计评审程序;
- c) 模型验证;
- d) 软件配置和配置管理;
- e) 可测性程序和策略 (适用时);
- f) 数据库系统, 如超高速集成电路 (VHSIC) 硬件描述语言;
- g) 掩模确认/检查程序;
- h) 非 QML 认证设计中心的设计程序;
- i) TCV、SEC、PM 的试验和数据;
- j) 生产返工程序;
- k) SPC 程序 (所有范围);
- l) 设计规则文件化;
- m) 净化间控制程序;
- n) 晶圆可追溯性;
- o) GaAs 晶圆评价程序;
- p) 工艺特性表征程序;
- q) 组装返工程序;
- r) 芯片粘接程序;
- s) 引线/带键合;
- t) 芯片灌封/模塑;
- u) 器件可追溯性和流程单;
- v) (晶圆、器件和检验) 批的组成;
- w) 组装区域环境控制;
- x) 内部水汽含量控制程序;
- y) 静电放电 (ESD) 控制和试验;
- z) 内部目检;

- aa) 电测试程序;
- ab) 筛选程序;
- ac) QCI 程序;
- ad) 人员引起的污染预防程序;
- ae) 设备校准与维护;
- af) 员工培训管理规定和程序;
- ag) 更改控制程序;
- ah) 芯片灌封/模塑;
- ai) 鉴定检验实施方案;
- aj) 供货商选择;
- ak) 新技术/材料评价;
- al) 封装完整性验证试验方案(PIDTP);
- am) 封装设计和外壳选用评审: 承制方应建立和实施系统的封装设计和外壳选用评审程序, 以确定芯片与外壳在热、电气和机械特性方面的兼容性, 以及生产、试验和可靠性要求。除另有规定外, 承制方外壳的材料和镀涂应符合 D.2.8.2 的规定。

#### 3.5.1.4 现场审查

承制方应确保向鉴定机构提交支持其质量管理政策和程序所有数据的有效性。鉴定机构有权利对制造(晶圆制备和组装)、试验设施和操作人员进行审查。对承制方的 QML 认证, 鉴定机构的现场确认包括承制方的设计、晶圆制备、组装和试验的现场确认。

QML 承制方在完成扩展鉴定检验以及 TRB 的自我评定和批准后, 并经鉴定机构批准, 可以增加其他的设计、晶圆制备、组装和试验。对承制方计划补充列入 QML 表中的设施/工艺, 鉴定机构保留现场评审的权利。对非 QML 分包方的确认是承制方的责任。

承制方可以使用 QML 分包方设施。QML 分包方设施应是 QML 认证合格的承制方设施, 或是经过鉴定机构批准使用的生产或试验设施。鉴定机构负责对 QML 分包方设施的初始确认和复审。

在首次 QML 认证过程中, 承制方 TRB 负责对非 QML 分包方设施的初始确认和复审。鉴定机构应确认承制方 TRB 对非 QML 分包方所进行审查的有效性, 同时保留对非 QML 分包方进行现场审查的权利。对于 V 级/Y 级器件, 鉴定机构决定是否对非 QML 分包方设施进行现场审查。

#### 3.5.1.5 承制方内审

承制方应进行内审, 以确定是否满足质量保证大纲计划(见附录 A)。

#### 3.5.1.6 更改控制

承制方应建立更改控制程序, 包括监控内部更改的过程、评估可能对用户造成的影响。承制方应分析重大更改产生的影响, 并及时通知用户。

#### 3.5.1.7 审核合格通知

审查合格后, 鉴定机构将向承制方发出审核合格通知。

#### 3.5.2 QML 基线鉴定

应按确认的鉴定检验实施方案采用实际器件或 SEC 完成鉴定检验(见附录 B)。

#### 3.5.3 RHA 等级鉴定

RHA 等级应按产品规定的最高电离总剂量(TID)值鉴定。辐射试验条件采用累积剂量。产品所采用的 RHA 等级要求以及 RHA 鉴定检验方案应报鉴定机构批准。

承制方可以在 RHA 鉴定前进行 RHA 等级评估, 步进到最高总剂量值, 应至少包含最高总剂量等级以下的两个等级的剂量值。

RHA 等级定义如下:

RHA 等级标志	辐射总剂量 (Gy (Si))
/或—	无 RHA
M	30
D	$10^2$
P	$3 \times 10^2$
L	$5 \times 10^2$
R	$10^3$
F	$3 \times 10^3$
G	$5 \times 10^3$
H	$10^4$

### 3.5.4 列入 QML

通过生产线审核和基线鉴定后, 鉴定机构颁发认证证书。认证证书的内容应与 QML 中列入的承制方生产线和基线范围相一致。

### 3.5.5 QML 资格的维持

首次认证后, 为保持认证合格状态, 承制方应选取生产的实际器件或 SEC 进行鉴定检验, 或按质量保证大纲计划执行批准的替代评价程序。

### 3.5.6 QML 线停产

如果已认证合格的 QML 生产线停产时间超过一年, 则在生产重新开始时, TRB 应评估并保证该工艺仍然保持生产能力, 并通知鉴定机构。

### 3.5.7 监督检查

鉴定机构对承制方的现场审查每年至少一次。根据承制方 TRB 报告、用户反馈意见及承制方维持 QML 体系的情况, 鉴定机构可以调整监督检查的周期。

### 3.5.8 T 级器件的要求

T 级器件承制方应是 QML 认证合格的。T 级器件应在 QML 生产线上生产, 其生产流程应在承制方的质量保证大纲计划中确定, 并经 TRB 批准, 得到鉴定机构的鉴定和批准。T 级器件的每个技术流程(如晶圆制备、组装、筛选、鉴定检验、QCI 等)应按用户的应用要求并形成文件。当开发技术流程时, 器件承制方应证明已考虑生产中可能出现的失效模式和机理。在被列入批准的 T 级器件承制方之前, 每个技术流程的文件, 包括支撑文件, 应由鉴定机构审查和批准。已批准的技术流程的任何更改都应经 TRB 和鉴定机构的审查和批准, 并随时供用户审查。对器件的重大更改, 如果影响到相关详细规范和承制方质量保证大纲计划中规定的器件形态、配合、功能, 应通知用户。

T 级器件使用在载人航天、卫星、运载火箭等工程上, 需经相关部门的书面批准。

## 3.6 器件标志

### 3.6.1 概述

QML 器件标志应符合本规范以及相关详细规范的规定。标志应字迹清晰、完整。如果需使用特殊标志, 则应在本规范要求的基础上增加, 并使其能明显区分出来, 以不致与本规范要求的标志相混淆。每一器件应标志下列内容:

- a) 定位点(见 3.6.2);
- b) 器件识别号(PIN)(见 3.6.3);
- c) “△”认证标志(见 3.6.4);
- d) 承制方识别标志(见 3.6.5);
- e) 特殊标志;
- f) 日期代码(见 3.6.7);
- g) 序列号, 当使用方规定时, 应在筛选中的首次电测试前, 对检验批中的每个器件标记一个专用的连续编号;
- h) ESD 敏感度识别标志, 适用时(见 3.6.6.3)。

裸芯片仅适用 b)~g)，应标志在晶圆或芯片包装以及晶圆或芯片包装采用的其他外部容器上。

### 3.6.2 定位点

器件的引线编号或机械取向起始位置的定位点、突舌或其他标志应与相关详细规范规定的一致，并在设计上使器件按正常方式安装后，从上方可见此标志。正三角形“△”用作静电放电敏感度标志(见 3.5.6.3)，也可用作第一引出端的识别标志。

### 3.6.3 器件识别号(PIN)

#### 3.6.3.1 通则

每个 QML 器件应按以下示例标志出器件识别号。

<u>××××</u>	<u>V, Q, N</u>	<u>—或 H 等</u>	<u>Y</u>
器件型号	器件等级标志	RHA 等级标志	引线镀涂
	(见 3.5.3.2)	(见 3.5.3.3)	(见 3.5.3.4)

#### 3.6.3.2 器件等级标志

器件等级应用表示质量保证等级的符号标识出符合本规范和相关详细规范要求的产品等级。

#### 3.6.3.3 RHA 等级标志

“—”表示无 RHA。字母 M、D、P、L、R、F、G 和 H 等级标志见 3.4.3 的规定。

#### 3.6.3.4 引线镀涂

引线镀涂由下列单字母表示：

镀涂字母	镀涂
A	热焊料浸涂
B	镀锡铅
C	镀金
D	钯
E	钯上闪镀金
F	按承制方相关文件定义的锡铅合金
X	A 或 B 或 C

注：引线镀涂标志 D 和 E 是等效的，可以互相替代。

### 3.6.4 认证标志

满足本规范和相关详细规范要求的产品，在获准按 QML 供应器件时，应打上“△”的认证标志。

### 3.6.5 承制方识别标志

器件应标上承制方的名称或商标。

### 3.6.6 标志位置

#### 3.6.6.1 概述

认证标志、PIN 和 ESD(如适用)标志应位于无引线或有引线片式载体、针栅阵列封装、扁平封装及双列结构的顶端表面，圆柱型封装(指 TO 型结构和类似结构)则可标志在顶部或侧面。当封装顶部的尺寸不足以标记特殊工艺标志时，ESD 标志应(如适用)标在顶部，其他标志可标在外壳的背面。对引线数少于或等于 16 的扣盖式扁平封装器件可将标志标在陶瓷上。禁止使用导电性或电阻性的油墨在背面标志，裸芯片的标志应标在包装盒上。

#### 3.6.6.2 氧化钼封装识别标志

如果器件封装含有氧化钼，则该器件上应标上“B<sub>2</sub>O”字样。

#### 3.6.6.3 ESD 敏感度识别标志

承制方可以不在器件上标识 ESD 标志，或仅标识一个三角形标志或按相关详细规范确定的 ESD 等级标志。

ESD等级	电路标志	静电电压
0	△0	<250V
1A	△A	250V~499V
1B	△B	500V~999V
1C	△C	1000V~1999V
2	△△	2000V~3999V
3A	△△△A	4000V~7999V
3B	△△△B	≥8000V

ESD 敏感度试验应按 GJB 548C—2021 中方法 3015 和相关详细规范的规定进行。静电敏感度分级应按方法 3015 的规定。除另有规定外，至少应在器件初始鉴定和设计更改时进行该试验。

### 3.6.7 日期代码

器件应标示上唯一的代码以表示检验批密封开始的周或密封结束的周。代码中的前两位数字表示该年份数字的最后两位，代码的最后两位数字表示该年份中的第几周。当两个或两个以上检验子批(分批)要打印同一个识别代码时，为每一个检验子批(分批)增加一个唯一的后缀字母紧接其识别代码以便区分。如果换用一个替代的标识并能保持唯一的追溯要求，可不加后缀字母。检验批识别代码一经指定就不应改变。

### 3.6.8 标志 QML 的产品

QML 承制方在 QML 流程下生产的产品可以标志“△”认证标志。QML 中包括军用温度范围的产品清单应提交鉴定机构批准。

### 3.6.9 包装上的标志

除定位点外，所有标志在交货时都应标在芯片格栅盒、载体、单包(如单个的金属箔袋)，或多个器件包装(如管式、导轨式、卷带盘)。ESD 符号应标在包装盒或包装箱上。如果所有上述标志在器件上清晰可见，并在单盒或多器件包装盒里容易辨认，则 ESD 标志只要求标在最大包装上。这些要求适用于承制方和销售商对 QML 器件的原始包装或重新包装。

### 3.7 重新标志

如要对器件重新标志，则应将重新标志的理由及其工艺说明记录在鉴定检验报告和(或)质量一致性检验报告上，除下述重新标志进行的试验外，对每个重新标志的批，应进行内部目检和结构检查(GJB 548C—2021 中方法 2014，样本大小/接收数为 1(0))，以保证标志的牢固性以及标志与器件相符。对 Q 级、P 级，可在产品详细规范规定的高温下(即 125℃)进行 A 组试验代替内部目检和结构检查。重新标志的程序应由鉴定机构批准。对每一种封装部件(不管封装形式)，以及改变标志的程序或材料，均要求批准。对重打标志过程进行鉴定时，应按照下述的试验方法对重新标志的器件样品进行试验：

- a) GJB 548C—2021 中方法 2015 耐溶剂性(3 个器件)；
- b) GJB 548C—2021 中方法 1011 热冲击(试验条件 B，至少 15 个循环)；
- c) GJB 548C—2021 中方法 1004 耐湿；
- d) GJB 548C—2021 中方法 1009 盐雾。

不要求进行电测试，每项试验后应按照适用的失效判据进行目检。

### 3.8 筛选

所有按本规范交货的器件应能满足 4.2 规定的筛选要求。

### 3.9 QCI

所有按本规范交货的器件应能满足 4.3 规定的 QCI 要求。

如果 TRB 确定未满足 QCI 要求，应立即报告鉴定机构，并将受影响的产品形成清单，同时报鉴定机构。

### 3.10 可焊性

器件在交货时，应采用抽样方法按 GJB 548C—2021 中方法 2003 进行可焊性检验。

### 3.11 可追溯性

所有交货的器件，应能追溯到晶圆批(对 GaAs 器件应能追溯到每个晶圆)。至少对设计(适用时)、晶圆制备、组装、试验以及适用的返工等过程保证可追溯性。

### 3.12 ESD 控制

QML 器件的生产制造、包装、运输和使用过程应按相关标准采取防静电损伤措施。

### 3.13 循环使用、回收或环保材料

在能充分满足使用和维护要求的情况下，应尽可能采用可循环使用材料、回收材料或环保材料，以降低寿命周期的成本。

### 3.14 替代试验

承制方应按本规范的试验方法要求(筛选、鉴定检验和 QCI)。当承制方由 GJB 597 认证转到本规范认证时，经鉴定机构批准，可以选择使用 GJB 548C—2021 中方法 5004/方法 5005 替代本规范的试验要求。但不允许承制方在 GJB 548C—2021 中方法 5004/方法 5005 与本规范的试验要求之间来回转换。

### 3.15 无源元件

本规范的无源元件专指电容器。器件使用的无源元件的生产、加工以及检验应满足本规范的要求。使用的无源元件应在适用的相关详细规范中规定，并应包括但不限于：元件的型号、规格、额定值以及其他有助于识别该元件所必需的信息。

作为器件设计的组成部分的瓷介电容器，用于提高器件的退耦、信号或噪声整形以及 RHA 性能。应达到下面的要求：对 Q 级/P 级器件，瓷介电容器应达到 GJB 192B—2011(S 级失效率)的要求或其使用得到鉴定机构的批准。对 V 级/Y 级器件，瓷介电容器应达到或超过 GJB 4157 的要求或其使用得到鉴定机构的批准。

承制方应将使用电容器的相关工艺过程写入质量保证大纲计划。内容应包括但不限于：检验、组装(包括粘接程序)、试验(包括最终电测试和 A、D 和 E 组检验)。

## 4 质量保证规定

### 4.1 概述

承制方的检验和试验应符合本规范的要求。承制方提供的产品应能满足本规范规定的筛选、QCI 的 A、B、C、D 和 E 组检验(见附录 C)要求。经鉴定机构批准后，本规范所列的任何筛选或 QCI 试验都可以删减、修改。

### 4.2 筛选

所有 QML 器件应通过本规范表 1 或表 2 规定的筛选。在鉴定机构批准的情况下，可以用 GJB 548C—2021 中方法 5004 的要求替代本规范规定的筛选要求。当使用方法 5004，Q 级器件按 B 级筛选流程，V 级器件按 S 级筛选流程。承制方应通过 TRB 确定哪些试验用来保证相关工艺或最终产品(如：晶圆或芯片、塑封器件等)的质量和可靠性。对于 QML 工艺，在掌握支撑数据的基础上可以选择删除或修改筛选，只要这些支撑数据证明优化是合理的(见附录 E 中 E.3.5)，并报鉴定机构审查。如果实施优化，承制方仍有责任提供满足本规范规定的性能参数、质量和可靠性要求的产品。

在任一项筛选试验中失效的器件应被标识、隔离或去除。

当确定筛选试验中的失效是由操作者失误或设备故障所造成，且确定对其余的 QML 器件未造成损伤，错误发现后，在可行的情况下，余下的器件可重新进行正确的筛选试验。操作失效或设备故障造成的失效不应计算入 PDA 值(适用时)。但 ESD 失效应予拒收，且不应把失效归于设备故障或操作有误。

### 4.3 QCI

所有交货的产品应能通过表 3、表 4、表 5 和表 6 或表 7 规定的 QCI。在鉴定机构批准的情况下，可以用 GJB 548C—2021 中方法 5005 的要求替代本规范规定的 QCI；Q 级按 B 级流程，V 级按 S 级流

程。当使用方法 5005 对 V 级进行 QCI 时，除另有规定外，B 组的终点电测试应同 C 组终点电测试。承制方应定期进行 QCI 试验，以确保承制方在产品品质、可靠性和性能方面的能力满足质量保证大纲计划(见 A.2.3)的要求。适用时，作为选择，承制方可以参见附录 G 的样本大小序列方案代替固定样本数(接收数)。

#### 4.4 鉴定检验

鉴定检验应按附录 B 中 B.2.3.2 的规定进行，器件应至少满足本规范 A、B、C、D 和 E 组检验(适用时)的要求。

#### 4.5 载带自动焊(TAB)集成电路(微电路)的控制要求

参见附录 H。

表 1 Q 级、P 级、V 级、Y 级器件筛选程序

筛选	GJB 548C—2021 的试验方法和条件			
	Q 级	P 级	V 级	Y 级
1、晶圆批验收	见 B.2.2.1.4 <sup>a</sup>	见 B.2.2.1.4 <sup>a</sup>	见 B.2.2.1.4 <sup>a</sup> 或方法 5007(所有批)	见 B.2.2.1.4 <sup>a</sup> 或方法 5007(所有批)
2、非破坏性键合拉力 <sup>b</sup>	不适用	不适用	方法 2023	方法 2023
3、内部目检 <sup>c</sup>	方法 2010, 试验条件 B	方法 2010, 试验条件 B	方法 2010, 试验条件 A	方法 2010, 试验条件 A
4、温度循环 <sup>d</sup>	方法 1010, 试验条件 C, 10 次循环	方法 1010, 试验条件 C, 10 次循环	方法 1010, 试验条件 C, 10 次循环	方法 1010, 试验条件 C, 10 次循环
5、恒定加速度 <sup>e</sup>	方法 2001, 试验条件 E, 仅 Y1 方向	方法 2001, 试验条件 E, 仅 Y1 方向	方法 2001, 试验条件 E, 仅 Y1 方向	方法 2001, 试验条件 E, 仅 Y1 方向
6、目检 <sup>f</sup>	100%	100%	100%	100%
7、粒子碰撞噪声检测 <sup>g、h</sup>	不要求	不适用	方法 2020, 试验条件 A	不适用
8、编序列号 <sup>i</sup>	按相关详细规范	按相关详细规范	按相关详细规范	按相关详细规范
9、老炼前中间电测试 <sup>j</sup>	按相关详细规范 <sup>k</sup>	按相关详细规范 <sup>l</sup>	按相关详细规范 <sup>l</sup>	按相关详细规范 <sup>l</sup>
10、老炼 <sup>j、m、n</sup>	方法 1015, 125℃, 160h	方法 1015, 125℃, 160h	方法 1015, 125℃, 240h, 试验条件 D <sup>o</sup>	方法 1015, 125℃, 240h, 试验条件 D <sup>o</sup>
11、老炼后(中间)电测试 <sup>j</sup>	不要求	不要求	按相关详细规范 <sup>l</sup>	按相关详细规范 <sup>l</sup>
12、反偏老炼(静态老炼) <sup>m、n、p</sup>	不要求	不要求	方法 1015, 试验条件 A 或 C, 125℃, 144h 或 150℃, 72h	方法 1015, 试验条件 A 或 C, 125℃, 144h 或 150℃, 72h
13、老炼后(中间反偏)电测试	不要求	不要求	按相关详细规范 <sup>l</sup>	按相关详细规范 <sup>l</sup>
14、允许不合格品率(PDA)计算 <sup>q</sup>	5%(所有批)	5%(所有批)	5%, 25℃下功能参数 3%(所有批)	5%, 25℃下功能参数 3%(所有批)
15、最终电测试 <sup>r</sup> (见表 2) a) 静态测试 1) 25℃ 2) 最高、最低工作温度 b) 动态、功能测试 <sup>s</sup> 1) 25℃ 2) 最高、最低工作温度 c) 开关试验 1) 25℃ 2) 最高、最低工作温度	按相关详细规范(见 A 组检验)	按相关详细规范(见 A 组检验)	按相关详细规范(见 A 组检验)	按相关详细规范(见 A 组检验)

表 1(续)

筛选	GJB 548C—2021 的试验方法和条件			
	Q 级	P 级	V 级	Y 级
16、密封 <sup>1</sup> a) 细检漏 b) 粗检漏	方法 1014	不适用	方法 1014	不适用
17、X 射线或超声检测 <sup>u</sup>	不要求	X 射线:方法 2012, 两个视图; 超声检 测: 方法 2030	X 射线:方法 2012, 两个视图; 超声检 测: 方法 2030	X 射线:方法 2012, 两个视图; 超声检 测: 方法 2030
18、外部目检 <sup>v, w</sup>	方法 2009	方法 2009	方法 2009	方法 2009
19、鉴定或 QCI 试验的样品选择 <sup>x</sup>	—	—	—	—
20、辐射钨锁 <sup>y</sup>	方法 1020	方法 1020	方法 1020	方法 1020
<p><sup>a</sup> 按承制方质量保证大纲计划。见 B.2.2.1.4 或 GJB 548C—2021 中方法 5007。</p> <p><sup>b</sup> 对倒装焊器件不适用。</p> <p><sup>c</sup> 除另有规定外,按承制方的选择,如果其他规范要求都得到满足(例如,对每个检验批都应有键合轻度要求,即使在内部目检中发现键合失效也应以键合失效计入),可以在内部目检前、密封前,随机抽取样品进行 B 组键合强度试验,未密封的器件应在干燥、可控的环境中,直到完成密封。除了可以采用方法 5004 的替代程序 1 或替代程序 2 外,按照方法 2010 进行。对 GaAs 器件,采用方法 5013。对倒装焊器件,内部目检和 C—SAM 检查(例如芯片植凸点前,凸点粘接到基板后,下填料填充后)按方法 2010 和方法 2030 进行。</p> <p><sup>d</sup> 对引出端为焊料型器件,在质量保证大纲计划批准后,温度循环可以在植球或植柱前进行。</p> <p><sup>e</sup> 所有器件均应进行恒定加速度。若器件封装的密封内腔周长大于或等于 51mm 或器件质量大于或等于 5g,可以用试验条件 D 或相关详细规范规定的条件替代试验条件 E。除非在采购文件中另有规定,大型单片器件的应力水平,不应低于试验条件 D。如果规定的应力水平低于试验条件 D,承制方必须提供数据,说明降低应力水平的合理性,并列入质量保证大纲计划中,提交给标准机构的评审数据应有效。允许的最小应力水平为试验条件 A。恒定加速度试验对倒装焊器件不适用。</p> <p><sup>f</sup> 承制方可以自行决定在本试验后、密封试验后,或在每个热试验或机械试验后,对致命失效进行目检。外引线断落、壳体破裂或盖(帽)脱落为致命失效。</p> <p><sup>g</sup> 见 F.3.1, PIND 试验可以在温度循环试验后,以及老炼(中间)电测试前的任意顺序进行。</p> <p><sup>h</sup> 对无腔体的器件或带有下填料的倒装焊器件,不适用。</p> <p><sup>i</sup> V 级/Y 级器件应在初始电参数测试之前编序列号。如果 Q 级/P 级相关详细规范规定了 <math>\Delta</math> 计算,则也应编序列号。每个器件应单独编号,以便数据的可追溯到器件检验批、晶圆批。</p> <p><sup>j</sup> 当规定时,应进行中间(老炼前和老炼后)电测试,在进一步试验前剔除失效的器件,当 PDA 有规定时,应提供 PDA 值。如果没有相关详细规范,电测试分组应符合相似相关详细规范的要求。本试验不需要对所有器件参数进行测试,但应包括老炼中与时间、温度敏感的电参数。</p> <p><sup>k</sup> 当相关详细规范中有规定时,对要求进行变化量 <math>\Delta</math> 计算的那些参数,应对 100%器件进行并记录数据。</p> <p><sup>l</sup> V 级/Y 级器件应计算变化量 <math>\Delta</math>。计算变化量 <math>\Delta</math> 的参数按相关详细规范的规定。当变化量 <math>\Delta</math> 作为老炼后电测试要求时,应在老炼前和老炼后的进行中间电测试并记录数据。</p> <p><sup>m</sup> 除了详细规范修改或老炼温度超过器件工作温度(当器件作为芯片或晶圆供货,从晶圆抽取样品并封装,按照 10(0)进行老炼),所有器件均应进行老炼。对于采用 <math>T_A</math> 表示最高工作温度的器件,按照方法 1015 表 1 的条件进行。对于 <math>T_C</math> 表示最高工作温度的器件,如果环境温度会引起 <math>T_J</math> 超过 175℃,老炼时的环境温度可以从 125℃减少到某一个温度而无需改变试验时间,并能证明在该环境温度下 <math>T_J</math> 在 175℃~200℃, <math>T_C</math> 等于或大于 125℃。降低温度的支撑数据应记录在质量保证大纲计划中,并在订购合和鉴定机构需要时提交。对引出端为焊料型器件,老炼试验可以在植球或植柱前进行。</p> <p><sup>o</sup> 适用时,应进行动态老炼,方法 1015 条件 F 和温度加速试验要求不适用。对 V 级/Y 级,应对每个器件按照方法 1015 进行 125℃、240h 老炼。对给定的一种器件,如果从三个不同的晶圆批组成的连续三个产品批,进行 240h 老炼并通过 PDA 要求,那么老炼时间可以从 240h 减少到 160h。充分分析(不一定是失效分析)连续三个老炼批出现的所有失效,不应有系统性失效,从而表明是固有可靠性问题,如果是固有可靠性将要求进行更长时间的老炼。承制方老炼程序应包含纠正措施,并且对批失效的处理得到鉴定机构批准。</p>				

表 1(续)

筛选	GJB 548C—2021 的试验方法和条件			
	Q 级	P 级	V 级	Y 级
<p><sup>p</sup> 仅当适用的相关详细规范有规定时,才要求反偏老炼。仅对表面敏感的某些 MOS 器件、线性器件或其他类型器件,才建议采用反偏老炼。当不要求反偏老炼时,中间电参数测试可省略。进行老炼及反偏老炼的次序可以颠倒。基于器件工艺,静态老炼可以代替高温反偏老炼,且必须由鉴定机构批准。而且,在方法 1015 表 1 中老炼时间—温度对应表,可以用来确定反偏老炼的时间—温度。</p> <p><sup>q</sup> PDA 应是 5%或一个器件,取较大者。如果在相关详细规范中规定 PDA,则 PDA 至少应以 A1 分组中的失效数加上各参数变化量超差的失效数确定。如果没有相关详细规范,被试各分组至少应满足最相近产品的详细规范的那些要求。另外,V 级/Y 级的 PDA 应是 3%或一个器件,取较大者,它根据在室温下由测得的功能参数的失效数来定。对要求进行附加的反偏老炼的 V 级/Y 级筛选,PDA 还应包括反偏老炼中的失效数。老炼后测出的失效数除以该老炼批提交的器件总数,用于确定该批的不合格品率,根据适用器件等级的允许不合格品率,决定该批应予以接收还是拒收。各批只可重新提交老炼一次,并且只当不合格品率不超过所规定的 PDA 两倍,即 10%或 2 个(取较大者),才可重新提交。本试验不需包括所规定的全部参数,但应包括对剔除电学上有缺陷器件最灵敏和最有效的那些参数。</p> <p><sup>r</sup> 除非另有规定,器件的最终电测试应保证器件达到相关详细规范的要求,满足表 3A 组电测试要求。对引出端为焊料型器件,BGA 封装的电测试应在植球后全温区下进行,CGA 封装的电测试应在植柱前全温区下进行。植柱后,应在 25℃下电测试(A1 分组),证明植柱工艺没有引起电/机械损伤。</p> <p><sup>s</sup> 在输入端为如下条件进行功能测试:<math>V_{IH}=V_{IHmin}(0\%, +20\%)</math>; <math>V_{IL}=V_{ILmax}(-50\%, 0\%)</math>。为防止与测试相关的问题,测试系统(例如试验装置、夹具等)的噪声应加以检验,确保在器件引出端上 <math>V_{IHmin}</math> 和 <math>V_{ILmax}</math> 的要求得到满足。</p> <p><sup>t</sup> 细检漏和粗检漏试验应在最终电测试和外部目检之间进行。此外,在密封试验或外部目检后,若经过任何物理处理步骤(如引线剪切、引线成形、对玻璃密封器件的浸锡、引线镀覆的改变或返工等)应对其所有器件批再次进行气密性试验及外部目检,至少应按 116(0)进行样品密封试验(方法 1014)及对整个检验批进行外部目检(方法 2009)。对非玻璃封接引线且引线节距小于或等于 1.27mm 的器件,样品密封试验应按 15(0)进行。如果按所规定的合格判据,样品未通过,则由样品所代表的检验批中的所有器件,应进行细检漏和粗检漏试验,所有不合格器件,应从最终接收批中剔除。如果 V 级/Y 级器件是单独放在载体上的,经鉴定机构批准,在密封试验后,在外部目检前,可附加室温电测试。</p> <p><sup>u</sup> X 射线或超声检测可以在编序列号后的任意顺序进行。对扁平封装和四边有引出端的无引线片式载体,只要求一个视图。对倒装焊工艺,不要求 X 射线,可以在下填料后的任意顺序超声检测进行,判据按 GJB 4027B—2021 工作项目 1104 中 2.5。</p> <p><sup>v</sup> 在 X 射线试验后,装运之前任何时间按批进行外部目检,并全部可装运的样品至少应在鉴定或 QCI 后进行外部目检。</p> <p><sup>w</sup> 承制方应 100%检验器件或按抽样 116(0)的方案进行检验。如果采用抽样方案样品出现不合格,承制方可以采用两倍样品数零失效的方案,或按原失效判据检验剩余的所有器件,并将失效的器件从该批中剔除。如果两倍抽样方案仍有不合格的样品,承制方应按原失效判据 100%检验该批中剩余的器件。重新检验的放大倍数不应低于初始检验。</p> <p><sup>x</sup> 在完成表 1 规定的筛选后,样品应按照器件等级和 A、B、C、D、E 组检验的要求,从组装的检验批中随机抽取。</p> <p><sup>y</sup> 当订购文件或合同中有规定时,应进行辐射闩锁筛选。对不可能产生闩锁的蓝宝石基外延硅(SOS)、绝缘体基外延硅(SOI)及介质隔离工艺的器件不要求闩锁筛选。承制方可以自行决定,在密封后任何筛选步骤中进行闩锁筛选。试验条件、温度、试验前后和试验期间的电测试应按照相关详细规范。V 级和 Y 级辐射闩锁试验的 PDA 应为 5%或一个器件(取较大者)。</p>				

表 2 N1、N 级器件筛选程序

项目	GJB 548C—2021 的试验方法和条件	
	N1 级	N 级
1、内部目检	方法 2010 或按承制方内部规程	方法 2010 或按承制方内部规程
2、温度循环	方法 1010, 条件 C, 至少 20 次	方法 1010, 条件 C, 至少 50 次
3、编序列号	按相关详细规范	按相关详细规范

表 2 (续)

项目	GJB 548C-2021 的试验方法和条件	
	N1 级	N 级
4、老炼前中间电测试	按相关详细规范	按相关详细规范
5、老炼	方法 1015, 至少 125℃, 160h	方法 1015, 至少 125℃, 160h
6、老炼后中间电测试	按相关详细规范	按相关详细规范
7、PDA 计算	1%	1%
8、终点电测试	按相关详细规范	按相关详细规范
9、X 射线 <sup>a</sup>	方法 2012, 要求顶视图, 内引线及其他明显缺陷	方法 2012, 要求顶视图, 内引线及其他明显缺陷
10、超声检测 <sup>b、c</sup>	方法 2030, 要求顶视图	方法 2030, 要求顶视图
11、外部目检	GB/T 4937.3—2012 或承制方内部规程	GB/T 4937.3—2012 或承制方内部规程
<p><sup>a</sup> 对塑封倒装焊器件的检验要求: 在加热沉前, 按 GJB 4027B—2021 工作项目 1104 中 2.4。</p> <p><sup>b</sup> 用于找出器件的芯片表面及引出端焊线键合区的严重缺陷。拒收判据如下:            裂纹: 塑料封装内与键合引线交叉的裂缝; 从任一引线指至任一内部特征物(引脚, 芯片, 芯片粘接侧翼)的内部裂纹, 其长度超过相应间距的 1/2; 任何延伸至封装表面的裂纹。            空洞: 跨越键合丝的模塑料的任何空洞; 芯片区内有任何模塑料内部的空洞, 其他区域大于 0.25mm。            分层: 芯片与模塑料间任何可测量的分层; 引出端引线键合区的任何分层; 大于引脚内部长度 2/3 的分层。</p> <p><sup>c</sup> 对塑封倒装焊器件的检验要求: 在加热沉前, 按 GJB 4027B—2021 工作项目 1104 中 2.5。</p>		

表 3 A 组电测试<sup>a</sup>

分组	项目	样本大小(接收数) <sup>b、c、d、e、f</sup>
1	25℃下静态测试	116(0)
2	最高工作温度下静态测试	116(0)
3	最低工作温度下静态测试	116(0)
4	25℃下动态测试	116(0)
5	最高工作温度下动态测试	116(0)
6	最低工作温度下动态测试	116(0)
7	25℃下功能测试	116(0)
8	最高和最低工作温度下功能测试	116(0)
9	25℃下开关测试	116(0)
10	最高工作温度下开关测试	116(0)
11	最低工作温度下开关测试	116(0)
<p><sup>a</sup> 每个分组所需测试的参数在相关详细规范中规定。在某一特定分组或某分组内的特定试验没有需测试的参数时, 该分组或试验不需要进行 A 组测试。</p> <p><sup>b</sup> 承制方可自行确定 A 组各分组测试是分别进行还是组合进行, 但在试验前应预先确定分组情况。除另有规定外, 各分组测试或组合测试可以任意顺序进行。</p> <p><sup>c</sup> 预先确定的每项测试或组合测试的抽样方案应为 116(0)。QCI 时, 若器件数不足 116 只, 则 100%进行。</p> <p><sup>d</sup> 承制方可自行采用更大的样本大小, 但接收判据仍为零失效。当批量小于要求的样本大小时, 批中所有器件都应经受检验, 且所有失效器件应从最终接收测试或组合测试中剔除。</p> <p><sup>e</sup> 若器件参数不满足该测试、测试组、分组或分组组合的某一参数要求, 应对样品所代表的该批(子批)中的所有器件, 在同一测试设备上测试该测试、测试组、分组或分组组合的全部参数。在该测试、测试组、分组或分组组合(适用时)最终交收时应将所有不合格器件从该批(子批)中剔除。仅对 V 级/Y 级器件, 如果测试不合格数大于 5%, 则该批(子批)应拒收。但是, 如果这种不合格是由于该批(子批)事先未经该测试筛选, 则该批(子批)可以采用 116(0)抽样方案重新提交验收, 如果能通过原先被判为不合格的那些单个测试、测试组、分组或分组组合(适用时), 即可接收。</p> <p><sup>f</sup> 对 V 级/Y 级器件的额外电测试要求见 F.3.3。</p>		

表4 B组检验<sup>a</sup>

分组	试验项目	GJB 548C—2021 的试验方法和条件		样本大小 (接收数)
		方法	条件	
1	耐溶剂性 <sup>b</sup>	2015	按规定	3(0)
2 <sup>c, d</sup>	键合强度 <sup>e</sup> a) 热压焊 b) 超声焊 c) 梁式引线	2011	(1) C或D (2) C或D (4) H	22(0)
	芯片剪切或衬底粘附强度或拉力(包括无源元件)	2019或2027	按规定	3(0)
	倒装焊拉力	2031或2011	按规定	2(0)
	倒装焊芯片剪切和基板粘附强度(下填料后)	2019或2027	按规定	3(0)
3 <sup>f</sup>	可焊性	2003	焊接温度为245℃±5℃	22(0)引线数,最少3个器件
4	焊球/焊柱剪切(仅BGA/CGA) 焊球/焊柱拉脱(仅BGA/CGA)	GJB 7677/GB/T 36479 GJB 7677/GB/T 36479	按规定	45(0)焊球/焊柱,最少2个器件
5	X射线	2012	塑封器件按GJB 4027B—2021工作项目1103中2.4;(陶瓷或塑封)倒装焊器件按GJB 4027B—2021工作项目1104中2.4。	3(0)
	超声检查	2030	塑封器件按GJB 4027B—2021工作项目1103中2.5;(陶瓷或塑封)倒装焊器件按GJB 4027B—2021工作项目1104中2.5。	
<p><sup>a</sup> 对于不要求终点电测试的全部分组,可以采用同一检验批中电参数不合格的器件,但其条件是这些电参数不合格的器件已随同检验批经过老炼前电参数测试,并已经受了老炼试验要求的整个温度/时间处理。</p> <p><sup>b</sup> 仅对采用油墨作标记的器件,才要求耐溶剂性试验。对焊料型器件,耐溶剂性试验应在植球/植柱后进行。</p> <p><sup>c</sup> 对塑封器件,工艺中试验数据可作为参考。</p> <p><sup>d</sup> 除倒装焊器件外,应对器件(包括无源元件)按照方法2019或方法2027进行芯片剪切或衬底粘附强度或拉力试验。对倒装焊器件,倒装焊拉力试验应在填充前按方法2031和方法2011进行。倒装焊芯片剪切和衬底粘附强度试验应在填充后按方法2019和方法2027进行。如果倒装焊器件使用无源元件,应对无源元件按方法2019进行试验。对焊料型器件,本分组试验可以不植球/植柱进行。</p> <p><sup>e</sup> 除另有规定外,条件C或D的样本大小是从至少4个器件中抽取的键合拉力试验数,对条件H,则是芯片数而不是键合数。</p> <p><sup>f</sup> 除了老炼后已经浸热焊料或浸锡铅的器件外,用作可焊性试验的所有器件,应是经引线涂覆即将发运,并经过老炼的温度/时间处理的器件。所要求的引线至少应从3个器件中抽取,样本大小用于所检验的引线数。BGA器件按照GJB 7677的规定进行。CGA器件按照GB/T 36479的规定进行。</p>				

表5 C组检验

试验项目	GJB 548C—2021 的试验方法和条件		样本大小 (接收数)
	方法	条件	
1分组 a) 稳态寿命 <sup>a, b</sup> b) 终点电测试	1005	试验条件按规定(1000h, 125℃或等效) 按相关详细规范的规定	45(0)
注:对专用集成电路(ASIC)、系统级芯片(SoC),可采用5个实际器件,不足部分采用SEC。			

表 5(续)

试验项目	GJB 548C—2021 的试验方法和条件		样本大小 (接收数)
	方法	条件	
<p><sup>a</sup> 寿命试验按判据 22(0), 2000h, 125℃或按方法 1015 等效达到 44000 器件小时。判据 45(0), 1000h 也可以接收。对批量大于 200 的检验批, 采用实际器件; 对批量小于或等于 200 的检验批, 应按判据 22(0), 抽取 5 个器件或批量的 10%(取其大者), 其余样品采用 SEC。如果具有此前三个月内的 SEC 通过 C 组检验的数据, 可不使用 SEC 补充样品数量。SEC 应和该生产批器件的生产条件相同, 且间隔时间尽可能短, 最长间隔时间不应超过三个月。</p> <p><sup>b</sup> V 级/Y 级的 C 组寿命试验应在每个晶圆批的初始生产批的实际器件上进行。当满足下面所有条件, 则该晶圆批以后的生产批不要求作 C 组寿命试验:</p> <ol style="list-style-type: none"> <li>1) 后续生产批所用的晶圆与初始所用的晶圆是同一晶圆批。</li> <li>2) 初始生产批剩余的晶圆和/或芯片贮存在有盖的充干氮容器中或等效受控的容器。</li> <li>3) 自初始晶圆批完成 C 组试验以后, 组装工艺没有发生主要更改。</li> </ol>			

表 6 Q 级、P 级、V 级、Y 级器件 D 组检验

分组	试验项目 <sup>a</sup>	GJB 548C—2021 的试验方法和条件				样本大小 (接收数)
		Q 级	P 级	V 级	Y 级	
1 <sup>b</sup>	外形尺寸	2016	2016	2016	2016	5(0)
2 <sup>b, c</sup>	a) 引线牢固性	2004 条件 B2 或适用条件	2004 条件 B2 或适用条件	2004 条件 B2 或适用条件	2004 条件 B2 或适用条件	45(0)
	b) 密封 <sup>d</sup> 1) 细检漏 2) 粗检漏 c) BGA/CGA 封装 <sup>e</sup> 1) 焊球/焊柱剪切 2) 焊球/焊柱拉脱	1014 适用条件	不适用	1014 适用条件	不适用	
3 <sup>f, g</sup>	a) 热冲击	1011 条件 B, 15 次	1011 条件 B, 15 次	1011 条件 B, 15 次	1011 条件 B, 15 次	15(0)
	b) 温度循环	1010 条件 C, 100 次	1010 条件 C, 100 次	1010 条件 C, 100 次	1010 条件 C, 100 次	
	c) 耐湿	1004 <sup>h</sup>	HAST GB/T 4937.4—2012, 130℃/85%RH, 96h 或 110℃/85%RH, 264h	1004 <sup>h</sup>	HAST GB/T 4937.4—2012, 130℃/85%RH, 96h 或 110℃/85%RH, 264h	
	d) 目检	1004 或 1010 目 检判据	1004 或 1010 目 检判据	1004 或 1010 目 检判据	1004 或 1010 目 检判据	
	e) 密封 <sup>i</sup> 1) 细检漏 2) 粗检漏	1014 适用条件	不适用	1014 适用条件	不适用	
	f) 终点电测试 <sup>j</sup>	按相关详细规范	按相关详细规范	按相关详细规范	按相关详细规范	
4 <sup>f, g</sup>	a) 机械冲击	2002 条件 B	2002 条件 B	2002 条件 B	2002 条件 B	15(0)
	b) 扫频振动	2007 条件 A	2007 条件 A	2007 条件 A	2007 条件 A	
	c) 恒定加速度	2001 条件 E, Y1 方向	2001 条件 E, Y1 方向	2001 条件 E, Y1 方向	2001 条件 E, Y1 方向	
	d) 密封 1) 细检漏 2) 粗检漏	1014 适用条件	不适用	1014 适用条件	不适用	
	e) 目检	2007 目检判据	2007 目检判据	2007 目检判据	2007 目检判据	
	f) 终点电测试	按相关详细规范	按相关详细规范	按相关详细规范	按相关详细规范	

表 6 (续)

分组	试验项目 <sup>a</sup>	GJB 548C—2021 的试验方法和条件				样本大小 (接收数)
		Q 级	P 级	V 级	Y 级	
5 <sup>b</sup>	a) 盐雾 b) 目检 c) 密封 <sup>i</sup> 1) 细检漏 2) 粗检漏	1009 条件 A 1009 目检判据 1014 适用条件	1009 条件 A 1009 目检判据 不适用	1009 条件 A 1009 目检判据 1014 适用条件	1009 条件 A 1009 目检判据 不适用	15 (0)
6 <sup>b, k</sup>	内部水汽含量	1018, 0.5% (5000ppm)	不适用	1018, 0.5% (5000ppm)	不适用	3 (0)
7 <sup>b, l, m</sup>	引线镀涂附着力	2025	不适用	2025	不适用	15 (0)
8 <sup>b</sup>	封盖扭矩 <sup>n</sup>	2024	2024	2024	2024	5 (0)
9 <sup>o</sup>	a) 耐焊接热 b) 密封 1) 粗检漏 2) 细检漏 c) 目检 d) 终点电测试	2036 1014 适用条件  2009 按相关详细规范	2036 不适用  2009 按相关详细规范	2036 1014 适用条件  2009 按相关详细规范	2036 不适用  2009 按相关详细规范	3 (0)
<p><sup>a</sup> 经鉴定机构批准, 在线工艺监控数据可替代 1, 2, 6, 7 和 8 分组试验。监测应针对封装类型按规定的分组试验方法进行。采用的样本大小应等于或比指定分组中所规定的更为严格, 监测试样应取自其后参数不再发生变化的工艺点。应能由这些在线监测数据追溯至该数据所代表的检验批(接收或拒收)。</p> <p><sup>b</sup> 同一检验批中电参数不合格器件可用作样本。对引出端为焊料的器件, 1、2、5、8 分组试验必须植球/植柱进行。</p> <p><sup>c</sup> 引线牢固性试验的样本大小 45 应是试验引线数或引出端数, 且应至少取自 3 个器件; 对于 BGA/CGA 封装, 仅进行焊球/焊柱拉脱/剪切试验, 应至少取自 2 个器件。用于引线牢固性试验的所有器件应通过密封试验(适用时, 见注 d) 以便满足 2 分组的要求。对有引线片式载体封装, 采用试验条件 B1, 对针栅阵列引线, 采用方法 2028。仅对无引线片式载体封装, 采用试验条件 D, 样本大小 15 应是至少取自 3 个器件的被试焊点数。</p> <p><sup>d</sup> 仅对玻璃熔封引线的封装才需进行密封试验(2b 分组)。</p> <p><sup>e</sup> 如在 B4 分组进行了该试验, 则 D2 分组可不进行。</p> <p><sup>f</sup> 用于 D3 分组的器件, 可用于 D4 分组。</p> <p><sup>g</sup> 对引出端为焊料的器件, D3、D4 分组试验可以不植球/植柱进行。恒定加速度试验对倒装焊器件不适用。</p> <p><sup>h</sup> 对无引线片式载体封装, 不要求引线弯曲应力的预处理。对于采用非导电连筋的窄节距封装(小于 0.635mm), 在耐湿试验前, 仅要求对 3 个器件作预处理, 随后对这 3 个器件无需进行电测试。而其余 12 个器件无需作预处理, 但需经受要求的终点电测试。</p> <p><sup>i</sup> 在完成所要求的目检之后, 按方法 1014 进行密封试验之前, 器件上可能带有锈蚀物, 应用毛刷刷除。</p> <p><sup>j</sup> 由承制方自定, 可在耐湿试验之后及密封试验之前, 进行终点电参数测试。</p> <p><sup>k</sup> 试验 3 个器件, 如果一个失效, 加试 2 个器件应无失效。如果初始试样(即 3 个或 5 个器件)失效, 根据承制方的意见, 第二个完整的样本可在由鉴定机构认可的另一个试验室中进行试验。如果这次试样通过, 只要两次提交的器件和数据, 连同由同一批中的另外 5 个器件, 一起送交给鉴定机构, 该批应予接收。如果用 5(1) 抽样方案通过了该试验, 承制方应确定失效原因并评估该批风险。</p> <p><sup>l</sup> 引线涂覆粘附强度试验, 不适用于无引线片式载体封装和 LGA/BGA/CGA 封装。</p> <p><sup>m</sup> 样本大小指引线数。至少取自 3 个器件。</p> <p><sup>n</sup> 封盖扭矩试验, 仅适用于玻璃熔封的封装。倒装焊芯片背面有热沉的封装需进行封盖剪切或封盖扭矩试验, 承制方应制订封盖剪切的试验程序并得到鉴定机构的批准。</p> <p><sup>o</sup> 本试验在鉴定或重新鉴定或设计更改时进行。</p>						

表 7 N1 级、N 级器件 D 组检验

分组	试验项目	GJB 548C—2021 的试验方法和条件		样本大小 (接收数)
		N1 级	N 级	
1	外形尺寸	2016	2016	5 (0)
2	引线牢固性 <sup>a</sup>	2004 条件 B <sub>2</sub>	2004 条件 B <sub>2</sub>	45 (0)

表 7(续)

分组	试验项目	GJB 548C—2021 的试验方法和条件		样本大小 (接收数)
		N1 级	N 级	
3 <sup>b</sup>	a) 超声检测 <sup>c</sup> b) 预处理 <sup>d</sup>	2030 GB/T 4937.30—2018	2030 GB/T 4937.30—2018	N1:55 (0) N:65 (0)
3a)	a) 高温贮存 b) 目检 c) 终点电测试	GB/T 4937—1995, 150℃, 1000h GB/T 4937.3—2012 按相关详细规范	GB/T 4937—1995, 150℃, 1000h GB/T 4937.3—2012 按相关详细规范	15 (0)
3b)	a) 高压蒸煮 <sup>e</sup> b) 目检 c) 终点电测试	SJ/T 10745, 121℃, 96h GB/T 4937.3—2012 按相关详细规范	SJ/T 10745, 121℃, 96h GB/T 4937.3—2012 按相关详细规范	15 (0)
3c)	a) 温度循环 b) 目检 c) 终点电测试 d) 超声检测 <sup>f</sup>	1010, 条件 C, 500 次 GB/T 4937.3—2012 按相关详细规范 2030, 判据按表 2	1010, 条件 C, 1000 次 GB/T 4937.3—2012 按相关详细规范 2030, 判据按表 2	15 (0)
3d)	a) 强加速稳态湿热 (HAST) b) 目检 c) 终点电测试 d) 超声检测 <sup>f</sup>	GB/T 4937.4—2012, 130℃/85%RH, 96h GB/T 4937.3—2012 按相关详细规范 2030, 判据按表 2	GB/T 4937.4—2012, 130℃/85%RH, 500h GB/T 4937.3—2012 按相关详细规范 2030, 判据按表 2	10 (0)
3e)	a) 热冲击 b) 目检 c) 终点电测试 d) 超声检测 <sup>f</sup>	不要求	1011, 条件 C, 100 次 GB/T 4937.3—2012 按相关详细规范 2030, 判据按表 2	10 (0)
4	盐雾(盐气)	1009, 条件 A	1009, 条件 A	15 (0)
5	引线镀涂附着力	2025	2025	15 (0)
6 <sup>g</sup>	a) 耐焊接热 b) 目检 c) 终点电测试	2036 GB/T 4937.3—2012 按相关详细规范	2036 GB/T 4937.3—2012 按相关详细规范	3 (0)
7	易燃性 内部 外部	GB/T 4937—1995 GB/T 5169.5—2008, 不进行预处理; 施加试验火焰持续时间 10s	GB/T 4937—1995 GB/T 5169.5—2008, 不进行预处理; 施加试验火焰持续时间 10s	3 (0)
<p><sup>a</sup> 引线牢固性试验的样本大小为 45, 应是试验引线数或引出端数, 且应至少取自 3 个器件。对有引线片式载体, 采用试验条件 B1。对无引线片式载体, 采用试验条件 D, 样本大小 15 应是至少取自 3 个器件的被试焊点数。对焊球阵列封装形式(BGA), 采用 GJB 7677。对焊柱阵列封装形式(CGA), 采用 GB/T 36479。如在 B4 分组进行了该试验, 则 D2 分组可不进行。</p> <p><sup>b</sup> 对引出端为焊料的器件, 3 分组试验可以不植球/植柱进行。</p> <p><sup>c</sup> 检查并记录引线框架(正面和背面)与模塑料之间、芯片基座(正面和背面)与模塑料之间的分层。对倒装焊塑封器件: 去除散热片后进行试验, 记录底部填充料和基板之间、底部填充料与芯片之间、多层基板中层与层之间的分层。</p> <p><sup>d</sup> 仅对表贴塑封器件进行。</p> <p><sup>e</sup> 对基板类塑封器件不适用。</p> <p><sup>f</sup> 检查器件时, 呈现任何下列缺陷的器件应判不合格: 与 3 组超声检测比较, 引线框架和芯片基座分层面积变化超过 10%; 芯片表面、引出端引线键合区出现分层; 塑封料出现空洞或裂纹符合 GJB 4027B—2021 工作项目 1103 中 2.5.4 的规定。 对倒装焊塑封器件的检验要求: 检查器件时, 呈现任何下列缺陷的器件应判不合格: a) 在凸点和基板间、凸点和芯片间出现分层; b) 凸点自身出现分层; c) 底部填充料和基板分层变化大于 10%; d) 在底部填充料与芯片之间, 出现分层/裂纹变化大于 10%; e) 在多层基板中层与层之间的分层变化大于 10%。 对于基板类封装(BGA、LGA、CGA 等), 推荐使用 C—SAM 和透射声学扫描结合方式进行。当声学扫描无法确认封装内的裂纹/分层发生在哪个部位时, 应进行剖面制样。</p> <p><sup>g</sup> 仅对穿孔插装塑封器件进行。</p>				

## 5 交货准备

### 5.1 包装要求

包装应能保证在运输和操作过程中保护器件免受机械损伤，而且包装材料和结构不能对器件有害。需要 ESD 防护的 1 级、2 级器件，应以导电材料包装或具有外电场屏蔽层的抗静电材料包装。

若合同或采购文件有要求，在交货时，应将器件装在(单个或多个)载体和载体盒内。

### 5.2 包装标志

包装标志应符合 3.5.9 的规定。

## 6 说明事项

### 6.1 预定用途

本规范规定的不同等级要求的器件预定用于有不同质量和可靠性要求的军事装备。

### 6.2 订购文件应确定的内容

订购文件应至少包括：

- a) 规范的名称、编号和颁布日期；
- b) PIN(适用时)；
- c) 包装要求(5.1)。

### 6.3 术语和定义

GB/T 9178 确立的以及下列术语和定义适用于本规范。

#### 6.3.1 集成电路 **integrated circuit**

微电路 **microcircuit**

具有高等效电路元件密度的一种小型化电路，它可视作为由一个或多个基片上的互连元件组成且能执行某种电子线路功能的独立器件。

#### 6.3.2 多芯片集成电路 **multichip integrated circuit**

由两个或多个独立半导体芯片组成的集成电路。

#### 6.3.3 单片集成电路 **monolithic integrated circuit**

仅由在单片半导体衬底表面或其内部形成的各种单元构成的集成电路。

#### 6.3.4 生产批 **production lot**

在一定时间内，由同一生产线上采用相同的生产技术、材料、控制和设计，制造出来的器件所组成的。

#### 6.3.5 检验批 **inspection lot**

一次提交一定数量的集成电路，用于检验是否符合相关详细规范的要求和接收标准。

注：同一检验批应在相同的生产线上完成最后封装，并采用相同的生产技术。

#### 6.3.6 晶圆批 **wafer lot**

由从晶圆加工开始就同时经受同一组过程的一批集成电路晶圆组成，并有专门的识别标志或代码，以提供可追溯性。

#### 6.3.7 允许不合格品率 **percent defective allowable; PDA**

在规定的 100% 检验后，接收某检验批时允许出现的不合格品的最大百分数。

#### 6.3.8 变化量( $\Delta$ )极限 **delta ( $\Delta$ ) limit**

器件在进行规定的试验后能被接收时某一特定参数(读数)允许的最大变化量。

注：这个变化量根据现行的测量与规定的某一先前测量值进行比较的办法来获得(当用百分数来表示时，它应是和先前测量值的比值)。

#### 6.3.9 最后密封 **final seal**

完成器件封装的一种加工工序，密封之后，如果不将器件开封，就不可能对器件内部作进一步加工。

- 6.3.10 **辐射加固保证 radiation hardness assurance; RHA**  
产品保证的一部分，在规定的辐射环境中，器件仍可在规定或降额条件下工作。  
注：辐射加固保证能力水平(RHACL)是承制方按照其工艺选择的辐射环境，保证器件暴露在此辐射等级下退化不会超过所允许的范围。
- 6.3.11 **静电放电敏感度 electrostatic discharge sensitivity; ESDS**  
器件受静电损伤的敏感程度。器件的敏感程度由ESD分级试验确定，并作为ESD等级划分的依据。
- 6.3.12 **封装族 package family**  
采用相同封装结构形式(例如侧面钎焊、底部钎焊)，相同的工艺及技术的一组封装型号。
- 6.3.13 **技术流程 technology flow**  
承制方为设计、制造、检测集成电路，在生产线上采用的设计、制造、组装、封装和检测技术的组合。  
注：当承制方的技术流程经鉴定机构认证和鉴定后，这条生产线就列入QML中。
- 6.3.14 **标准评价电路 standard evaluation circuit; SEC**  
能够代表实际产品的一种试验样件或电路。  
注：SEC采用所代表产品的工艺、设备和材料制造，可以是实际产品，也可以专门设计。
- 6.3.15 **过程基线 process baseline**  
承制方专用的设计、晶圆制备、封装和试验流程，详述各制造工序、检验、原材料进入流程的位置。  
注：用于表征承制方的设计、晶圆制备、封装和试验能力。基线是QML认证的一部分，在生产线认证时被检查。
- 6.3.16 **非QML设计中心 non-QML design center**  
未经QML认证的设计分包中心或原始设备制造商(OEM)的设计中心，使用集成电路承制方的接口程序、设计规则和设计控制，也可以使用承制方的设计工具。
- 6.3.17 **形态 form**  
具有独立特征的某个产品的形状、大小、尺寸、质量、重量和其他目检参数。
- 6.3.18 **配合 fit**  
一个产品与其他产品物理接口、或互连、或成为另一产品一部分的能力。
- 6.3.19 **N1级和N级 class N1 and class N**  
符合并通过本规范所有适用的要求，以及规定的筛选试验、鉴定检验和QCI要求，并且为塑料封装的器件。塑封器件应由用户评估决定是否适合用户的应用。  
N1级器件一般应用于受控环境或普通环境(可居住的)中。  
N级器件一般应用于严酷环境中。
- 6.3.20 **P级 class P**  
符合并通过本规范及相关附录所有适用要求，以及规定的鉴定检验、筛选试验和QCI检验要求，并且为陶瓷非气密封装的器件。
- 6.3.21 **Q级 class Q**  
符合并通过本规范及相关附录所有适用要求，以及规定的鉴定检验、筛选试验和QCI检验要求，并且为气密封装的器件。
- 6.3.22 **T级 class T**  
T级器件应是经认证的QML生产线上生产的，其生产流程应通过承制方的TRB开发、批准，并通过鉴定；应在承制方的质量保证大纲计划中确定，并得到鉴定机构的批准。T级器件的每个技术流程(如晶圆制备、组装、筛选、鉴定、QCI等)应满足用户的应用要求并形成文件。
- 6.3.23 **V级 class V**  
达到Q级器件要求，并执行通过了附录F要求的产品。
- 6.3.24 **Y级 class Y**  
达到P级器件要求，并执行通过了附录F要求的陶瓷非气密封装产品。

6.3.25 试验优化 **test optimization**

在保证产品性能、质量和可靠性得到满足的前提下，承制方通过引用成熟的商业实践，来优化试验的过程，只要产品能满足相关详细规范中规定的筛选以及 QCI 中 A、B、C、D 和 E 组的要求，承制方可以删减、修改筛选和 QCI。

6.3.26 QML 分包方设施 **QML sub-contractor facility**

经鉴定机构认证合格的 QML 承制方的设施，该承制方作为分包方。（例如 QML X 公司使用 QML Y 公司的生产线生产芯片）。

6.3.27 非 QML 分包方设施 **non-QML sub-contractor facility**

未经鉴定机构认证的 QML 承制方的设施，该承制方作为分包方。（例如 QML X 公司使用非 QML Z 公司的生产线生产芯片，仅对 Z 公司的生产线或工艺进行评估，而不对其整个设施进行认证）。

6.3.28 成熟技术 **mature technology**

为承制方以前成功用于产品研制的技术，并且具有持续的可靠性监控方案，用于确定可靠性寿命的失效机理、监测产品的长期变化、积累工艺数据或提供工艺或设备稳定可控的证据。

6.3.29 多产品晶圆 **multi-product wafer; MPW**

在同一晶圆上制造，至少包含两种集成电路。MPW 可以包含 SEC，SEC 的设计可以随产品设计。MPW 可以作为一个晶圆批。

6.3.30 封装的综合性验证试验方案 **package integrity demonstration test plan; PIDTP**

解决非传统组装/封装技术的可制造性、试验、质量和可靠性问题的试验方案。

6.4 缩略语

附录 I 的缩略语适用于本规范。

6.5 附加说明

参见附录 J。

6.6 基线

参见附录 K。

## 附录 A (规范性附录) QML 体系

### A.1 范围

QML 体系是以质量保证大纲文件为依据, 对照过程基线, 审查评价承制方的制造过程。过程基线可以包括创新和改进的工艺技术, 从而生产等效或更高质量的产品, 只要评估和描述这些更改过程经过评审和批准, 并且这些工艺与基线脱离的更改已经形成文件并被评审和批准。过程基线的更改可在达到 QML 状态后由承制方的 TRB 依据可靠性和质量数据予以确定, 并报鉴定机构审查批准。本附录规定了质量保证大纲的详细内容, 包括 TRB、质量保证大纲计划、更改控制程序和内审等。QML 器件承制方可采用已取得批准的替代方法, 前提是该方法能够证明其过程控制体系下的产品至少达到本附录规定的质量和可靠性水平。

### A.2 要求

#### A.2.1 质量保证大纲

承制方应按照本附录和 GJB 546 的规定, 建立并实施质量保证大纲文件, 并在质量保证大纲计划(见 A.2.3)规定半导体集成电路的各项要求, 以系统地说明承制方 QML 生产线的质量管理活动。同时, 承制方应建立自我评定方案, 用以评定生产线的运行状况, 可以用卓越模式(如波多里奇奖准则)进行, 相关数据和文件记录应可供鉴定机构审查。

#### A.2.2 承制方评审组织

##### A.2.2.1 概述

承制方的评审组织为 TRB, 负责建立质量保证大纲、认证的维持、更改控制、可靠性数据统计分析、失效分析、纠正措施、制定 QML 器件召回程序, 技术状态管理, 以及组织承制方编制过程基线, 并审核批准和实施。

##### A.2.2.2 组织结构

承制方的 TRB 应确保信息的沟通畅通, 并保证信息在器件设计、工艺开发、晶圆制备、组装、测试、质量保证和其他相关部门之间交流。应保留 TRB 评议和决定结果, 供鉴定机构审查, 承制方应向鉴定机构提交其 TRB 组织联系成员的姓名和联系电话。

##### A.2.2.3 TRB 职责

TRB 应保证鉴定机构获得 QML 工艺和产品的最新信息。适用时, 承制方的 TRB 应有一套评估其生产器件质量和可靠性状态的方法, 该方法采用评审 SPC 程序、承制方工艺过程的 QM 状态、可靠性试验数据(如: PM、TCV、SEC 或实际器件)及老炼/筛选失效的失效分析(FA)结果、基板/组装失效的 FA 结果以及现场失效的 FA 结果。测试结构和实际器件关系的验证方法或程序应由 TRB 批准。TRB 应保存有关发现的情况和采取措施的记录, 供鉴定机构审查。TRB 应定期向鉴定机构报告 QML 工艺状态和 QML 产品状态, 说明并分析主要人员变更对 QML 认证工作的影响。

当可靠性数据证明需要采取某种纠正措施时, TRB 应及时执行相应的措施。SEC 和 TCV 数据用作监控承制方生产线的质量和可靠性的工具, 当 SEC 和 TCV 的参数变化趋势或极限证明需采取纠正措施时, 承制方不能自行取消认证资格。

TRB 对更改的批准和实施, 报鉴定机构备案。

当怀疑交货的器件可靠性有问题时, TRB 应评价产生的影响, 然后采取纠正措施, 并及时通知鉴定机构以维持承制方的鉴定资格, 而且要保证有缺陷的产品不交货。

#### A.2.2.4 QML 鉴定检验方案

在安排技术审查之前，承制方应向鉴定机构提交一份由 TRB 批准的试验方案，用于说明符合 3.4.1 要求的工艺试验、技术鉴定检验以及所用器件 (SEC、TCV 和 PM)，包括参数极限及接收和拒收判据，并附上必要的流程图。

#### A.2.2.5 状态报告

承制方 TRB 应向鉴定机构提交状态报告，说明 QML 承制方生产线的状态，包括所有的更改以及影响器件质量、可靠性、性能和互换性的程度。承制方应保留支撑用的试验数据，鉴定机构可以要求评审这些数据。下列内容应写入每份状态报告 (状态报告中的信息也可以用不同的方式给出，例如：TRB 会议纪要及主要活动简报等)：

- a) 现场反馈和纠正措施；
- b) SPC 和持续改进程序 (例如：缺陷密度摘要，在线可靠性监控， $C_{PK}$  程序等)；
- c) SEC 和 TCV 测试数据摘要，包括辐射数据 (适用时)；
- d) 设计设施；
- e) 生产线；
- f) 组装设施；
- g) 试验设施；
- h) 主要更改；
- i) 最新评价合格的外壳；
- j) 非 QML 分包方；
- k) 成品率的状态和纠正措施。

向鉴定机构提交状态报告的周期由 TRB 决定，但在列入 QML 之后的第一年至少每季度提交一次，以后至少每半年 (间隔不应超过半年) 提交一次。如果遇到重大技术问题，鉴定机构可以要求增加状态报告次数，以便随时获得有关状态的信息。此外，承制方每年还应向鉴定机构提交一份正式的报告，包括工艺状态、交付的产品、未来技术发展方向和预计调整的其他技术性商业战略规划。

#### A.2.3 质量保证大纲计划的要求

承制方应制定和维持质量保证大纲计划，并经 TRB 审查后，提交给鉴定机构。该计划至少包括下列内容和工作：

- a) 组织机构职能方框图，包括 TRB、质量保证和生产等组织。
- b) 人员培训和考核程序；应制定对从事质量与可靠性工作的人员职能与业务进行培训与考核的条例，以便培训、评价和保持这些人员的熟练技能。条例应能说明培训与考核的形式、内容和频次。
- c) 用户要求转化程序：将用户要求转化为承制方内部规程，它必须体现认证审查和 QML 覆盖的要求。质量保证大纲计划中涉及用户要求转化的部分内容如下：
  - 1) 相关详细规范要求；
  - 2) 受控的设计程序和工具 (已确定的几何、电气和可靠性设计规则)；
  - 3) 掩模制备要求；
  - 4) 晶圆制备和组装的基线能力；
  - 5) 设计、掩模、制造、组装和试验流程图；
  - 6) QML 清单覆盖的范围 (包括材料、工艺、结构或产品)；
  - 7) SEC、TCV 和 PM 或替代评估方法的测试程序；指 SEC 和 TCV 的评估周期、试验方法及评估准则，包括测试结构和实际产品的关系，所有这些均由 TRB 根据承制方对风险的评估来确定。承制方的 SEC 和 TCV 评估方法和程序应以文件的形式予以规定；
  - 8) 来料检验控制要求；应制定出各种检验工作文件，文件应说明检验方式、抽样和检验的程序、接收和拒收判据以及检验的频次等；

- 9) 筛选控制程序和筛选流程单;
  - 10) QCI 要求, 包括破坏性和非破坏性试验的标示;
  - 11) 标志;
  - 12) 返工要求。
- d) 质量改进计划: 规定承制方应遵守的具体程序, 以保证产品和工艺的质量和可靠性不断提高。
  - e) 失效分析程序: 使承制方能通过试验和分析失效的器件确定所有生产阶段和所有现场失效的各种失效类型, 并且以失效分析结果为依据, 确定正常纠正措施或特定的纠正措施方案; 适用时还应制定向鉴定机构报告分析结果的程序。
  - f) SPC 计划: 规定了承制方的 SPC 程序, 按 GJB 3014 的要求在制造过程中执行 SPC 计划; SPC 程序(以 GJB 3014 为准)包括: 目标和执行程序、PM、SPC 测试点(包括适用流程图上的位置和程序号)。
  - g) 纠正措施程序: 根据失效或缺陷分析报告作出必要的纠正措施以及对纠正措施进行评价及审批的程序。如果根据其他理由(如降低成本或改进产品)而提出的更改与上述不同, 则也应制定相应的程序。
  - h) 制定工艺试验方案和技术鉴定检验方案: 应符合附录 B 的规定。
  - i) 质量记录数据保存程序: 按 A.2.6 的规定。
  - j) 更改控制程序: 应建立一套更改控制办法, 通过该套控制办法对 QML 体系的更改进行分类并采取必要的措施。至少包括下述内容:
    - 1) 重要更改;
    - 2) 要求的试验;
    - 3) TRB 的职责。
  - k) TRB 核查、报告程序。
  - l) 设备校准程序: 应根据 GJB 2712 及内部管理规定对工具、量具、试验设备及制造设备制定维护和校准规程, 编制年度工作计划。若关键工序的维护、维修和校准的年度工作计划不能按要求实施, 应采取纠正措施。
  - m) 净化和环境的控制: 对晶圆加工, 以及未密封器件组装、封装的工作区, 应制定洁净度和环境控制要求的文件。在密封前的制造、传递和存储过程中, 应保护器件芯片和晶圆免受人为污染、机器过喷洒、或其他污染源造成的沾污, 特别以避免由于人员操作失误, 或机器本身设计缺陷, 或其他形式沾污对芯片、晶圆、或未密封器件造成的影响。空气中尘埃粒子数应符合有关标准的规定。承制方应根据每个特殊区域的工艺要求和历史数据, 规定操作控制限和绝对控制限。如果粒子数达到绝对控制限, 则在未改进前不允许工作。对外来物的识别和控制应按 GJB 548 方法 2010 内部目检的要求检查。
  - n) ESDS 控制程序: 应制定控制程序文件, 包括对 ESD 敏感器件的操作程序方法、设备、材料、培训、包装等。
  - o) 非 QML 分包方的过程控制程序。
  - p) 新技术确认程序。
  - q) 内审管理程序。
  - r) 鉴定合格的保持程序。
  - s) 认证基线文件控制目录: 支撑质量保证大纲的文件名称、文件号和版本号清单, 这是承制方评审确认的基线。
  - t) 主要试验方法, 适用的试验方法列表, 包括协作试验室的试验方法:
    - 1) 老炼;
    - 2) 温度循环;

- 3) 细检漏和粗检漏;
  - 4) 粒子碰撞噪声检测 (PIND);
  - 5) 温度/湿度试验;
  - 6) 预处理 (板级组装/返工模拟);
  - 7) 晶圆 (批) 接收;
  - 8) 内部目检;
  - 9) 非破坏性键合拉力;
  - 10) SEM;
  - 11) 寿命试验;
  - 12) X 射线检查;
  - 13) 辐射试验。
- u) 设计、工艺、制造设备及材料的规程：应将器件的设计、工艺、制造设备和材料编制制成图纸、标准、规范或其他合适的文件。这些文件应涉及与制造各个方面的要求和容差，包括设备的调试与检验，材料的采购与处理、设计的验证及工艺步骤等。作为最低要求，承制方应具备下述几项文件以保证能实施定量控制，所控制的容差或极限应足够严格，能重复生产出高质量产品（为保证器件的接收而必须的基本要求和关键晶圆生产工艺监测的其他要求都应规定极限），工艺和检验记录应能反映出实际的结果。
- 1) 来料 (晶圆、衬底、封装、键合丝、水的纯度等) 的控制;
  - 2) 掩模、光刻胶及掩模的套准;
  - 3) 外延和扩散;
  - 4) 氧化和钝化;
  - 5) 金属化层的淀积;
  - 6) 芯片粘接;
  - 7) 键合;
  - 8) 返工;
  - 9) 密封。
- v) 质量控制工作：应制定各种质量控制工作的文件。文件应说明控制的类型、程序、判据、执行标准、各种记录及实施频次。
- w) 质量保证工作：应制定各项质量保证工作的文件，文件应能说明质量保证工作的类别、程序、设备、判断与执行标准、各种记录及实施频次。
- x) 来料、加工和出入库的管理：应制定控制来料、在制品及入库与出库产品的贮存和转运的程序和方法，以便控制有限寿命材料的老化，并防止无意中将合格和不合格的材料、在制品或已加工产品相混淆。每个区域应设有明显的工序作业标牌识别。此外，承制方对购进材料和供应品所进行的试验和检验应包括承制方的图纸和规范所要求的物理、化学及性能等方面的检验。应制定并维持来料接收控制程序。这些程序应包括下列内容：
- 1) 在完成必要检验和试验之前，或收到必要的报告之前，不应使用收到的材料或供应品；
  - 2) 把合格的材料和不合格的材料隔离开并给以标志，剔除不合格的在制品和半成品；
  - 3) 有限寿命材料的标志和控制；
  - 4) 未加工材料的标志和控制；
  - 5) 确保已收到必要的试验报告、证书等；
  - 6) 清晰地标识接收检验和试验放行的材料，以便在材料验收过程中或材料使用前的评审过程中清晰地地区分材料接收或拒收的状态。
- y) 电路原理图控制：与器件试验有关的电路图应作为文件加以管理。电路图包括和相关详细规范

有关的电路图、老炼图等。

- z) 生产流程图: 所有器件的流程图应能反映当时正在使用的全部制造工艺, 并应标出所有的生产、检验、试验和质量控制点, 以及所有材料进入流程的位置。流程图应明确标明采用的分包方的活动。流程图还应标明与所采用的材料检验、生产工艺、生产环境和生产控制有关的主要文件。文件用名称和编号予以识别。被批准的更改应按更改控制程序进行处理。
- aa) 技术保密文件识别: 应列出所有当前有效的文件清单及其使用范围。
- bb) 试验流程单: 应包括晶圆生产、组装、筛选和 A、B、C、D 组 (和 E 组, 如适用) 检验的试验流程单, 并作为现行文件保存。QCI 检验批所用的试验流程单和鉴定批一样。当允许进行在线检验, 则试验流程单应包括所要求的检验的有关文件。试验流程单还应包括承制方自行增加的所有试验。试验流程单至少应包括下述各项内容 (如适用):
  - 1) 标明批是进行鉴定还是 QCI;
  - 2) 试验项目的名称、试验项目的规范号码;
  - 3) 器件编号、日期代码及承制方内的批识别号;
  - 4) 试验日期和操作人员;
  - 5) 试验用的所有主要设备部件校准控制号或设备识别;
  - 6) 试验过程、试验的试验数量及拒收数, 若采用抽样方法, 则应给出实际试验数;
  - 7) 合格或失效 (适用时) 器件的序列号;
  - 8) 对试验结果有重要影响的试验过程的开始和结束时间 (如老炼和 96h 测试时限);
  - 9) 操作人员确认的主要试验条件, 包括时间、温度、转速等 (对筛选和 QCI 流程卡不要求);
  - 10) 老炼后不合格百分数;
  - 11) 老炼/寿命试验板序列号或试验线路的识别号及修改号;
  - 12) 除电性能测试 (允许附加的) 以外所有要求变量数据标识 (QCI 流程卡不要求);
  - 13) 电性能测试的测试程序编号及版本, 并指明何时需要变量数据。

#### A. 2. 4 更改控制

##### A. 2. 4. 1 概述

承制方 TRB 应控制 QML 生产线的任何更改, 并应报告鉴定机构。所有作为支持更改理由的数据, 包括适用的可靠性数据, 应形成文件。应根据更改对最终产品的质量、可靠性、规定的 RHACL (适用时)、性能和互换性的潜在影响来确定是否进行更改。任何更改是否需要重新鉴定, 应由 TRB 决定。只有通过 TRB 的批准后, 作了更改的器件才能交货。允许筛选和 QCI 有变动, 但是必须合理, 并提交证明文件供鉴定机构审查。在首次列入 QML 后的一年内应将更改通知即时上报鉴定机构。此后, 可以将更改通知写入 TRB 状态报告中报鉴定机构。承制方产品更改通知应同时报所有使用方。对 V 级/Y 级器件的重要更改, 在发货前, 承制方 TRB 应报鉴定机构和航天用户主管部门。在试验优化和采用替代方法前, 承制方应评审所有更改的适用性。

##### A. 2. 4. 2 设计的更改

由 TRB 评价的设计方法的更改, 应包括但不限于下列内容:

- a) 设计数据库 (单元/设计库);
- b) 设计流程;
- c) 设计系统 (计算机辅助设计 (CAD), 设计规则);
- d) 软件升级;
- e) 模型或模型建立程序;
- f) 配置管理;
- g) RHA (适用时);
- h) 电性能;

- i) 几何特征尺寸减小。

#### A.2.4.3 晶圆制备的更改

由 TRB 评审生产工艺，应包括但不限于下列内容：

- a) 生产工艺次序或工艺极限；
- b) 生产工艺材料或材料规范，包括外延层厚度；
- c) 光刻胶材料或材料规范；
- d) 掺杂材料源、浓度，或掺杂技术(如：离子注入或扩散)；
- e) 扩散剖面分布图；
- f) 钝化或玻璃钝化材料、厚度或钝化技术(包括钝化层的增加与去除)；
- g) 金属化系统(图形、材料、淀积或蚀刻技术，宽度或厚度)；
- h) 材料和过程基线；
- i) 导体材料、电阻材料或绝缘材料；
- j) 晶圆制备迁移到另一条生产线或另建一条生产线；
- k) 钝化或玻璃钝化的工艺温度和时间；
- l) 氧化或扩散工艺、氧化物成分和氧化层厚度、氧化温度和时间；
- m) 烧结或退火温度和时间；
- n) 掩模制备方法；
- o) PM 及其测试方法；
- p) 晶圆验收判据；
- q) TCV 及其测试方法；
- r) 工艺检测抽样方案(样品数和接收数)；
- s) 栅的形成工艺、材料和技术；
- t) 背面工艺，包括晶圆减薄和背面金属化；
- u) 欧姆接触的形成；
- v) 原材料的检验(如：GaAs 衬底)；
- w) 批的组成(如生产分批的方法)。

#### A.2.4.4 组装工艺的更改

由 TRB 评价的组装工艺的更改包括但不限于下列内容：

- a) 芯片粘接的材料、方法或位置；
- b) 内引线的键合方法；
- c) 引线材料成分和尺寸；
- d) 密封技术(材料或封接工艺、气体成份)；
- e) 内部目检和其他试验方法的执行程序；
- f) 组装流程；
- g) 组装操作的变化；
- h) 划片和芯片分离方法；
- i) QCI 程序，包括承制方增加的试验；
- j) 筛选试验；
- k) 工艺检测抽样方案(样品数和接收数)；
- l) 芯片背面处理；
- m) 键合区的几何尺寸、间距或金属化；
- n) 模塑材料、方法或位置；
- o) 芯片包封/镀涂材料和技术；

- p) 器件标志工艺;
- q) 批的组成(如生产分批的方法或数量);
- r) 材料和过程基线。

#### A.2.4.5 封装的更改

由 TRB 评价的外壳鉴定的更改包括但不限于下列内容:

- a) 供货方;
- b) 外部尺寸;
- c) 腔体尺寸;
- d) 引线或引出端数;
- e) 引线或引出端尺寸(长×宽或直径);
- f) 引线或引出端基体材料;
- g) 引线或引出端镀层材料;
- h) 引线或引出端镀层厚度(适用时);
- i) 壳体材料;
- j) 壳体镀层材料;
- k) 壳体镀层厚度(范围);
- l) 芯片区材料;
- m) 芯片区镀覆;
- n) 芯片区镀层厚度(范围);
- o) 盖板材料;
- p) 盖板镀覆材料(范围);
- q) 盖板镀层厚度(范围);
- r) 盖板密封(预制)材料;
- s) 盖板玻璃密封材料;
- t) 引线玻璃封接材料;
- u) 引线玻璃封接尺寸(范围);
- v) 引线或引出端的跨度;
- w) 引线形状(如: J型、翼型引线);
- x) 芯片区尺寸;
- y) 器件标志工艺;
- z) 外引线与基座的连接。

#### A.2.4.6 最终产品检验的更改

由 TRB 评价的产品检验的更改包括但不限于下列内容:

- a) 内部目检执行程序和其他替代方法;
- b) 检验流程;
- c) 试验设备(经过认证)的更换或搬迁;
- d) 抽样方案(抽样数和合格判据);
- e) 测试程序(包括测试向量生成方法);
- f) 批的组成。

#### A.2.5 内审要求

##### A.2.5.1 内审目的

内审目的是保证始终和本规范的要求一致。

## A.2.5.2 通则

### A.2.5.2.1 内审程序

#### A.2.5.2.1.1 概述

为确保承制方符合所有有关规范的有效性，承制方应在质量部门的指导下，制定一项不受干扰的内审程序。承制方内审程序应包括关键的审核范围、审核周期、纠正措施管理规定等内容。内审程序至少应包括下列要求。

#### A.2.5.2.1.2 不符合项纠正

用以识别和纠正与规范要求(如加工和试验)不符合或偏离的活动。

#### A.2.5.2.1.3 与关键文件偏离的识别

对与各种关键文件(如基线文件、流程图、流程卡、QCI程序等)的偏离进行审查。

#### A.2.5.2.1.4 审核员的培训和聘任

规定审核员的选择、培训、聘任的要求。

#### A.2.5.2.1.5 内审日程表和频次

规定(每年)如何制定年度内部审核频次、内审实施日程表。

### A.2.5.2.2 内审员

质量监督负责人或指定的人员应履行全部内审工作。内审员应尽量独立于被审核部门，否则应指定一名其他内审员参与对该部门的审核，或参与对审核结果的评审。内审员应接受相关军用规范的培训，审核领域内相关专业知识的培训，并配备合适的内审核查表，以便列出审核中所发现的不符合。在内审之前，审查员应先检查被审核部门以前的不符合项整改情况，以确信被审核部门对以前的不符合项已采取了纠正措施，并且该措施足够有效。

### A.2.5.2.3 内审的不符合项

内审中发现的所有问题都应记录在适用的核查表中，并开具不符合项，提交给被审核部门管理者，以便采取纠正措施。所有纠正措施都由质量部门或不合格审理委员会批准。

### A.2.5.2.4 内审跟踪

所有内审报告均应装订成册，并由质量部门保存。质量部门应制定一个跟踪内审中发现的所有问题的程序，以确保纠正措施及时完成。还应建立一个程序以评估所有纠正措施落实的有效性和及时性，以确定自上次内审以来发现的问题是否又重复出现。如在预定的内审周期内，同一问题已出现两次或多次，则应采取补充纠正措施立即解决问题，并向鉴定机构报告。内审小组应对鉴定机构审查和年度内审中发现的所有问题所采取的纠正措施进行随之六个月的跟踪检查，以保证纠正措施是充分性和持续有效性。

### A.2.5.2.5 内审周期

质量部门应规定最初的内审周期，但除非鉴定机构批准，对审核范围内每个要素的内审周期不应超过一年。在鉴定机构首次审查前应进行一次完整的内审并完成纠正工作。当实际情况始终高于或低于内审的平均效果而需要调整内审周期时，则必须得到鉴定机构的批准。

### A.2.5.2.6 内审报告

内审报告应由质量监督负责人签字，其对质量管理计划的实施负有责任。在接受外部审核时，承制方应向鉴定机构提供内审报告、存在问题、纠正措施等材料。报告中应包括内审发现的问题类型(如于相关详细规范不一致、影响产品可靠性的事件、再次出现的重复问题等)的总结概要。

### A.2.5.2.7 内审范围

为保证符合核查表和本规范的要求，内审包括但不限于在下列范围内进行：

- a) 校准和维护；
- b) 制造；
- c) 组装操作；
- d) 电测试；

- e) 试验方法;
- f) 环境控制;
- g) 来料检验;
- h) 存货控制和可追溯性;
- i) ESD 控制程序;
- j) 培训;
- k) 失效分析;
- l) 鉴定/QCI;
- m) 文件控制;
- n) 设计更改控制;
- o) SPC(适用时);
- p) 分包方<sup>a</sup>。

<sup>a</sup> 内审应包括分包方进行的所有活动, 并应由分包方保证完全符合本附录和相关详细规范。任何偏离或可能出问题的方面均应引起鉴定机构的注意。

#### A. 2. 5. 2. 8 内审核查表

内审核查表应由质量部门准备, 并纳入文件控制。内审核查表应充分反映承制方质量保证大纲的全部要素, 并能被内审人员理解和执行。

#### A. 2. 6 记录的保存

##### A. 2. 6. 1 概述

按本规范要求作 QCI 的器件在生产期间, 承制方应保存以下记录:

- a) 人员培训和考核记录, 零星记录保留一年, 汇总记录应保留五年;
- b) 各项检验工作记录, 对生产工艺、来料和在线检验记录应保留一年, 对筛选、鉴定、QCI 的记录应保存五年;
- c) 失效和缺陷报告和分析应保留五年;
- d) 设计、材料或工艺的初始文件和历次更改记录应保留五年;
- e) 设备校准;
- f) 工艺、设备、材料的控制记录应保留一年;
- g) 生产批的识别记录应保留五年;
- h) 产品可追溯记录应保留五年;
- i) 内审报告应保留四年;

除非满足下面内容的文件规程要求, 否则, 经更改过的记录不能作为可接受的数据:

- j) 数据更改:
  - 1) 能逐个识别新数据;
  - 2) 所有原数据应保存且能识别(不允许消除);
  - 3) 当更改影响到批的合格与否(即原来应是拒收的批变为接收)时, 应仔细判断及标注更改日期, 并经其他人员验证(质量监督员应验证筛选、鉴定及 QCI 记录的更改的合理性)。
- k) 测试数据的转换, 应符合下列要求:
  - 1) 每个转换数据的识别;
  - 2) 应转换所有原始数据;
  - 3) 指定(未参与数据转换的)其他人员对照原始数据验证数据转换过程的正确性。
- l) 只要能清晰和客观地证明至少能满足本附录中所有要求, 则可采用计算机记录。用于追溯的计算机记录筛选和 QCI 的记录均应容易理解并便于审查。当有要求时, 应向鉴定机构提供一份适用的电子/硬拷贝。对计算机记录的数据, 下面的要求应该满足:

- 1) 输入数据的验证:
  - (a) 应能逐个识别每个输入数据;
  - (b) 所有人工输入的数据应由同一操作人员在数据输入的同时进行验证;
  - (c) 所有被接收的事项(即输入的数据)应按时间/日期或日期/输入序列所识别,以防输入数据序列混乱。任何记录的数据均不应更改或删除;
- 2) 批历史记录的控制程序:
  - (a) 批历史记录只能用增加的形式作修改(即原始输入的数据加上修改内容);
  - (b) 所有校正内容均应满足 A.2.6.1 j) 的要求;
  - (c) 只有指定的操作人员才能对批历史的计算机记录进行修改,为确保有限制的使用,应遵守文件保密程序(终端限制、设置口令等);
  - (d) 当修正部分影响到批接收的结论时,质量监督员应验证筛选、鉴定和 QCI 记录的正确性;
- 3) 计算机批历史记录的备份与保存:
  - (a) 在该批产品发货前,所有存入计算机的批记录均应有准确的磁盘或等效的备份。发货后三个月内,备份纪录应送到安全地方,存档保存;
  - (b) 存档的磁盘或等效的媒体应至少保存五年。

#### A.2.6.2 人员培训和考核

##### A.2.6.2.1 概述

人员培训和考核记录应包括培训和考核的性质,日期(以周末表示)和时间(以小时计);人员的组织等。仅对与生产有关的培训和考核要求记录,这和安全、紧急救护等的培训是有区别的。

##### A.2.6.2.2 操作人员和检验人员的培训

所有关键工艺操作人员和生产检验人员应按承制方内部标准由承制方组织培训。培训工作包括正规的培训(如教室内上课或由认证合格的培训师监督下的岗位培训)及考核,以保证每人能熟练地工作。在规定的周期结束后或当工作人员的工作质量下降时,承制方应对工作人员重新考核或培训。只有当工作人员的技能被证明已达到了所要求的水平后,才能让其关键性的工艺或检验工作岗位上操作。

##### A.2.6.3 检验操作

检验操作的记录应包括所进行的试验或检验内容、受检材料的组成(批、炉等)、控制文件、检验完成的日期、受试材料的数量及材料的接收、拒收或其他的最终处理等。

##### A.2.6.4 失效和缺陷报告及分析

失效器件或缺陷器件的记录应包括器件的来源,引起失效或观察到缺陷时正在进行的试验或操作,器件以往的试验历史或筛选历史,收到日期及器件的处理情况。失效分析报告和缺陷分析报告应包括失效或缺陷的性质(失效或缺陷模式),失效或缺陷验证,在分析期间发现的任何器件异常(失效或缺陷机理),如可能时应指出失效的原因,分析完成的日期、完成失效分析的小组,分析后器件的处理情况及记录的分发等。记录还应阐明观察到的各种失效模式或缺陷模式与产品批或器件的关系。当需要时,应提出纠正措施作为整个分析工作的总结。

##### A.2.6.5 设计、材料或工艺的初始文件及更改文件

这类记录应包括初始文件和对预定作为符合本规范提交作 QCI 的器件执行的每一项设计、材料或工艺的更改和日期、文件的批准和更改的实施等。当要求向鉴定机构报告这些变更时,对已实施了这一更改的第一生产批和 QCI 检验批(当适用)的识别应保持。

##### A.2.6.6 设备校准

记录应包括每台设备校准项目所规定的校准周期、实际完成校准的日期、执行校准任务的机构名称、以及校准后设备符合有关文件要求的校准证书。

#### A.2.6.7 工艺、设备和材料的控制

应保存器件实现过程的所有记录，例如控制图(如 X-R 控制图等)或在生产规范中规定的材料、设备和组装工艺流程中各控制点显示控制程度的其他方法。这类记录还应能证明当发现失控时采取的措施及在失控期间产品的处理情况等。

#### A.2.6.8 生产批的识别

记录应能识别每个生产批和检验批通过各道工序的时间。记录还应能识别成品所属的每个生产批和接收检验批(适用时)，记录的内容至少应包括：

- a) 对批进行的各项接收检验及其结果；
- b) 批内所有器件的序列号(适用时)；
- c) 完成批接收检验的日期；
- d) 批的识别；
- e) 进行检验所依据的相关详细规范；
- f) 批的最后处理情况(撤销、拒收、接收)；
- g) 使用方对批检验的意见；
- h) 密封时，每批中各器件型号的器件数；
- i) 按器件类型分别给出器件的发货数与库存数。

#### A.2.6.9 产品可追溯性

承制方应保证产品的可追溯性，以便鉴定机构能追溯并确定电路是否已通过了筛选、鉴定和 QCI，是否在认证合格的组装线上组装，是否在正常的晶圆线上加工。

附 录 B  
(规范性附录)  
生产线认证和 QML 鉴定

### B.1 范围

QML 体系提供可以定量测量技术,用于评估承制方遵循的过程基线能力。该基线可以包括创新和改进的工艺技术,从而生产等效或更高质量的产品,只要评估和描述这些更改的过程经过评审和批准。过程基线的更改可在达到 QML 状态后由承制方的 TRB 依据可靠性和质量数据予以确定,并报鉴定机构审查批准。本附录描述的方法是对过程基线的证实,它规定了生产线认证审核和 QML 鉴定程序的详细内容,也包括了适用于新技术所必需的表征、筛选和鉴定检验。QML 器件承制方可采用已取得批准的替代方法,前提是该方法能够证明其工艺控制体系下的产品至少达到本附录规定的质量和可靠性水平。

### B.2 认证审核和 QML 鉴定的详细要求

#### B.2.1 概述

鉴定机构应评价承制方达到过程基线要求的方法。承制方应具备质量保证大纲计划,该计划规定技术和产品的特征、过程能力证明和技术鉴定检验方案。新技术也应包含在内,并包含必要的失效机理、激活能、鉴定方案。质量保证大纲计划应提交鉴定机构并得到批准。对 V 级/Y 级产品,承制方应评估表 D.1 中所列更改,并报鉴定机构,以确认该更改是否为新技术。

##### B.2.1.1 表征要求

在充分了解技术、材料和工艺基础上进行试验证明相关能力。承制方应评估工艺来确定产品长期可靠性。对 V 级/Y 级产品,详细的表征方案包括确定关键参数、试验条件、周期、必要的测量、样本大小以及温度,应将上述内容形成文件,而且还要包括详细的失效物理(PoF)分析,充分考虑机械、热、电和化学属性。失效模式和影响分析(FMEA)应尽可能涵盖所有主要失效机理并提出应对措施。

##### B.2.1.2 认证审核

鉴定机构通过对承制方文审、现场审查,确认承制方生产产品的能力是否达到或超过了本规范的要求。

##### B.2.1.3 鉴定要求

通过表征试验和失效机理评估证明技术满足或超过规定的要求。鉴定方法与实际技术密切相关。承制方应制定与技术相匹配的鉴定方案。新技术鉴定检验应包括本规范、GJB 548C—2021 或鉴定机构批准的质量保证大纲计划中规定试验,这些试验可以用于确定特征和 PoF 分析。

##### B.2.1.4 新技术要求

对于 Q 级/P 级的产品,新技术是指承制方未进行鉴定过的产品族、材料、工艺,相关要求见承制方的新技术导入程序。

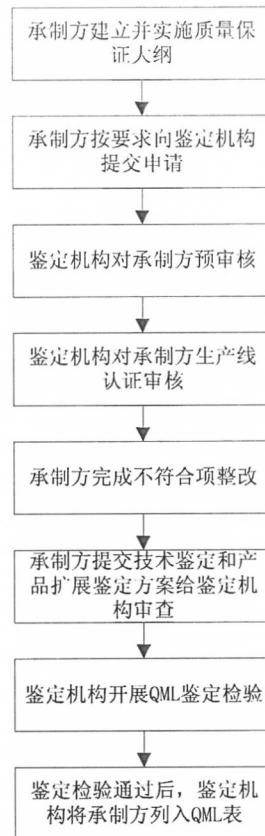
对于 V 级/Y 级的产品,新技术是指承制方未在航天应用中进行鉴定过的产品族、材料、工艺,相关要求见承制方的新技术导入程序。

##### B.2.1.5 成熟技术要求

成熟技术是指承制方过去用于生产的工艺、材料、控制、设计,并制定了持续的可靠性监测方案,该方案用于鉴别主要可靠性寿命机理、确定加速因子/激活能、监测产品的长期变化,以及积累工艺数据或提供工艺和/或设备稳定受控的证据。

##### B.2.1.6 列入 QML 的流程

列入 QML 的流程见图 B.1。



注：V级/Y级QML认证需要和航天用户协商。

图 B.1 列入 QML 的流程

### B.2.1.7 合格制造厂目录(QML)批准过程

#### B.2.1.7.1 生产线认证审核

生产线认证审核主要包括以下两方面：

- a) 设计、晶圆制备、组装和试验的审核：
  - 1) 设计方法学：重点关注可靠性和 RHA(适用时)的设计规则。
  - 2) 晶圆制备/代工工艺：重点关注 SPC 控制、可靠性监控、金属化控制。
  - 3) 组装工艺；
  - 4) 筛选和试验方法；
  - 5) 审查/批准。
- b) PoF/TCV 可靠性的评估：
  - 1) 方案批准：
    - (a) 电迁移 (EM)；
    - (b) 时间相关(电)介质击穿 (TDDB)；
    - (c) 热载流子注入 (HCI)；
    - (d) 阈值电压不稳定性，包括特征尺寸不大于 130nm 的互补金属氧化物半导体 (CMOS) 技术的负偏压温度不稳定性 (NBTI)；
    - (e) 金属化长期工作的稳定性；
    - (f) 其他可适用项。
  - 2) 报告批准。

#### B.2.1.7.2 QML 鉴定

QML 鉴定主要包括以下两方面：

- a) 技术鉴定：
  - 1) 方案批准：
    - (a) 筛选试验流程；
    - (b) 性能表征；
    - (c) 技术鉴定检验；
    - (d) 对于 Q 级/P 级产品，采用 SEC，在至少一个晶圆批 125℃环境温度或壳温下进行 1000h 寿命试验或等效试验条件；
    - (e) 对于 V 级/Y 级产品，采用 SEC，寿命试验应达到附录 F 的要求，或应达到至少一个晶圆批在 125℃环境温度或壳温下进行 4000h 的寿命试验或等效试验条件。
  - 2) 报告批准。
- b) 产品扩展鉴定(技术鉴定完成的产品扩展鉴定)：
  - 1) 方案批准：
    - (a) 筛选流程；
    - (b) 产品性能表征；
    - (c) 产品鉴定检验；
    - (d) 1000h 寿命试验或等效试验条件。
  - 2) 报告批准。

#### B.2.1.8 承制方职责

确保所有规定的体系和过程控制按本规范及其他适用标准的要求执行和实施。承制方应指定责任人负责质量保证大纲。

#### B.2.1.9 鉴定机构职责

进行质量审查和报告批准的过程应协调各相关部门的要求。综合考虑各方面组织机构要求，形成一致意见，并传达给承制方。

鉴定检验方案中未包含的数据、补充试验或新制造要求，在有要求时，必须提供给鉴定机构并得到批准。对这些要求的支撑数据也同样需提供给鉴定机构。鉴定机构有责任将批准情况通知 QML 承制方。需要时，鉴定机构应对承制方进行会议访谈或现场审查。

#### B.2.2 生产线认证审核

##### B.2.2.1 设计、晶圆制备、组装和试验的审核

###### B.2.2.1.1 概述

鉴定机构应对承制方的设计、晶圆制造、组装和试验能力进行审查。鉴定机构的确认包括相关数据分析、承制方过程能力，并满足 B.2.2.1.2~B.2.2.1.7 的要求。

###### B.2.2.1.2 设计

###### B.2.2.1.2.1 电路设计

QML 器件应符合本规范规定的设计要求和性能：

- a) 模型验证：提供数据证明设计过程所用的所有模型在最坏情况温度和电气极限条件下都能正常工作、并可预计、也足够准确。这些模型包括：电性能(晶体管、无源元件、互连、封装)、行为级、逻辑级、故障、时序、信号完整性、功耗、热导。
- b) 版图验证：证明自动或人工程序能用于设计规则检查、电气规则检查和可靠性规则检查，以单独和组合的方式找出所有已知错误。这些规则至少包括：
  - 1) 设计规则检查(DRC)：几何及物理特性；
  - 2) 电气规则检查(ERC)：短路、开路 and 连接性；

- 3) 可靠性规则: EM 和电流密度、IR 压降、闩锁、单粒子翻转(SEU)、HCI、ESD、烧毁、背栅(适用于 GaAs 工艺)。
- c) 性能验证: 承制方应设计并制造一个或一组芯片来评估其实现布线的技术能力, 以及精确预测布线后的性能。承制方应证明器件的每个功能在整个温度和电压范围内的实际测量结果, 处在计算机辅助设计(CAD)两个最坏情况模拟的结果范围内, 或者在采用统计模型的模拟范围内。用来进行性能验证的器件或 SEC、TCV 和 PM 等测试结构应全部采用关键的最小几何规则和电气设计规则。这些测试结构中的晶体管和互连的电应力要求应处于最坏工作条件。应进行失效分析以确定发生在失效器件和测试结构中的所有失效机理, 并应对发现的问题采取纠正措施。
- d) 可测性和故障覆盖率验证: 承制方应证明其设计风格、可测性设计(DFT)方法, 并结合已证明的 CAD 测试工具, 能够在足够复杂的设计中提供 99%或更高的故障覆盖率。承制方也应采用已证明的设计风格、DFT 方法和 CAD 测试工具进行器件设计。承制方还应证明故障覆盖率测量(故障模拟、测试算法分析等)能力, 从而提供设计的故障覆盖率。故障覆盖率的测量应按 GJB 548C—2021 方法 5012 规定的程序进行。对于非数字器件, 故障覆盖率要求可能不适用, 当模拟电路故障覆盖率较成熟时, 应补充相关要求。对于模拟和数字混合信号器件, 仅对数字电路部分有要求。

#### B. 2. 2. 1. 2. 2 设计核查单(V 级/Y 级)

承制方和鉴定机构对 V 级/Y 级产品的新技术进行评价的最低要求如下:

- a) 设计环境/设计基础:
- 1) 产品开发进度表;
  - 2) 资源管理(如: 设计人员、硬件、软件开发等);
  - 3) 历史信息(基于早先设计、设计规则、经验教训等);
  - 4) 工具和设计流程;
  - 5) ASIC 单元库和设计工具包;
  - 6) 知识产权核(IP 核, 如: 使用第三方授权或其他团体研发 IP 核的相关信息等);
  - 7) 用于模拟/信号完整性仿真和功耗计算的模型(对于自行研发的单元库和 ASIC 工具包)。
- b) 详细的硬件设计描述语言(HDL)代码(设计第一阶段):
- 1) 规范编制指南(如: 哪些设计信息写进详细规范中);
  - 2) HDL 代码编写指南;
  - 3) DFT 插入和故障检测;
  - 4) 内建自测试(BIST)。
- c) 模块与顶层设计的确认/验证:
- 1) 故障覆盖率;
  - 2) 仿真验证/原型验证;
  - 3) 辐照效应缓解措施。
- d) 逻辑综合、静态时序:
- 1) 工艺线的逻辑综合指南——向设计团队传达;
  - 2) 以技术规范/研制要求的形式明确电路的约束条件;
  - 3) 综合以及静态时序网表——要与原来的 HDL 对应。
- e) 物理设计:
- 1) 工艺线的物理设计指南——向设计团队传达;
  - 2) 根据(电路模块的)划分、结构、I/O 的位置进行布局;
  - 3) 静态时序分析, 通过重复迭代布局、单元尺寸调整和布线来使时序收敛。

- f) 设计数据发送：
  - 1) 工艺线进行规则检查；
  - 2) 利用工艺线的检查单，对关键设计/最终设计进行核查。

### B.2.2.1.2.3 外壳设计(包括塑料封装)

用于 QML 器件的外壳应符合本规范的设计和性能特性要求。其特性表征可以通过器件承制方、检测机构或外壳供应商来进行。在任何情况下，QML 器件承制方的组装应符合本规范规定的所有试验要求。承制方应致力于改进外壳设计/结构质量和可靠性。承制方对保持所有特性表征方法文件的有效性负有责任，包括所有支撑数据。

- a) 热特性：应确定 QML 器件使用的所有外壳的热阻。该值可以通过直接或间接测量，或通过模拟工具或计算来获得。GJB 548C—2021 方法 1012 可用于计算。如果热阻通过计算或模拟工具获得，承制方应对该程序进行证明。为证明此理论评估方法，承制方应证明理论估计值和实际测量值之间的相关性，且该实测值至少来源于同一类型且引线数相等(或更多)的外壳。
- b) 电特性：应给出下述电特性参数：
  - 1) 地和电源阻抗：QML 器件使用的外壳，应尽量减少对接地端和电源端噪声的影响。地和电源的阻抗可以在外壳设计规则文件给出，或通过相关外壳试验确定。
  - 2) 交叉耦合效应：数字 QML 器件使用的外壳，应尽量减少引线之间的宽带数字信号和噪声的交叉耦合。交叉耦合可通过外壳设计规则文件给出，或通过相关外壳试验确定。
  - 3) 高压效应：应采用高压设计规则，保证用于 QML 外壳的电压在相邻导电区域(包括引线或引出端)之间不应产生表面或体泄漏。并通过相关外壳试验(如采用 GJB 548C—2021 方法 1003)确定。
- c) 机械特性：承制方应进行外壳的机械特性试验，包括冲击和振动的评估，证明能够防止由于潮气侵入、污染和腐蚀等带来的影响。

上述试验方案应由 TRB 批准，并作为工艺试验方案的有效部分。应在技术审查之前完成所有试验，并进行记录和分析，形成总结报告。相关记录和报告应在管理和技术审查之前或期间供鉴定机构审查。

上述 B.2.1.2 的要求也适用于非 QML 设计中心。

### B.2.2.1.3 晶圆制备

#### B.2.2.1.3.1 概述

本部分适用于对承制方内部和分包方的制造线的要求。晶圆制造的质量体系和过程控制应包含 SPC 和在线监控程序，在线监控程序包括 TCV 程序以及 PM，或经鉴定机构批准的替代评估程序。

承制方应识别晶圆制备的特定技术，包括制造流程、设计规则和电特性。晶圆制备能力证明包括下述要求和所有支撑文件以及数据，这些要求和文件应在管理和技术审查之前或期间供鉴定机构审查。

应具有一个有效的计划，用于提供在线可靠性监控和失效率计算。

#### B.2.2.1.3.2 晶圆制备核查单(V级/Y级)

承制方和鉴定机构对 V 级/Y 级产品的新技术进行评价的最低要求如下：

- a) 工艺开发：
  - 1) 实验设计(DOE)(一般对老技术，特别是从其他场地设施移植的技术不一定适用)；
  - 2) 工艺敏感度(确定用哪些工艺参数可以判断工艺处于稳定状态或临界状态。即便这些参数处于最大值或最小值，导致工艺发生不同的变化，但对工艺成品率不会产生明显影响)；
  - 3) 建模和仿真；
  - 4) 可生产性和成品率分析。
- b) 工艺表征：
  - 1) 电压；
  - 2) 温度(最小范围是 $-55^{\circ}\text{C}\sim 125^{\circ}\text{C}$ ，否则应提供依据)；

- 3) 工艺波动;
  - 4) 各类型器件独立变化的最坏和最好情况或统计仿真模型(如: NFET 和 PFET);
  - 5) 频率(按相关详细规范的电参数要求);
  - 6) 辐照, 适用时(见附录 C);
  - 7) 性能参数极限(直到失效);
  - 8) 工艺优化;
  - 9) 工艺成熟度评估。
- c) 工艺试验:
- 1) 试验的测试结构;
  - 2) 单工序或成套工艺;
  - 3) 环境条件(流片、测试、组装、贮存);
  - 4) 接收/拒收判据;
  - 5) 试验判定(TCV 和试验程序应强调关键参数, 并且便于结果判断);
  - 6) 工艺基线;
  - 7) 通过试验、结构相似性或继承性进行验证确认(类似的工艺或生产的器件已通过 V 级/Y 级试验, 并且承受了类似的空间飞行环境的搭载试验)。
- d) 晶圆制备:
- 1) TRB 评审体系(或类似评审体系)(见附录 A);
  - 2) SPC 和在线监控程序(见附录 B)。
- e) 抗辐射强度保证(RHA)(见附录 C)。

### B. 2. 2. 1. 3. 3 SPC 和在线监控程序

#### B. 2. 2. 1. 3. 3. 1 基本要求

承制方应使用在线监控程序, 控制关键工艺步骤以保证器件成品率、可靠性和 RHA(适用时)。监控系统可以使用不同的测试结构、方法和测试技术。被监控的关键工艺应由承制方基于对工艺的实践经验和认识来确定。所得数据应采用适当的 SPC 方法(符合 GJB 3014)进行分析, 以确定控制的效果。承制方对于晶圆制备应至少涉及以下内容:

- a) 进料掩模和制造工艺材料;
- b) 用于晶圆制备的设备;
- c) 掺杂源浓度;
- d) 扩散剖面和外延层的杂质分布;
- e) 钝化或玻璃钝化;
- f) 金属化淀积;
- g) 最终线宽尺寸;
- h) 钝化工艺温度和时间;
- i) 扩散、注入的退火工艺温度和时间;
- j) 烧结或退火温度和时间;
- k) 所有可靠性试验数据;
- l) 掩模检查和缺陷密度数据;
- m) 工艺参数监测图形测试数据;
- n) 光刻工艺(包括返工程序);
- o) 离子注入;
- p) 晶圆背面处理;
- q) 晶圆中测接收判据;

- r) 返工;
- s) 氧化工艺;
- t) 栅制备;
- u) 空气桥工艺;
- v) 通孔工艺;
- w) 洁净室控制;
- x) 更改控制;
- y) 批可追溯性;
- z) 设备校准和维护;
- aa) 晶圆可追溯性;
- ab) 晶圆验收;
- ac) 晶圆凸点的结构参数(如高度、宽度等)。

#### B.2.2.1.3.3.2 核查单(V级/Y级)

承制方和鉴定机构对V级/Y级产品的新技术进行评价的最低要求如下:

- a) 确定SPC监控点;
- b) 确定控制限和规范限;
- c) 承制方和鉴定机构评审数据;
- d) 失控点应对措施方案;
- e) 辐照性能(适用时);
- f) 工序能力指数( $C_{PK}$ );
- g) 优质批实例数据的评审(优质批是指满足工艺监控要求而没有材料审查委员会(MRB)审批让步和失控点的批次);
- h) 鉴定机构对SPC控制现场审查。

#### B.2.2.1.3.4 PM评价

承制方应具有测量特定工艺的每一晶圆类型的电特性的PM。PM测试结构可以采用划片槽插入式、芯片内部测试条、芯片插入式,或这几种形式的组合。PM测试结构的位置选择应适当,以能确定晶圆性能是否均匀一致。推荐的位置是在晶圆中心附近和在晶圆四象限的每一象限至少在距晶圆中心 $2/3$ 半径处。对于参数测量,承制方应确定并用文件固化拒收极限和程序,包括哪些参数将要常规监测,哪些要采取SPC程序。PM的文字记录还应包括PM的测试结构设计,试验程序(包括全温范围的电测量和所测极限与承制方电路模拟间的关系),设计规则和工艺规则。替代的测量技术,例如在线监控,只要形成正式的文件也可接受。下述参数可作为承制方设计PM的指南:

- a) 通用电参数:
  - 1) 方块电阻:应包括测量所有传导层方块电阻的结构;
  - 2) 结击穿:应包括测量所有扩散结击穿电压的结构;
  - 3) 接触电阻:应包括测量所有层间接触的接触电阻的结构;
  - 4) 离子沾污和少数载流子寿命:应包含测量栅、场和金属间绝缘材料中离子沾污(如钠)和少数载流子寿命的结构。
- b) MOS参数:
  - 1) 栅氧厚度:应包括测量“N”和“P”栅的栅氧厚度的结构;
  - 2) MOS晶体管参数:应至少包括一组测试晶体管用于晶体管参数的测量。晶体管组应包括一个几何尺寸足够大,以使其短沟道和窄宽度效应可以忽略的晶体管,还应包括在几何设计规则允许的前提下,能分别表征最大短沟道效应和最大窄宽度效应的晶体管。CMOS工艺应包含“N”和“P”晶体管。如果“N”或“P”晶体管中有一个以上的典型阈值电

- 压，则最小晶体管组应包含每一种阈值电压的晶体管。测试的晶体管参数如下：
- (a) 阈值电压：应测量最小晶体管组中每个晶体管的线性阈值电压 ( $V_T$ )；
  - (b) 线性跨导：应测量所有最小晶体管组的线性跨导 ( $g_m$ )；
  - (c) 有效沟道长度：应测量对于每一晶体管类型的最小沟道长度的有效沟道长度；
  - (d)  $I_{on}$ ：典型晶体管的  $I_{on}$ ；
  - (e)  $I_{off}$ ：典型晶体管的  $I_{off}$ ；
  - (f) 传输延迟：采用功能电路的形式设计测试结构，以测量室温下功能电路的传输延迟；
  - (g) 场区漏电：应在最大允许电压下测量最小间距相邻晶体管间的场区漏电。
- c) 双极参数：应注意测量击穿电压和电流的方式和顺序，以免使其他参数发生永久性的变化。
- 1) 方块电阻：应包含可用于测量所有掺杂区(如发射区，集电极区埋层)方块电阻的结构。
  - 2) 肖特基二极管参数：对采用本工艺所用尺寸的典型肖特基二极管应进行下述测量：
    - (a) 反向漏电：应在规定的反向电压下测量反向漏电流 ( $I_R$ )；
    - (b) 击穿电压：应在规定电流下测量击穿电压 ( $BV$ )；
    - (c) 正向电压：应在规定电流下测量正向电压 ( $V_f$ )。
  - 3) 双极晶体管参数：应对工艺所用尺寸和类型的典型双极晶体管测量下述参数，适用类型应包括 NPN、肖特基箝位 NPN、纵向 PNP、衬底 PNP 和横向 PNP 晶体管：
    - (a) 晶体管增益：以代表性晶体管集电极额定电流为最大值，在三个数量级集电极电流的条件下，测量共发射极直流电流放大系数 ( $H_{fe}$ )；
    - (b) 漏电流：应在规定电压下测量典型晶体管的漏电流 ( $I_{CEO}$ 、 $I_{CBO}$  和  $I_{EBO}$ )；
    - (c) 击穿电压：应在规定电流下测量典型晶体管的击穿电压 ( $BV_{EBO}$ 、 $BV_{CBO}$  和  $BV_{CEO}$ )；
    - (d) 正向电压：应在额定电流下对典型晶体管测量正向电压 ( $V_{BE0}$  和  $V_{BC0}$ )；
    - (e) 传输延迟：采用功能电路的形式设计测试结构，以测量室温下该功能电路的传输延迟。
  - 4) 隔离漏电流：应在规定电压下测量最近相邻晶体管集电极间的隔离漏电流 ( $I_L$ )。
- d) GaAs 参数：
- 1) 方块电阻：应包含用于测量每一导电层方块电阻的结构；
  - 2) 金属绝缘体金属 (MIM) 电容：应包含电容测试结构，以测量直流和射频电容、漏电和击穿；
  - 3) FAT FET：应采用长栅 FET 测试结构来测量肖特基势垒高度和理想因子、载流子浓度和迁移率以及沟道深度；
  - 4) 隔离：应包含测量衬底隔离击穿的结构；
  - 5) 欧姆接触：应包含欧姆接触传输线结构，以测量规定的接触电阻率和传输长度；
  - 6) GaAs FET 参数：应包含适于射频探针测量的 FET 测试结构，可以测量直流和射频 FET 参数，应测量下述参数：
    - (a)  $I_{DSS}$ ：零栅偏压下的饱和漏电流；
    - (b)  $g_m$ ：饱和和  $50\%I_{DSS}$  下的跨导；
    - (c) 夹断电压；
    - (d) 栅—漏漏电流和击穿电压；
    - (e) 栅—源击穿电压；
    - (f) 源和漏电阻；
    - (g) 全频率范围内 FET 的 S 参数。
- e) 快速试验可靠性结构：快速试验可靠性测试结构是一种能在短时间内(试验时间在几秒之内)评价特定已知失效机理的测试结构，以保证单个晶圆的工艺过程同工艺的可靠性目标一致。应以

文件的形式给出快速可靠性试验结果与在 TCV 上进行的传统加速寿命试验结果之间的关系：

- 1) 热载流子退化：应包含评价 MOS 晶体管对热载流子退化敏感度的快速测试结构。此测试结构可能是某一个 PM 测试晶体管。
- 2) EM：以在最坏情况下的设计规则设计快速试验结构，并能评价每一金属层及相关接触对 EM 的敏感度。
- 3) TDDDB：应包括评价栅氧化层长期可靠性的快速测试结构。
- 4) 接触电阻：应包括评价欧姆接触的长期可靠性的快速测试结构。
- 5) 栅扩散：应包含评价栅接触长期可靠性的快速测试结构。
- 6) 阈值电压不稳定性，包括 130nm 及以下制程 CMOS 工艺的 NBTI。

注：快速试验可靠性测试结构是新技术，除热载流子退化结构外，其他的快速试验可靠性结构技术都不十分成熟。技术开发工作正在进行，当技术成熟时会作为工艺监控技术的强制部分。

#### B.2.2.1.4 晶圆验收程序

TRB 应根据 PM 的电气和辐射(适用时)测量，研究并提出晶圆验收程序。此程序应利用 PM，并应包括目检判据(适用时)。

对 V 级/Y 级器件的每个晶圆批应按照 GJB 548C—2021 中方法 5007 的规定或与方法 5007 等效的替代方法进行。对 GaAs 工艺的器件，鼓励使用 GJB 548C—2021 方法 5013。晶圆验收程序的外观检查应包括 GJB 548C—2021 方法 2018 阐述的主要项目(如金属化、台阶覆盖)。虽然鼓励使用方法 2018，然而经过批准，也可以采用基于 PM 和在线监控的其他替代程序。应记录 PM 数据并供审查。

此程序可以用于逐片的晶圆验收或用于晶圆批验收，但应考虑下述情况：

- a) 小批量；
- b) 大批量；
- c) 特定批量。

#### B.2.2.1.5 组装和封装

##### B.2.2.1.5.1 概述

承制方应证明其组装线和/或分包商的组装线的质量体系和控制，包括 SPC 和在线监控程序。

##### B.2.2.1.5.2 组装和封装技术的审核

作为证明材料的一部分，承制方应当明确特殊的组装技术。组装技术包括工艺过程中的材料和工艺，如圆片划片、芯片粘接、引线键合、倒装焊、密封、引出端焊接、焊料浸焊、打标和其他构成产品的工艺过程。所有支持性文件 and 数据都应在鉴定机构进行技术审查之前或审查时提交鉴定机构。

以下条款为承制方和鉴定机构对 V 级/Y 级产品的组装和封装进行评价的最低要求：

- a) 组装工艺：
  - 1) 芯片粘接；
  - 2) 引线键合/凸点；
  - 3) 包封/模塑；
  - 4) 过程监控/SPC；
  - 5) 检查；
  - 6) 试验—机械、热、光学；
  - 7) 引线或焊柱粘接；
  - 8) 入厂检测或对材料的其他附加要求(例如外壳，芯片粘接材料等)。
- b) 封装工艺和技术：
  - 1) 设计；
  - 2) 材料选择；

- 3) 受控的组装：
  - (a) 合格供应商；
  - (b) 分承包商。
- 4) 热性能：
  - (a) 高温热点；
  - (b) 热阻。
- 5) 电性能：
  - (a) 电压、温度范围和其他激励条件；
  - (b) 参数冗余；
  - (c) 未说明或未测试的参数。
- 6) 封装检验数据：
  - (a) 外壳入厂检测；
  - (b) 原料入厂检测(如芯片粘接材料等)；
  - (c) 机械性能试验；
  - (d) 热测试；
  - (e) 电测试；
  - (f) 热阻。
- 7) 焊柱焊接：
  - (a) ESD 控制；
  - (b) 焊柱焊接前后 25℃ 下电测试；
  - (c) 机械完整性；
  - (d) 共面性。

#### B.2.2.1.5.3 SPC 和在线监控程序

承制方应使用工艺监控系统来控制关键工艺，以保证产品成品率和可靠性。监控系统可以使用不同的测试芯片、方法和测试技术。承制方应根据对工艺的实践经验和认识来确定需监控的关键工序。结果数据应通过相应的 SPC 方法进行分析，以确定其控制效果。承制方至少应就下述内容作出说明：

- a) 组装工艺材料；
- b) 外壳验收；
- c) 组装所用设备；
- d) 晶圆验收判据；
- e) 芯片粘接；
- f) 芯片到外壳内部互连(引线/带键合、载带焊、倒装焊)；
- g) 封装密封；
- h) 标志；
- i) 返工；
- j) 引线修整、成形和最终镀涂；
- k) 环境和清洁度控制；
- l) 芯片包封/模塑；
- m) 包封材料的纯度；
- n) 内部水汽含量；
- o) 在底部填充前，按 GJB 548C—2021 中方法 2031 进行倒装芯片拉脱试验；对晶圆凸点技术鉴定应进行凸点剪切试验；
- p) 焊球/焊柱焊接。

#### B.2.2.1.6 试验能力

承制方应证明在其质量体系控制下，所有筛选、鉴定检验和 QCI 的试验条件与本规范的规定一致。

#### B.2.2.1.7 审核批准

所有的审核要求满足后，由鉴定机构发出通知。

#### B.2.2.2 PoF/TCV 可靠性评价

##### B.2.2.2.1 可靠性评估方案

对于 V 级/Y 级产品，承制方应该向鉴定机构提供一份工艺技术可靠性评价方案。该方案应对以下重要失效机理进行说明。

##### B.2.2.2.2 TCV 程序

承制方应对考虑认证的技术或工艺执行 TCV 程序。该程序应至少包括必需的测试结构，用这些测试结构来表征工艺对固有可靠性失效机理的敏感度。这些失效机理有 EM、TDDDB、栅沉、欧姆接触衰退、侧栅/背栅、HCI 和阈值电压不稳定性，包括 NBTI。如果随着集成电路技术不断成熟而发现其他的失效机理，应对新的失效机理的测试结构增加到 TCV 程序中。TCV 程序应用于下述目的：技术认证、可靠性监测、RHA 和监测(适用时)、更改控制，也用于快速测试，表征器件的固有可靠性。

注：需要监测固有可靠性失效机理的测试结构不必采用单独的芯片或放在固定位置上，可以通过 PM、SEC 或器件本身体现。然而 TCV 程序应指明结构设置的位置和如何对其进行试验和分析。

##### B.2.2.2.3 TCV 评价

首次认证时，应针对每一失效机理采用足量的 TCV 测试结构进行加速寿命试验。对于待认证的制造设施，TCV 测试结构应从三个相同工艺的晶圆批中随机抽取(该三个晶圆批应在待认证的工艺线上流片)，数量均匀分配，这些晶圆应已通过了晶圆或晶圆批验收。在最坏工作条件和电路版图符合设计规则的情况下，加速寿命试验将对每种失效机理给出平均失效时间(MTTF)的估计和失效时间的分布。从 MTTF 和失效的分布可以预测最坏情况寿命或最坏情况失效率。测试结构应来自自己钝化的晶圆。加速寿命数据和分析的摘要应供鉴定机构评审。首次认证的 MTTF、失效分布和加速因子将用做后续工艺 TCV 结果的比对基准，包括评价激活能、基于电压、温度、频率等的加速因子、长期可靠性、已知的失效机理和对策。

所有 TCV 测试结构应采用与工艺中标准电路相同的封装材料和组装工艺进行封装。在某些情况下，TCV 测试结构不能按上述要求进行封装时，可以将 TCV 封装在合适的外壳中来评价待认证的芯片工艺，而此外壳不能影响试验的结果。TCV 结构不需使用完全合格的外壳，因为已完全合格外壳的引线数将远超过研究固有可靠性所需外壳的引线数目。如果承制方能够提供晶圆级和封装加速寿命试验结果等效的数据，鉴定机构可以对 TCV 的封装不做要求。

注：如果不能实现上述要求，可以将 TCV 封装在合适的封装中，但不影响试验的结果。

例如：封装 TCV 测试结构需要考虑陶瓷外壳中氢含量及其对热载流子退化的影响。众所周知，MOS 器件中存在的氢能加剧热载流子退化效应。如果器件钝化层不含有足够的氢以等效陶瓷封装中残留的氢，则对封装与非封装器件，用于研究热载流子效应的寿命试验结果会有明显差别。对特定机理的 TCV 结构至少应说明以下要求：

- a) 热载流子退化：TCV 应使用能监控 QML 器件所用的工艺的热载流子退化的结构。用线性跨导( $g_m$ )下降和阈值电压( $V_T$ )的漂移来表征器件性能的退化，抗热载流子退化是以经验参数为依据，对以工艺上允许的最小沟道长度和宽度，这个经验参数是承制方所规定的退化极限。对于热载流子退化敏感的工艺应确定晶圆级快速试验筛选方法。本试验应是晶圆验收判据的一部分。
  - 1) MOS：对于工艺中所用的每个典型阈值电压的 MOS 晶体管，TCV 程序中应具有表征不同沟道长度晶体管热载流子退化效应的测试结构，退化应以  $g_m$  下降和  $V_T$  漂移来表征。
  - 2) 双极：TCV 应具有表征双极工艺中 PN 结热载流子退化效应的结构。
- b) EM：TCV 应具有表征最坏情况金属 EM 的结构。根据工艺允许的最坏情况的电流、温度和版

图几何结构确定 EM 的电流密度和温度加速因子以及失效平均时间(MTTF)和失效分布。从 MTTF 和失效分布,可以计算出 EM 的失效率。

- 1) 表面平整化;
  - 2) 最坏情况非接触性结构;
  - 3) 导电层间的连通;
  - 4) 衬底接触。
- c) TDDB (MOS): TCV 应包含表征栅氧 TDDB 的结构。应具有表征栅氧面积和周长的测试结构。应使用不同周长的栅结构以表征栅与源或漏交叠边界,以及栅与晶体管和晶体管之间隔离氧化层交接边界的介质特性。应根据工艺允许的最坏情况电压条件和最薄的栅氧化层厚度确定 TDDB 的试验电场强度和温度加速因子,获得 MTTF 和失效分布,从 MTTF 可以计算 TDDB 的失效率。
- d) TCV 快速测试结构要求: TCV 程序应包括用于评价热载流子退化的快速可靠性测试结构,以便得到快速试验测量与加速寿命试验结果之间的关系。  
注:特别建议 TCV 程序中应包含 EM 和 TDDB 的快速试验固有可靠性结构,以得出与长期寿命试验间的关系。  
如有可能在晶圆验收程序中也会规定这些测试结构。
- e) 欧姆接触退化: TCV 应具有在某一温度下评估欧姆接触随时间退化的结构,特别是对 GaAs 器件。
- f) 侧栅/背栅: 应包括评价 GaAs 工艺中的 FET 侧栅/背栅效应的结构。
- g) 栅下沉: 应包含评价 GaAs 的 FET 栅下沉退化机理和其他沟道退化机理的 FET 结构。
- h) 阈值电压漂移: 包括 130nm 及更小尺寸 CMOS 技术的 NBTI。NBTI 的测试结构用于评估直流反偏应力条件下栅氧界面陷阱(氧化层能态)的影响。众所周知,由于 PMOS 的特征机理,空穴比电子更容易被界面陷阱俘获。俘获空穴的界面陷阱会使晶体管的阈值电压( $V_{TH}$ )随温度上升而变低(更趋于负向变化),导致器件性能降低。

#### B.2.2.2.4 组装和封装

##### B.2.2.2.4.1 概述

承制方应列出准备列入 QML 表中和用于 QML 器件组装的组装工艺(芯片粘接、引线/带键合、密封成型和标志打印)。

##### B.2.2.2.4.2 组装工艺技术

为确定机械性能和热性能,应对新组装工艺技术进行特性表征。应对固有可靠性失效机理敏感工艺进行表征,以确定潜在失效模式。特征表征可包括多个温度级别热应力下的性能,以绘制降额曲线。按表 B.1 或表 B.2 识别组装工艺试验项目,以确定组装工艺水平。

表 B.1 气密和非气密封装组装工艺技术试验

分组	工艺	GJB 548C—2021	
		气密封装	非气密封装
1	芯片粘接和内部互连	按适用的进行 a) 热冲击 方法 1011, 条件 C, 100 次循环 b) 终点电测试 按相关详细规范 c) X 射线 方法 2012 或 C—SAM 方法 2030 d) 键合强度 方法 2010(芯片装配和引线键合)及芯片裂纹 方法 2011 e) 芯片剪切或拉力 方法 2019 或方法 2027 f) 倒装芯片拉脱 方法 2031(下填料填充前) g) 下填料/环氧树脂 方法 5011 h) 倒装芯片剪切 方法 2019 或方法 2027(下填料填充后)	按适用的进行 a) 热冲击 方法 1011, 条件 C, 100 次循环 b) 终点电测试 按相关详细规范 c) X 射线 方法 2012 或 C—SAM 方法 2030 d) 键合强度 方法 2010(芯片装配和引线键合)及芯片裂纹 方法 2011 e) 芯片剪切或拉力 方法 2019 或方法 2027 f) 倒装芯片拉脱 方法 2031(下填料填充前) g) 下填料/环氧树脂 方法 5011 及释气 h) 倒装芯片剪切 方法 2019 或方法 2027(下填料填充后)

表 B.1 (续)

分组	工艺	GJB 548C—2021	
		气密封装	非气密封装
2	芯片粘接、内部互连和密封	按适用的进行 a) 机械冲击 方法 2002 条件 B b) 扫频振动 方法 2007 条件 A c) 恒定加速度 方法 2001 d) 细检漏和粗检漏 方法 1014 e) 目检 按方法 1010 的判据(放大 20 倍) f) 终点电测试 按相关详细规范	按适用的进行 a) 机械冲击 方法 2002 条件 B b) 扫频振动 方法 2007 条件 A c) 恒定加速度 方法 2001 d) 细检漏和粗检漏 方法 1014 e) 目检 按方法 1010 的判据(放大 20 倍) f) 终点电测试 按相关详细规范
3	加盖密封	内部水汽含量 方法 1018 100℃下最大 0.5%	不适用
4	加盖密封	适用时进行 封盖扭矩(玻璃熔封) 方法 2024	适用时进行 封盖扭矩(玻璃熔封) 方法 2024
5	标志	适用时进行 耐溶剂性 方法 2015	适用时 进行耐溶剂性 方法 2015
6	最终封装	高温贮存 方法 1008, 150℃, 1000h	高温贮存 方法 1008, 150℃, 1000h
7	老炼后引线镀涂	适用时进行 可焊性 方法 2003, 焊料温度 245℃±5℃	适用时进行 可焊性 方法 2003, 焊料温度 245℃±5℃

表 B.2 塑封组装机技术试验

分组	工艺	试验	GJB 548C—2021
1	芯片粘接和内部互连	a) 在线目检	方法 2010(芯片装配和引线键合)
		b) 在线键合强度	方法 2011
		c) 在线键合点剪切试验	方法 2011
		d) 在线芯片剪切或拉脱	方法 2019 或方法 2027
		e) 模塑后的 X 射线	方法 2012
2	芯片粘接、内部互连和塑封	a) X 射线	方法 2012(芯片装配和引线键合)
		b) C—SAM(超声检查)	方法 2030
3	芯片粘接、内部互连和塑封	a) 温度循环(1000 次)	方法 1010, 条件 C
4	芯片粘接、内部互连和塑封	热冲击(100 次)	方法 1011, 条件 C
5	标志	耐溶剂性	方法 2015
6	贮存条件	高温贮存	方法 1008, 150℃, 1000h
7	老炼后引线镀涂	可焊性	方法 2003 焊料温度 245℃±5℃

#### B.2.2.2.4.3 封装技术

承制方应确保外壳设计/结构的质量与可靠性,负责保存对表征试验方法进行审查的记录及相关支持数据。表 B.3 和表 B.4 给出了 QML 封装技术表征所进行的试验。

表 B.3 气密和非气密封装技术表征试验

分组	工艺	GJB 548C—2021	
		气密封装	非气密封装
1	尺寸	外形尺寸 方法 2016	外形尺寸 方法 2016

表 B.3 (续)

分组	工艺	GJB 548C—2021	
		气密封装	非气密封装
2	耐湿	按适用的进行 a) 热冲击 方法 1011, 条件 C, 15 次 b) 温度循环 方法 1010, 条件 C, 100 次 c) 耐湿 方法 1004 d) 目检 按方法 1010 和 1004 判据 e) 细检漏和粗检漏 方法 1014	按适用的进行 a) 热冲击 方法 1011, 条件 C, 15 次 b) 温度循环 方法 1010, 条件 C, 100 次 c) HAST GB/T 4937.4—2012 d) 目检 按方法 1010 和 1004 判据
3	抗腐蚀	适用时进行 盐雾 方法 1009 条件 A	适用时进行 盐雾 方法 1009 条件 A
4	引线	按适用的进行 引线牢固性 方法 2004, 条件 A、B2 或 D 针栅阵列 方法 2028 BGA (焊球剪切/焊球拉脱) GJB7677 CGA (焊柱剪切/焊柱拉脱) GB/T 36479	按适用的进行 引线牢固性 方法 2004, 条件 A、B2 或 D 针栅阵列 方法 2028 BGA (焊球剪切/焊球拉脱) GJB7677 CGA (焊柱剪切/焊柱拉脱) GB/T 36479
5	ESDS	ESD 方法 3015	ESD 方法 3015
6	门锁敏感度	适用时 门锁试验 GJB 9389—2018	适用时 门锁试验 GJB 9389—2018
7	热阻	热特性 方法 1012	热特性 方法 1012
8	下填料/环氧树脂材料	方法 5011	方法 5011
9	BGA/CGA 封装: 焊球/焊柱粘接	按批准的 PIDTP	按批准的 PIDTP

表 B.4 塑料封装技术表征试验

分组	工艺	试验	GJB 548C—2021
1	尺寸	外形尺寸	方法 2016 <sup>a</sup>
2	耐湿	a) 预处理和电测试	按相关详细规范 <sup>b</sup>
		b) HAST (500h, 130℃, 85%RH)	GB/T 4937.4—2012 <sup>c</sup>
		c) 终点电测试	按相关详细规范
3	抗腐蚀	盐雾	方法 1009
4	抗泄漏和抗腐蚀	高压蒸煮 121℃, 2atm	SJ/T 10745, 提供 96h 和 168h 数据
5	引线	引线牢固性	方法 2004 条件 A、B2 或 D 针栅阵列 方法 2028 BGA (焊球剪切/焊球拉脱) GJB7677 CGA (焊柱剪切/焊柱拉脱) GB/T 36479
6	对表贴和通孔封装, 潮湿导致回流焊中的裂纹	a) 潮湿吸附	168h, 85℃/85%RH 或烘焙 30℃/60%RH 最少保证时间
		b) 回流焊模拟	气相(219℃, 无预热) 或红外线(最大 240℃)
		c) 分层和裂纹的检查	1000 倍剖面观察, 或超声 (CSAM) 方法 2030
7	安全性	易燃性	GB/T 4937—1995 和 GB/T 5169.5—2008
8	抗真菌	GJB 150.10A—2009	仅对关注真菌时要求

表 B.4(续)

分组	工艺	试验	GJB 548C—2021
9	ESDS	ESD	方法 3015
10	闩锁敏感度	闩锁试验	GJB 9389—2018
11	热阻	热特性	方法 1012
<p><sup>a</sup> 作为特性或技术鉴定的一部分内容完成。</p> <p><sup>b</sup> 承制方应确定模拟塑封表贴器件板级组装的“预处理”程序。本程序应包括模拟潮气吸附和回流焊模拟。器件在助焊剂(可能腐蚀的根源)和清洗剂中浸渍也可作为预处理方法。</p> <p><sup>c</sup> 强加速稳态湿热(HAST)的 500h 是优先的,但是鉴定机构应考虑承制方用于评价该要求的所有工艺和试验。实际 HAST 的小时数或替代试验应在质量保证大纲计划中规定。</p>			

#### B.2.2.2.4.4 可靠性评估报告

对于 V 级/Y 级产品,应向鉴定机构提交可靠性评估报告进行评审和批准,证明已对产品成功进行了可靠性评估。

#### B.2.3 QML 鉴定

##### B.2.3.1 技术鉴定

###### B.2.3.1.1 概述

技术鉴定流程按下述要求,更详细如下。

###### a) 方案批准:

- 1) 筛选流程;
- 2) 性能表征方案和数据;
- 3) 技术鉴定方案和数据;
- 4) 对 Q 级/P 级产品,至少在 1 个晶圆批上进行 125℃ 下 1000h 或等效条件的寿命试验;
- 5) 对 V 级/Y 级产品,长寿命试验应满足附录 F 的要求,或至少在 1 个晶圆批上进行 125℃ 下 4000h 或等效条件的寿命试验。

###### b) 报告批准:

对初始技术鉴定,要求足够的 SEC 器件数量,这些 SEC 从通过晶圆筛选的晶圆中抽取,并且要求从三个晶圆批中分布均匀地随机抽取。试验按本规范 A 组、B 组、C 组、D 组以及 E 组检验(适用时)或质量保证大纲计划中规定的替代和优化试验要求进行。SEC 失效的数量作为技术鉴定合格与否的判定依据。对失效的 SEC 应进行失效分析,以确定每种失效类型并对所发现问题采取纠正措施。SEC 的可靠性数据包括失效分析结果,应供鉴定机构评审。对于 RHA 环境,应对 SEC 进行辐射试验以确定 RHACL。

对新的 V 级/Y 级产品,如果该技术对于其他等级产品是成熟的,可以将补充或替代资料提交给鉴定机构作为满足上述可靠性要求的证明材料。提交的替代资料可包括、但不仅限于以下内容:

- a) 以往产品供货记录——在相同工艺条件下,相似产品(族)的总供货量;
- b) 现场退货记录;
- c) 可靠性数据记录——来自可靠性监控程序和失效率计算结果;
- d) 以往鉴定数据——来自相同工艺族的相似产品;
- e) 来自近期晶圆批显示性能和趋势的工艺监测数据实例;
- f) 晶圆批验收报告的实例。

注:例如复杂器件的初始技术鉴定,需要足够数量的 SEC 或实际器件,从通过晶圆筛选的晶圆中随机抽取。从多个晶圆或多个晶圆批或单个晶圆批(经鉴定机构批准)中随机且均匀抽取 SEC 或实际器件进行寿命试验,对 RHA 产品进行总剂量试验,样本大小应符合表 C.1 和 GJB 548C—2021 中方法 1019 的规定。

### B.2.3.1.2 技术鉴定的样本

验证试样的设计、晶圆制备、组装和技术鉴定检验可在认证前进行。然而，如果在认证过程中发现了不足和问题，需要更改工艺流程，则设计、晶圆制备、组装和试验应在新的工艺流程上重新进行。承制方应采用 SEC 或满足 SEC 要求的实际器件的两种验证试样进行技术鉴定。

承制方应在生产线上生产两种验证试样，并写入提交的鉴定检验方案中。验证试样应能代表承制方所供货器件的复杂度。每一种验证试样的性能应与相关详细规范一致，对辐射加固工艺(应提交鉴定机构)，还要符合 RHACL，试样所用外壳应检验合格。

注：以裸芯片为产品的承制方，应对验证试样进行适当的封装，以评价其技术，而且封装不能影响到试验结果。

### B.2.3.2 技术鉴定方案

承制方提出的技术鉴定方案作为认证资料的一部分，包括试验流程、试验限值、(测试、记录和分析的)试验数据、试验抽样技术以及可追溯性记录。技术鉴定方案应详述材料、制造工艺技术(包括设计 CAD 测试生成工具)、试验和(结果)报告方法，并保证其在认证期间可供鉴定机构审查。技术鉴定方案应包括可追溯性文件、节点图和对所提供验证试样的描述。所有试验极限值应与鉴定检验方案要求一致。所有验证试样应能代表制造和筛选过程。对于 V 级/Y 级产品的新技术，方案还应包含表征和 PoF 评估结果要求的所有筛选试验或补充鉴定检验。

### B.2.3.3 SEC 要求

SEC 用于承制方进行技术鉴定。SEC 设计文件应包含：设计方法、设计采用的软件、所执行的功能，采用晶体管或门的数量表示的电路规模以及性能的模拟。SEC 和实际器件的文件化程序应是相同的，以便可以得出其相关性。SEC 可以是专门设计的质量与可靠性监控样品，也可以是电子装备或系统中使用的实际产品(对于 RHA 环境，见附录 C)。SEC 应满足下述要求：

- a) 复杂度：数字器件 SEC 的复杂度应至少包括 QML 线上要制造的最大规模器件所含晶体管数目的一半。对数字 ASIC 应包括一个或多个验证式样，或能够代表所有单元电路(包括存储器)的 SEC，并且老炼和电测试采用的频率至少是实际工作频率的 75%。对于模拟器件，SEC 应符合待认证生产线的基本功能定位，具有典型的复杂度，并且包括主要的功能电路单元。
- b) 功能性：SEC 应包含全功能电路，其测试和筛选应采用与 QML 器件相同的方式。
- c) 设计：SEC 的设计应强调针对特定工艺的设计能力，SEC 的结构设计应有助于失效的判别。
- d) 制造：SEC 应在拟认证或已认证的晶圆生产线上加工。
- e) 封装：SEC 应采用合格的封装。

注：当设计规则、材料、基本工艺或技术的基本功能不同时可能要求不同的 SEC。

### B.2.3.4 组装/封装的技术鉴定

#### B.2.3.4.1 概述

承制方应采用 SEC 封装或实际产品的封装对组装/封装进行技术鉴定，证明组装/封装工艺能力。承制方应说明 QML 产品封装批的组成，以用于鉴定和更改控制。技术鉴定批的样品应至少从 3 个不同的组装/封装批次中抽取。鉴定检验应满足本规范 A 组、B 组和 D 组检验或质量保证大纲计划中规定的替代和优化试验方案的要求。

#### B.2.3.4.2 封装的综合性验证试验方案(PIDTP)

##### B.2.3.4.2.1 概述

为宇航应用特定设计的非传统组装/封装技术，应从封装设计开始建立 PIDTP。经与宇航用户协商确认后，由鉴定机构批准 PIDTP。对下述三项技术应制定 PIDTP：

- a) 非气密封装(如 Y 级)；
- b) 倒装焊组装；
- c) 焊料引出端。

**B. 2. 3. 4. 2. 2 非气密封装**

采用非气密结构及其材料的组装/封装, 无论 P 级或 Y 级, 应制定 PIDTP, 验证材料的降解、吸潮性, 以及有源器件、无源元件、互连线对环境影响和工艺应力的承受能力等。暴露出底部填充胶或导热脂/导热环氧树脂的倒装芯片, 应进行潮湿敏感度等级 (MSL) 试验。

**B. 2. 3. 4. 2. 3 倒装焊组装**

对采用倒装焊组装技术的宇航级器件 (V 级或 Y 级), PIDTP 应验证其特有的材料和工艺问题, 包括焊球凸点粘接、底部填充料以及盖板—芯片粘接等。该方案至少包括以下评估和监控要求 (包括封装级可靠性验证):

- a) 基板材料及焊盘成分。
- b) 凸点几何结构: 包括凸点高度、凸点直径、凸点节距, 也包括底部金属化 (UBM) 的形状、面积和厚度。
- c) 焊料凸点的淀积工艺 (如电镀、蒸发)、材料 (如锡膏) 和焊料合金, 以及 UBM 的淀积工艺 (如电镀、蒸发、喷溅) 和材料。
- d) 焊剂材料: 用于焊料凸点回流焊的焊剂类型 (如, 免清洗, 水溶) 和材料。
- e) 底部填充物材料: 应达到 GJB 548C—2021 方法 5011 的要求, 且释气达到相关要求。
- f) 粘接在芯片背面的盖板或散热片采用的粘接材料。材料应达到 GJB 548C—2021 方法 5011 的要求, 且释气达到相关要求。
- g) 倒装芯片的凸点剪切试验: 对倒装芯片, 应按 GJB 7677 或等效的方法进行凸点剪切试验, 判定凸点的剪切强度, 作为晶圆凸点技术鉴定中初始鉴定的一部分。

**B. 2. 3. 4. 2. 4 焊料引出端**

对采用焊料引出端的宇航级器件 (V 级或 Y 级), PIDTP 应验证焊料引出端的材料和工艺, 如焊球/焊柱完整性、焊接完整性、试验引起的损伤、运输和贮存防护等。承制方应在焊柱粘接后进行全温电测试, 并与焊柱焊接前的数据比较, 评估工艺引起的变化。

**B. 2. 3. 5 技术鉴定报告的提交**

完成技术鉴定方案后形成的技术鉴定报告应提交鉴定机构审查。

**B. 2. 3. 6 技术鉴定分析报告**

承制方向鉴定机构提交技术鉴定分析报告。该报告的目的是证明在认证的技术范围内所有工艺可重复, 且波动受控, PM、TCV 和 SEC 数据监控得当, 并且和工艺密切相关。鉴定机构应通过对技术鉴定数据的审核, 确认已认证的 QML 技术流程的改进/变更。承制方应保留下列数据 (适用时), 以支持其评价结果:

- a) 设计过程中相关的模拟结果 (可在审查中进行评审);
- b) PM 测试数据;
- c) 首次或重新提交检验中, 每一分组试验的结果;
- d) 检验样品数和拒收器件数;
- e) 拒收器件的失效模式和机理;
- f) 记录所有测量电参数的变量数据;

注: 对已编序列号的器件进行随机抽样 (至少 22 只器件), 然后进行规定的电参数测量来满足这一要求。承制方对通过的器件, 可以直方图给出均值、标准偏差或等效量来提供变量数据。

- g) 若规定变化量 ( $\Delta$ ), 对已编序列号的器件应提供初始和最终测试数据;
- h) 随机抽取的 3 个器件进行实际外形尺寸测量;
- i) 对于键合强度试验, 记录失效时的拉力和失效类型。若未出现失效, 记录器件键合强度的最小和最大值;
- j) 对于芯片剪切或拉脱力强度试验, 记录失效时的剪切或拉脱力值和失效类别, 或记录无分离情况的芯片剪切力或拉脱力值;

- k) 按 GJB 548C—2021 方法 2023 进行非破坏性键合拉力, 记录试验数据;
- l) 对于 RHA 试验, 试验前后的电参数测量、瞬态和单粒子事件(SEP)响应和试验条件(适用时);
- m) 对于封盖扭矩强度试验, 记录失效时的力或无分离情况下的实际扭矩;
- n) 内部水汽含量数据(含所有气体);
- o) 老炼试验线路图。

#### B.2.3.7 鉴定检验不合格的处理程序

针对鉴定检验过程中的不合格, 承制方应进行失效分析, 并采取必要的纠正措施。承制方应对已认证过的任何材料或已认证过的制造技术暂停鉴定的决定通知鉴定机构。纠正措施实施后, 可重新开始鉴定检验。

#### B.2.3.8 产品扩展鉴定

若承制方要增加基于当前鉴定机构批准的工艺技术的产品类型, 鉴定方案应包括工艺技术信息(失效机理, 描述等)并规定新产品特性表征、筛选、鉴定检验要求, 包括寿命试验周期和条件。

- a) 产品鉴定(从已鉴定的技术中扩展)
  - 1) 方案批准
    - (a) 筛选流程;
    - (b) 产品性能特性表征方案和数据;
    - (c) 产品鉴定检验方案和数据;
    - (d) 1000h 寿命试验或等价试验。
  - 2) 报告批准。
- b) MPW 的产品鉴定
  - 1) 当鉴定产品从一个 MPW 选取时, 承制方应决定是否对每个产品设计单独进行所有鉴定检验, 或是否共同的设计允许扩展到 MPW 的其他设计。设计为 SEC 或产品的每个微电路应按批准的 QML 筛选流程进行筛选。
  - 2) 如果任何 MPW 器件设计考虑了扩展鉴定, 那么设计的技术分析应在文件中规定, 并由 TRB 批准, 是否是最坏情况, 以及是否可以用于同一晶圆上设计的其他电路。含有不同设计(例如数字逻辑、存储单位)或不同功能模块(例如 AD 转换器、收发器)的微电路必须单独鉴定。
  - 3) 以下是最低要求, 用于判断是否是 MPW 的最坏情况:
    - (a) SEM 应按 GJB 548C—2021 方法 2018: 最坏情况的设计(仅对 V 级/Y 级);
    - (b) 寿命试验应按 GJB 548C—2021 方法 1005: 最坏情况的设计要求全部鉴定样品, 其他设计也进行试验, 样品数为 5 只;
    - (c) TID 应按 GJB 548C—2021 方法 1019; 剂量率感应闩锁应按 GJB 548C—2021 方法 1020; 剂量率翻转应按 GJB 548C—2021 方法 1021(适用时)。最坏情况的设计要求全部鉴定样品, 其他设计也进行试验, 样品数为 5 只;
    - (d) ESD 应按 GJB 548C—2021 方法 3015; 引出端电容应按 GB/T 16526; 还包括闩锁试验。初始鉴定时对每个缓冲器或缓冲器设计更改时进行;
    - (e) 单粒子效应(SEE)应按 GJB 7242—2011(适用时), 承制方应对每个单元类型的潜在敏感性进行试验, 在初始鉴定或设计更改时进行。

#### B.2.4 相关详细规范

相关详细规范规定的是符合本规范的产品, 规定功能结构、外形尺寸、特征参数、性能参数要求以及军用环境适用的检验要求。相关详细规范的编制由承制方负责。

#### B.2.5 列入 QML 表

通过以上生产线认证审核和 QML 鉴定的承制方, 经鉴定机构批准, 列入 QML 表。

附录 C  
(规范性附录)  
辐射加固保证(RHA)

### C.1 范围

对供应 RHA 器件的承制方，本附录给出了补充要求。

### C.2 要求

#### C.2.1 通则

RHA 的器件应按批准的基线和本附录的要求进行生产和试验。RHA 器件的 QML 承制方应满足本规范的所有要求和本附录的要求。在通知鉴定机构前，TRB 不应针对基线设计规则、工艺、程序或试验作重要更改。

#### C.2.2 TRB 职责

见 A.2.2.3。

#### C.2.3 RHA 质量保证大纲计划

承制方应建立 RHA 质量保证大纲计划(见 A.2.3)，并将 QML 技术流程的主要要素形成文件。该计划应规定具体程序，以确保器件满足辐射加固保证能力水平(RHACL)。RHA 质量保证大纲计划应保持随时更新，保持与当前工艺水平一直，并反映 RHACL 的所有重要更改。

RHA 等级的鉴定按照最高 TID 表征。RHA 鉴定检验条件按照步进应力进行。等级分别为 30Gy(Si)、100Gy(Si)、300Gy(Si)、500Gy(Si)、1000Gy(Si)、3000Gy(Si)、5000Gy(Si)、10000Gy(Si)。

#### C.2.4 RHA/QML 认证审核要求

##### C.2.4.1 RHA 认证检验实验室要求

除标准审核流程外，承制方 RHA 试验应由鉴定机构认可的实验室进行。

##### C.2.4.2 过程能力证明

###### C.2.4.2.1 一般要求

对 RHA 器件，承制方除满足 3.4.1.2 的要求外，还应满足 C.2.4.2.2~C.2.4.2.4 的要求。TRB 依据应用环境确定 RHACL，并按规定测试电性能，验证工艺抗辐射加固技术能力。RHACL 的变更需 TRB 对其各项能力进行重新评估。下列所述的辐射环境应予以说明：

###### a) 空间环境

- 1) 电离辐射(GJB 548C—2021 方法 1019)的总剂量和时间的相关效应。
- 2) 单粒子效应(SEE)：包括翻转、闩锁、烧毁、以及由银河宇宙射线(GCR)、太阳高能粒子以及高能中子和质子引起的栅穿。
- 3) 位移损伤：由高能中子和质子所致。

###### b) 武器

- 1) 剂量率：闩锁、翻转、烧毁(GJB 548C—2021 方法 1020、1021、1023)。
- 2) 中子辐射(GJB 548C—2021 方法 1017)。
- 3) 电离辐射(GJB 548C—2021 方法 1019)。

###### C.2.4.2.2 设计

承制方应说明下列设计领域的设计方法：

- a) 模型验证：对选定的 RHACL 工艺，应提供数据证明器件辐射响应的模型能准确预计在整个工作电压范围和整个温度范围内典型的和最坏情况的电路响应。
- b) 设计规则验证：应将辐射加固技术设计规则形成文件，并说明其抗辐射加固规则与常规的

DRC、ERC、可靠性规则验证兼容的验证程序。这些规则至少覆盖下述内容：

- 1) DRC：几何、物理特性；
  - 2) ERC：短路、开路 and 连接性的；
  - 3) 可靠性规则验证：EM 的电流密度、闩锁、ESD、熔丝/反熔丝可靠性；
  - 4) RHA 规则：承制方应将辐射加固技术设计规则和验证规则兼容性的程序形成文件。
- c) 性能验证：在确定产品的 RHACL 时，承制方应证明其有能力预计产品辐射后的性能响应，包括规定的温度范围、工作电压变化和工艺波动的影响(见 B.2.2.1.2.1c)。与本要求的任何偏离都应得到鉴定机构的批准。

上述要求也适用于非 QML 设计中心。

#### C.2.4.2.3 晶圆制备

承制方应说明下列用于晶圆制备的特定技术或工艺：

- a) RHA 的 SPC 和过程监控程序  
SPC 对保持工艺的 RHACL 特别关键。工艺流程的微小变化会明显地影响到器件的辐射性能。承制方应标识所有与 RHA 相关的关键工艺点，并形成文件。B.2.2.1.3.3 列出通用关键工艺的清单，与清单中的任何偏离都应得到鉴定机构的批准。
- b) TCV 程序  
TCV 程序是 RHA 的必要组成部分，应详细描述，以确保准确表征辐射加固能力。应制定 TCV 程序来支持 RHA 活动、参数的提取、模型的建立和验证、SPC 和失效模型分析(见 B.2.2.2.2)。应采用 TCV 结构来确定工艺的 RHACL，并采用 2 倍的 RHACL 或使其失效的辐射剂量(取先出现者)，以确定失效模式和失效机理。失效包括功能失效和电参数失效。
- c) TCV 评价  
当有辐射加固要求时，应在 TCV 程序中加入特殊结构，以表征辐射加固达到 RHACL 的技术能力。为了确定 RHACL 与此技术相适应，承制方应采用 2 倍的 RHACL 或使其失效的辐射剂量来试验 TCV，以确定失效模式和失效机理。通过在最坏情况下的偏置、退火和温度条件，对适用的 TCV 测试结构进行试验，来确定辐射响应限度。
- d) SEC  
SEC 应使用所有相关的 RHA 设计规则，并能用来证明在 RHACL 条件下的特定性能水平。当工艺要求包括 RHA 时，应采用 SEC 进行认证和监测特定生产线上特定生产工艺的 RHACL。需要时 SEC 应设计为能评价和监控制作工艺的辐射加固及设计规则(见 B.2.3.3)。SEC 可靠性数据，包括失效分析结果应供鉴定机构评审。对 RHA 环境，在最坏情况下的偏置、退火和温度条件下，承制方应用 2 倍的 RHACL 辐射 SEC 或辐射至使其失效(取先发生者)，以此作为技术能力满足 RHACL 的验证。当设计规则、材料、基本工艺或产品的基本功能不同时，可以采用不同的 SEC。
- e) PM  
PM 是用于在线工艺监控 RHA SPC 程序的重要组成部分。应细致设计和配置该结构，以确保准确表征工艺的辐射性能和能力。PM 应支持晶圆验收试验和 QCI(见 B.2.2.1.3.4)。任何与本处规定的偏离都应向鉴定机构说明其合理性。  
当 QML 生产线要求 RHA 时，作为最低要求，用于表征 RHA 技术的 PM 应至少包括下列测试结构：
  - 1) MOS RHA 参数
    - (a) 栅氧化层厚度：这是一个反映辐射性能的关键参数，测试结构应确定栅氧化层厚度。
    - (b) 在不同总剂量条件下测量下列参数，并建立总剂量与测量参数的对应关系：
      - (1) 阈值电压( $V_T$ )：单元电路中每种晶体管的线性  $V_T$ 。

- (2) 线性跨导 ( $g_m$ ): 一组晶体管的  $g_m$ 。
  - (3)  $I_{on}/I_{off}$ (漏电流)。
  - (4) 传输延迟时间 ( $t_{PD}$ ): 可采用功能电路形式的测试结构予以实现, 如: 用级联反相器或寄存器链实现这种测试。
  - (5) 场漏: 最小设计/布局规则下的晶体管间的场区漏电流。
- 2) 双极型参数: 按 B.2.2.1.3.4 c) 的规定, 应确定相关参数与总剂量、低剂量率效应(适用时)和中子辐射(适用时)的对应关系。
  - 3) GaAs 参数: 应确定以下参数与总剂量、中子/质子注量(适用时)的对应关系:
    - (a) 方块电阻。
    - (b) 隔离: 应采用欧姆传输线结构测量接触电阻和传输线长度。
    - (c) 大栅长场效应晶体管 (FAT FET): 应采用长栅 FET 结构测量肖特基势垒高度、理想因子、载流子浓度和沟道深度。
    - (d) GaAs FET 参数: 见 B.2.2.1.3.4 d)。
  - 4) RHA: 当有 RHA 要求时, PM 应包括监测下列效应(适用时)的测试结构:
    - (a) 剂量率门锁;
    - (b) 剂量率翻转;
    - (c) 单粒子效应;
    - (d) 总剂量;
    - (e) 由中子或质子辐射产生的位移损伤。
  - 5) 其他 RHA: 此外, 对于线性电路, 为监测和表征辐射响应机理, 应考虑(适用时)增加测试结构, 这些测试结构包括但不限于下列所述:
    - (a) 表征失调电流和失调电压特性的差分晶体管对;
    - (b) 表征亚阈值  $I-V$  特性的环形栅、双栅或多栅晶体管组;
    - (c) 电荷泵技术中采用的四电极器件结构。

#### C.2.4.2.4 晶圆验收程序

TRB 应建立并证实基于 PM 的电气测量和辐射试验之上的晶圆验收程序。可采用 PM 来确定晶圆、晶圆批的一致性和抗门锁能力(有规定时), 可能需要进一步采用实际器件按表 C.1 进行试验, 以确定晶圆的抗辐射性能。对于特定的辐射环境, 当确定了表征抗辐射性能的测试结构与实际器件相关性数据时, 也可采用相应 PM 评价晶圆的抗辐射性能, 以下给出几种抗辐射测试结构的范例:

- a) 门锁: PM 应采用最坏情况下的门锁结构来确定最高温度下的门锁维持电压。维持电压应大于最大额定电压。
- b) SEE: PM 应采用表征 SEE 特性的测试结构, 如用存储单元的交叉耦合电阻来保证关键参数符合最坏情况下的接收判据。
- c) 剂量率: PM 采用的结构应保证“路轨间垮塌”不引起翻转或烧毁, 或者两种效应同时发生; 金属氧化层电阻率、接触电阻、通孔电阻、外延层电阻率、衬底电阻率和少数载流子寿命等参数也应满足规定的要求。  
注: “路轨间垮塌”是在瞬态辐射光电流作用下, 电源线上存在的电压降可能会导致逻辑翻转错误、放大器饱和, 或引起门锁效应。
- d) 总剂量: PM 应采用诸如电容、晶体管等结构确保关键参数符合最坏情况下的辐射后参数极限 (PIPL) 值。

#### C.2.5 现场审查

##### C.2.5.1 一般要求

除 3.4.1.4 的规定外, 现场审查确认的内容还包括 RHA 方面的特殊要求。

### C.2.5.2 技术审查

除 3.4.1.3 的规定外，对 RHA 技术审查还应增加下述要求：

- a) 辐射试验程序；
- b) RHA 的数据处理(如：区分界面态和氧化层陷阱电荷的影响)。

### C.2.6 RHA 外壳

用于 RHA 器件的外壳，应表征出其对封装产品加固效应的影响。表征的参数应包括电源布线和接地的分布网络的阻抗、键合引线和芯片粘接产生的阻抗，这包括外壳组成部分的其他无源元件的阻抗。对芯片相同而封装形式不同的器件，其外壳评价应采用试验或结构相似性分析进行验证。

### C.2.7 技术鉴定的样本

#### C.2.7.1 一般要求

验证试样按 B.2.3.1.2 规定。每个验证试样应按相关详细规范和相应辐射加固工艺(应提交鉴定机构)的 RHACL，在用于鉴定之前，验证试样应采用符合 C.2.6 要求的封装工艺进行组装。对以芯片作为其主要产品的承制方，应对验证试样进行合适的封装，使其能适用于技术评价，而不影响试验的结果。

#### C.2.7.2 技术鉴定方案

见 B.2.3.2。对 RHA，芯片的可追溯性能应追溯到单个晶圆。

#### C.2.7.3 技术鉴定报告

对 RHA 试验，承制方应保存辐射前后电参数以及瞬态和 SEE 试验条件。

### C.3 质量保证规定

#### C.3.1 可追溯性

对所有交货的器件，应可追溯到晶圆批(对 GaAs 追溯到晶圆)。可追溯性应形成文件，至少应追溯到设计(适用时)、生产、组装、试验和适用的返工程序(经批准)的每一步。

#### C.3.2 设计要求

承制方应证明所有 QML RHA 器件是在已认证合格的 RHA 生产线上生产。对 RHA 器件，每种设计均需抽样，以验证 PIPL，从而确定最高温度和最大电压下的总剂量和中子加固水平、剂量率翻转阈值、抗门锁阈值(当有规定时)，以及翻转和门锁的线性能量传输阈值(LETTH)和 SEE 的截面。如果仿真模型能通过试验验证，则这些模型是可以被采用的。可以对 ASIC 系列中的几种电路进行试验。

#### C.3.3 辐射响应特性

当在采购文件中有规定时，应提供在相关详细规范中规定的环境下的 QML 器件的辐射响应特性数据。应提供步进辐射试验特性数据，总辐射量达到器件失效，或者至少达到 TRB 规定的辐射等级。表征数据包括关键参数的平均值和标准差。从表 C.1 试验获得的试验结果应定期增加一些特性数据(在相关详细规范规定的试验条件下的辐射量等级、剂量率等级及参数水平)。

#### C.3.4 离线 QCI 试验(方法 1)

E 组检验包括对每一个晶圆批的 RHA 试验。PIPL、瞬态响应和单粒子事件(SEP)响应(适用时)，以及试验条件应按相关详细规范规定。推荐采用表 E.1 进行离线 QCI 检验。在鉴定机构批准下，可以用 GJB 548C—2021 方法 5005 的要求代替本附录的 QCI 要求。所有交货的 RHA QML 器件都应进行 E 组检验。

E 组检验仅适用于准备标识辐射加固的器件。RHA QCI 样品抽样试验应按已规定的等级进行，并符合表 C.1 的要求。当采购文件中有规定时，应进行 E 组检验中适用的各分组试验。进行 E 组检验的实际器件应组装在检验合格的外壳中。作为最低要求，在辐射前应至少通过 25℃ 下 A 组检验中的 1、7 和 9 分组试验。如果承制方选择采取在线过程控制或 SPC 程序，承制方可不进行相关的 QCI 试验，但它仍有责任使其产品满足本规范和相关详细规范规定的性能、质量和可靠性要求。取代 QCI 的支撑文件应由承制方保存，并随时供鉴定机构审查。对某些器件而言，老炼前后总剂量辐射响应是不同的。除非以前的数据证明或设计保证，老炼对总剂量辐射的响应(参数保持在规定的辐射后电特性极限内)可以

忽略，应做到下列规定之一：

- a) 在进行总剂量辐射试验之前，承制方应使辐射样品经受规定的老炼试验；
- b) 承制方应确定修正因子(报鉴定机构)，把经过老炼样品的总剂量响应考虑进去(修正因子用于修正未经老炼样品的总剂量响应)。

完成各分组规定的所有试验后，应对所有试验样品进行终点电测试和其他规定的试验后测试。终点电测试的参数测量值的极限值应与 A 组检验中的相应分组的极限值一致。详细规范还应规定 E 组检验的不同分组的终点测试。任何附加的终点电测试可由承制方自行决定。

### C.3.5 在线 QCI 试验(方法 2)

在线控制试验应对经批准的 SEC 或 QML 器件进行。对 RHA 器件，E 组试验应对 SEC 或对与 SEC 复杂性相当的产品进行，时间间隔由 TRB 在质量保证大纲计划中规定。老炼应按 C.3.4 a) 或 C.3.4 b) 的规定进行。

表 C.1 E 组(Q、P、V 和 Y 级 RHA 试验)

分组	试验 <sup>a、b</sup>	GJB 548C-2021 试验方法和样本大小(接收数)	
		Q 级/P 级	V 级/Y 级
1 <sup>c、d</sup>	中子辐射		
	a) 鉴定检验	方法 1017, 25℃, 2(0) 器件/晶圆或 5(0) 器件/晶圆批或 11(0) 器件/检验批 <sup>e</sup>	方法 1017, 25℃, 2(0) 器件/晶圆或 11(0) 器件/晶圆批 <sup>f</sup>
	b) QCI	方法 1017, 25℃ 2(0) 器件/晶圆或 5(0) 器件/晶圆批或 11(0) 器件/检验批 <sup>e</sup>	方法 1017, 25℃ 2(0) 器件/晶圆或 11(0) 器件/晶圆批 <sup>f</sup>
	c) 终点电测试	按相关详细规范	按相关详细规范
2 <sup>c、g、i、j</sup>	电离辐射(总剂量)		
	a) 鉴定检验	方法 1019, 25℃, 最大电源电压 2(0) 器件/晶圆或 5(0) 器件/晶圆批或 22(0) 器件/检验批 <sup>h</sup>	方法 1019, 25℃, 最大电源电压 2(0) 器件/晶圆或 22(0) 器件/晶圆批或 1(0) 器件/晶圆+4(0) SEC 或试验结构/晶圆或 5(0) 器件/晶圆批+4(0) SEC 或试验结构/晶圆
	b) QCI	方法 1019, 25℃ 最大电源电压 2(0) 器件/晶圆或 5(0) 器件/晶圆批或 22(0) 器件/检验批 <sup>h</sup>	方法 1019, 25℃ 最大电源电压 2(0) 器件/晶圆或 22(0) 器件/晶圆批或 1(0) 器件/晶圆+4(0) SEC 或试验结构/晶圆或 5(0) 器件/晶圆批+4(0) SEC 或试验结构/晶圆
	c) 终点电测试	按相关详细规范	按相关详细规范
3 <sup>k</sup>	a) 瞬态电离辐射	数字电路按方法 1021 线性电路按方法 1023 (温度 25℃)	数字电路按方法 1021 线性电路按方法 1023 (温度 25℃)
	b) 终点电测试	2(0) 器件/晶圆或 11(0) 器件/检验批 <sup>e</sup> 按相关详细规范	2(0) 器件/晶圆或 11(0) 器件/晶圆批 <sup>f</sup> 按相关详细规范
4 <sup>l</sup>	辐射门锁	方法 1020, 按相关详细规范规定	方法 1020, 按相关详细规范规定
5 <sup>m</sup>	单粒子效应(SEE)	—	GJB7242—2011, 4(0) 或按相关详细规范规定
<p><sup>a</sup> E 组试验可以在筛选前进行。在一个分组试验中使用过的器件不能用于其他分组，但可以用在同一分组的较高级别试验中。</p> <p><sup>b</sup> 对 BGA/CGA 封装，E 组试验可以使用无焊球/焊柱的器件。</p> <p><sup>c</sup> 辐射加固保证能力水平(RHACL)与规范规定的等级(SPEC)之比是器件能力水平与规范水平的比值。当该比值&gt;10 时，不要求进行该分组试验。</p> <p><sup>d</sup> 仅当订货文件或合同要求时进行该试验。除非有双极单元，否则对 MOS 器件不要求进行中子辐射试验。</p>			

表 C.1 (续)

分组	试验 <sup>a、b</sup>	GJB 548C-2021 试验方法和样本大小(接收数)	
		Q级/P级	V级/Y级
	<p><sup>e</sup> 按检验批。如果一个器件失效，在样本中可追加7个器件，但不允许再发生失效，即18(1)。</p> <p><sup>f</sup> 按晶圆批。如果一个器件失效，在样本中可追加7个器件，但不允许再发生失效，即18(1)。</p> <p><sup>g</sup> 在一个分组试验中使用过的器件不能用于其他分组，但可以用在同一分组的较高级别试验中。对2分组电离辐射(总剂量)试验，如不在试验方法的限制时间内完成试验，则不应考虑累计效应。</p> <p><sup>h</sup> 按检验批。如果一个器件失效，在样本中可追加16个器件，但不允许再发生失效，即38(1)。</p> <p><sup>i</sup> 要求可追溯到晶圆。</p> <p><sup>j</sup> 对大于4000个等效晶体管/芯片的器件类型，应从晶圆中选取样品。承制方应将抽样程序形成文件。试验结构应从晶圆上随机抽取。若在质量保证大纲计划中已确定X射线和钴60源之间的关系，可采用X射线源对晶圆级的测试结构进行试验。</p> <p><sup>k</sup> 当订购文件或合同中有规定时，在第一次QCI中应进行翻转试验。</p> <p><sup>l</sup> 当订购文件或合同中有规定时，应进行辐射门锁筛选。对不可能产生门锁的蓝宝石基外延硅(SOS)、绝缘体基外延硅(SOI)及介质隔离(DI)工艺的器件不要求门锁筛选。如果要求进行辐射门锁筛选，应在密封后进行。试验条件、温度以及试验前后、试验中的电测试应符合相关详细规范的规定。V级或Y级器件的PDA应为5%或1个器件(取较大者)。</p> <p><sup>m</sup> 当订购文件或合同规定时，在鉴定检验中进行单粒子效应试验，如果任何的设计或工艺更改影响单粒子效应，应重新进行单粒子效应试验。</p>		

**附录 D**  
(规范性附录)  
**产品质量和可靠性要求**

**D.1 范围**

本附录规定了单片、多片集成电路必须满足的质量和可靠性保证要最低要求。器件的详细要求、具体的特性以及与预期特定应用相关的其他条款应在相关详细规范中规定。承制方可以采用过程控制体系替代本附录要求,但应证明使用该过程控制体系生产的产品可以获得不低于满足本规范所规定的质量和可靠性要求。

**D.2 要求****D.2.1 通则**

QML 认证合格的承制方在 QML 认证流程基础上生产的产品应满足或优于本附录的要求。编入质量保证大纲计划的 QML 流程,允许修改生产 QML 器件的工艺和试验。这些修改应不影响任何 QML 器件的结构、形式、功能或 RHACL(适用时)。这些器件打印“△”认证标志,以反映所用的 QML 流程。

**D.2.2 产品要求****D.2.2.1 相关详细规范**

器件的具体要求应在相关详细规范中规定。采购时,详细规范应经使用方批准,以作为特定合同或订货的可接收的要求。

**D.2.2.2 电试验要求**

适用于电特性筛选(例如最终电测试)、A 组质量一致性试验(QCI)和其他 QCI 分组的终点电测试的电试验要求(参数、试验条件、试验极限和适用的试验温度),应由承制方对实测参数、条件、方法、极限、老炼/寿命试验温度等形成文件。所有对器件应用设计有重要作用的参数应在相关详细规范中规定军用工作温度范围和电源电压范围的值。

**D.2.3 工艺监控程序****D.2.3.1 工艺监控范围和基本要求**

承制方应建立工艺监控程序,至少包括:扫描电子显微镜(SEM)检查、内引线键合、芯片粘接、封盖、颗粒检测、外引线整形和最终外引线镀涂厚度等。监控程序中应规定实施监控的频次、样品量、拒收判据、允许的返工和失效产品或批的处理程序。除颗粒检测监控外,其他工艺监控程序应有一个针对所有被监控产品的追溯性、追回和处理的程序。作为全程监控,颗粒检测程序应规定持续的工艺改进。监控记录和程序应予保存并能提供审核。

**D.2.3.2 SEM 检查**

应建立持续的 SEM 检查程序以保证充分的工艺控制,检验氧化层台阶金属化覆盖、接触窗口,以及互连布线金属化的质量状况。至少每个月对制造过程中的产品进行一次 SEM 评价。SEM 检查程序应以工艺套路和产品检验确保金属化全过程的常规控制。

**D.2.3.3 内引线键合**

承制方应根据其规定的程序对键合强度进行控制。至少应在设备调整时执行该程序。承制方应考虑是否在每班开始和结束时,操作者、引线轴、外壳、引线尺寸和批量改变时及其他相应情况下执行该程序。

**D.2.3.4 芯片粘接**

承制方应根据其规定的程序对芯片粘接强度进行监控。本程序至少应在设备调整时执行。承制方应考虑在其他相应情况下执行该程序。

#### D.2.3.5 盖板

承制方应根据其规定的程序，至少对玻璃熔封封装的封接强度进行监控。应向鉴定机构提交样品和试验方案供审核。

#### D.2.3.6 颗粒检测

承制方应建立 PIND 监控程序，以评价每一生产线上密封器件的颗粒沾污。这种监控应规定根据 GJB 548C—2021 方法 2020 条件 A 的试验来进行。可根据每条生产线的相应数据确定相应要求，样品量和对每一外壳族的抽样频次。除非鉴定机构批准，对生产中的这些器件抽样频次至少为每月对每一外壳族一次。应确定调查和纠正措施，以指出不足之处。监控记录应可供审核，并至少能说明审核前六个月的情况。

#### D.2.3.7 外引线整形和最终镀涂厚度

承制方应监控封装引线长度，以保证按适用的相关详细规范的要求具有适当的引线长度。外引线最终涂覆厚度应符合本附录的规定。引线长度监控的频次至少为每次设备调整时。样品和试验方案可供用户或鉴定机构审核。

#### D.2.4 产品或质量保证大纲变化的更改和通知

承制方对实施可能影响性能、质量、可靠性、抗辐射加固(规定时)、ESD 等级或互换性的重要更改或 1 类更改负有责任。承制方提供可以接受的工程数据、质量一致性数据或拟采用的试验方案，以证明更改不致影响产品的性能、质量、可靠性、互换性、抗辐射加固或 ESDs，并证明更改后的产品仍能符合规范的要求。对于 1 类更改，涉及所采购的器件的相关详细规范的更改都要通知使用方。1 类更改是指那些可能影响产品性能、质量、可靠性或互换性的更改。至少应评审表 D.1 中规定的重要更改，以确定是否需要通知使用方。接受新的订单或按已有订单交货时承制方应通知使用方。承制方应以文件的方式通知产品的更改，在任何情况下承制方应保证通知到这种产品的所有使用单位。

表 D.1 重要更改项目的试验指南

重要更改	试验按 QCI (所有电参数应符合相关详细规范)
掺杂材料源浓度及工艺技术	A 组、C1 分组 $\Delta$ 值(仅当要求测量 $\Delta$ 时)
扩散杂质分布	A 组、C1 分组 $\Delta$ 值(仅当要求测量 $\Delta$ 时)
芯片结构/图形	A 组、C1 分组 $\Delta$ 值(仅当要求测量 $\Delta$ 时)
影响到芯片尺寸或有源器件的掩模更改 晶圆尺寸 芯片最终厚度	如果在适用封装中新的芯片面积比先前鉴定合格的芯片缩小或增大，应在发货前进行 A 组、C1 分组试验，并通知鉴定机构 发货前，A 组、C1 分组 D3 分组
钝化	A 组、C1 分组，如果电流密度超过 $2 \times 10^5 \text{ A/cm}^2$ 应进行钝化层完整性试验
金属化层更改	A 组、C1 和 B5 分组
芯片粘接方法	D3 和 D4 分组
芯片粘接工艺	D3 和 D4 分组
键合工艺	B5 和 D3 分组
键合线材料/尺寸	B5 和 D3 分组
外壳或盖板结构 外壳或盖板材料 外壳或盖板尺寸 引线框架材料 引线框架尺寸 内腔尺寸	D1(变化量)、D3、D4、D8(封盖扭矩)(变化量)分组 D3、D4、D5、D6(变化量)和 D8(封盖扭矩)(变化量)分组 D1(变化量)、D2 和 D8(盖板扭矩)(变化量)分组 见 D.3.4.2.7 D1(变化量)和 D2 分组 B5、D2、D6(变化量)和 D8(封盖扭矩)(变化量)分组

表 D.1 (续)

重要更改	试验按 QCI(所有电参数应符合相关详细规范)
外壳或盖板结构	D1(变化量)、D3、D4、D8(封盖扭矩)(变化量)分组
外壳或盖板材料	D3、D4、D5、D6(变化量)和 D8(封盖扭矩)(变化量)分组
外壳或盖板尺寸	D1(变化量)、D2 和 D8(盖板转矩)(变化量)分组
引线框架材料	见 D.3.4.2.7
引线框架尺寸	D1(变化量)和 D2 分组
内腔尺寸	B5、D2、D6(变化量)和 D8(封盖扭矩)(变化量)分组
密封截面	D3、D4、D6(变化量)和 D8(封盖扭矩)(变化量)分组
密封材料	D3、D4、D6(变化量)和 D8(封盖扭矩)(变化量)分组
框架粘接	B3、D3、D4、D6(变化量)和 D7(引线涂覆牢固性)(变化量)分组
框架清洗	B3、D2、D3 和 D7(引线涂覆强度)分组
试验方法	通知鉴定机构(可包括试验验证)
重要文件	通知鉴定机构(可包括试验验证)
晶圆生产线搬迁	A 和 C 组
组装线搬迁	D 组(发货前对每一外壳族)
试验设备搬迁	通知鉴定机构
划片、分片	随机抽取能显示正面、背面一条完整边缘的 5 张扫描电镜照片
鉴定/QCI 程序	通知鉴定机构
RHA 器件的钝化层	A、E 组 C1 分组, 如电流密度超过 $2 \times 10^5 \text{ A/cm}^2$ 加做钝化层完整性验证
RHA 器件的扩散杂质分布	A、E 组 C1 分组 $\Delta$ 参数(变化量仅当有 $\Delta$ 要求时)
RHA 器件的烧结/退火	A、E 组、C1 和 B5 分组
程序算法修改	通知鉴定机构

### D.2.5 晶圆批验收

V 级/Y 级器件应是采用通过 GJB 548C—2021 方法 5007 或使用方批准的等效程序规定的晶圆批验收检验和试验的晶圆批生产的。

### D.2.6 可追溯性

所有器件均应具有可追溯性。对每个交货的器件应能追溯到其检验批和晶圆批。

### D.2.7 随工单

承制方应保留随工单,用以记录每道工序的完成情况。V 级/Y 级器件和辐射加固 Q 级/P 级器件从晶圆掺杂开始;Q 级/P 级器件从组装开始,并在整个器件组装和筛选试验过程中保持晶圆批识别。随工单应提供所有前工序的追溯,应能识别组装到接收试验,并由承制方的质量管理部门予以监控。

### D.2.8 设计和结构

#### D.2.8.1 概述

器件的设计和结构应符合以下规定的要求和相关详细规范的要求。

#### D.2.8.2 封装

##### D.2.8.2.1 封装结构

封装结构应在适用的采购文件中规定,并应经使用方批准。

##### D.2.8.2.2 封装材料和工艺基本要求

所有按本规范供货的器件应封装在适当的外壳中。除非相关详细规范有具体规定(例如:聚酰亚胺作层间介质),器件封装内不应使用有机或聚合物材料(漆、清漆、涂料、粘合剂、油脂等)。如果相关

详细规范允许,则可使用 $\alpha$ 粒子防护剂。如果每批产品均要求经受并通过 GJB 548C—2021 方法 1018 以 100℃下 0.1%时,抽样方案 3(0)或 5(1)的内部水汽试验,则器件封装内部可使用干燥剂,而 V 级器件不应使用。对 V 级器件的内部水汽控制在完成全部筛选后在 100℃下不应超过 0.5%。不允许用聚合物浸渍器件外壳,即用有机或聚合物材料填充、镀涂等来完成、改善或修复器件的密封。用于改进标志附着性的聚合物涂层不应加至外壳密封区。

含有氧化铍的封装不应研磨、喷砂、切削或进行其他产生氧化铍或铍粉尘的操作。也不允许将氧化铍封装放入酸类液体中,以防产生蒸汽。

#### D.2.8.2.3 聚合物芯片粘接材料

器件使用的所有聚合物材料应符合 GJB 548C—2021 方法 5011 的要求。

#### D.2.8.2.4 金属材料

金属的外表面应是抗腐蚀或是做过抗腐蚀电镀处理的。除另有规定外,外引线或引出端材料应符合 GJB 1420 的规定。

#### D.2.8.2.5 其他材料

外部零件或涂层(包括标志)应是防霉的,而且不应有气孔、龟裂、漏气、软化、变形或出现会对按本规范交货的器件在规定试验条件下的贮存、工作或环境适应能力产生有害影响的任何缺陷。

#### D.2.8.2.6 封装的镀涂

##### D.2.8.2.6.1 镀涂工艺

所有外引线、引出端以及所有外部金属封装零件的镀涂工艺应符合 D.2.8.2.6.3 或 D.2.8.2.6.4 的要求。禁止使用纯锡作为打底镀层或最终镀涂,无论是内部的还是外部的。锡的含量不能超过焊料的 97%。引线应做成合金,其中铅的重量百分比应至少占 3%。禁止使用纯锡作为引线和壳体的最后镀涂。如果满足本规范铅含量的要求,可采用锡—铅镀涂。引线镀涂代号(见 3.6.3.4)既适用于引线镀涂也适用于引出端镀涂。引线或引出端应满足适用的可焊性和防腐蚀的各项要求。其他的金属封装零件(包括金属化的陶瓷零件)也应满足适用的防腐蚀要求。内部零件(如键合点、键合柱等)的镀涂工艺应满足引线键合的要求和适用的设计和结构要求。若电镀工艺的镀层厚度不超过 0.25 $\mu\text{m}$ ,允许采用大电流快速电镀。各种表面镀层和内涂层均应淀积在清洁、未氧化的金属表面上,电镀之前或两次电镀之间均应进行充分的去氧化或清洁处理。所有零件都要满足 GJB 548C—2021 的下列要求:

- a) 方法 2004,引线牢固性试验,试验条件 B1、B2 或 D;或方法 2028,针栅阵列式封装引线破坏性拉力试验(适用时);
- b) 方法 1009,盐雾试验;
- c) 方法 2003 或 2022,可焊性试验(加上时间/温度老化,但已进行浸热焊料或老炼后经过熔锡处理的器件除外);
- d) 方法 2025,引线镀涂附着力试验。

##### D.2.8.2.6.2 镀涂厚度的测量

对表面安装引线(如 J 型或翼型引线)应在其安装平面测量引线镀涂的厚度。对所有其他类型的引线,应在安装平面和引线端头之间的中间位置处测量(这一要求是为了防止检验者选择一段非典型的位置进行测量)。对于不是圆形的所有其他形状引线,应在主平面的凸出处测量镀涂厚度。对短路条的测量,应与在引线上的直接测量建立对应关系。引线以外的其他封装部件镀涂厚度测量应在主平面中心进行。

##### D.2.8.2.6.3 引线镀涂

所有外引线或引出端的镀涂方式应为表 D.2 所列组合中的一种,其厚度和成分应符合表 D.2 的要求,适用时镀涂系统还应满足 D.2.8.2.6.5、D.2.8.2.6.6 的要求。

表 D.2 引线镀涂

镀涂	要求的底镀层			
	外镀层 镀金	电镀镍	化学镀镍 <sup>a</sup>	无
热焊料浸涂 <sup>b</sup>				×
热焊料浸涂 <sup>b</sup>		×		
热焊料浸涂 <sup>b</sup>	×		×	
热焊料浸涂 <sup>b</sup>	×	×		
热焊料浸涂 <sup>b</sup>			×	
镀锡—铅 <sup>c</sup>				×
镀锡—铅 <sup>c</sup>		×		
镀锡—铅 <sup>c</sup>			×	
镀金		×		
镀金			×	
钯		×		
钯上闪镀金		×		

<sup>a</sup> 化学镀镍不应用于柔性或半柔性引线(见 GJB 548C—2021 方法 2004), 而只能用于刚性引线或除引线外的其他封装零件。

<sup>b</sup> 热焊料浸涂的使用应符合 D.2.8.2.6.5。

<sup>c</sup> 锡—铅镀的热熔处理应符合 D.2.8.2.6.6。

## D.2.8.2.6.4 其他封装零件的镀涂

除引线和引出端以外的其他外部金属封装零件(例如盖板、盖帽、底座和密封环等), 如果其基体材料不镀涂, 应能满足适用的环境要求; 如果为满足适用的环境要求而采用镀涂, 其镀涂方式应采用表 D.4 中列出的一种组合, 而成分和厚度符合表 D.3 的规定。适用时, 镀涂方式还应满足 D.2.8.2.6.5 和 D.2.8.2.6.6 的要求。

## D.2.8.2.6.5 热焊料浸涂

热焊料浸涂应均匀, 且满足下列要求:

- 浸润镀层上的热焊料浸涂: 热焊料浸涂应超过有效安装面。如果安装面不明确, 应浸至距引线/封装界面 1.02mm 以内, 并按引线/封装界面确定其范围。对双列式类型引出端(包括通孔和表贴), 按两个最长的引线/封装界面平面确定其范围。对无引线芯片载体器件, 热焊料浸涂应覆盖金属化侧面凸台或凹槽, 以及凹槽上下金属化面积的 95%以上, 与凸台不连接的标志点不要求镀涂。供器件安装用的引出端区域应全部覆盖。对引线顶部钎焊或底部钎焊的扁平外壳, 热焊料浸涂应至距引线封装界面 1.78mm 以内。
- 基体金属或不良浸润镀层上的热焊料镀涂: 焊料应延伸至玻璃密封处, 或金属化接触露出处, 或引线从封装壁穿出处。如果焊料浸至密封处, 则应接着进行并通过密封试验(GJB 548C—2021 方法 1014、方法 5004)。对无引线芯片载体器件, 热焊料浸涂应完全覆盖金属化面凸台或凹槽, 以及凹槽上下的金属化面积, 与凸台不连接的标志点不要求镀涂。

表 D.3 镀层厚度和成分要求

镀层	厚度 μm		镀层成分要求
	最小 <sup>a</sup>	最大	
热焊料浸涂(对所有圆形引线) <sup>b</sup>	1.5	—	焊料槽中应为标称 Sn60 或 Sn63 的焊料
热焊料浸涂(对所有节距不大于 0.64mm 的非圆形引线) <sup>b</sup>	3.8	—	焊料槽中应为标称 Sn60 或 Sn63 的焊料

表 D.3 (续)

镀层	厚度 μm		镀层成分要求
	最小 <sup>a</sup>	最大	
热焊料浸涂(对所有节距大于 0.64mm 的非圆形引线) <sup>b</sup>	5.1	—	焊料槽中应为标称 Sn60 或 Sn63 的焊料
镀锡—铅(刚镀后) <sup>c</sup>	7.6	—	共沉积物中铅的含量为 3%~50%(按重量计)(标称锡平衡)。共沉积的有机物含量按碳元素计不应超过 0.05%(按重量计) <sup>d</sup>
镀锡—铅(热熔处理) <sup>c</sup>	5.1		
镀金	1.3	5.7	金的最小纯度为 99.7%，只能用钴作硬化剂
电镀镍	1.3	8.9	禁止在镍槽中引入有机添加剂。共沉积的钴按重量计不应超过 40%
化学镀镍	1.3	6.4	禁止在镍槽中引入有机添加剂
包镍层	1.3	8.9	
钯	0.5	2.1	
金上闪镀钯	0.5	2.1	
<sup>a</sup> 只要接着按 D.2.8.2.6.5 b) 进行热焊料浸涂，封装零件的镀涂层可以更薄。 <sup>b</sup> 见 D.2.8.2.6.5。 <sup>c</sup> 见 D.2.8.2.6.6。 <sup>d</sup> 承制方至少每周进行一次最大碳含量(和镀锡—铅的最小铅含量)的测定。碳和铅的测定可用任何可接受的分析技术(例如，碳：热解法、红外检测法(采用 IR 红外检测仪或等效设备)；铅：X—射线荧光法、发射光谱法等)。			

表 D.4 除引线、引出端之外的封装零件的镀涂

镀涂	外镀层	要求的底镀层			
	镀金	电镀镍 <sup>a</sup>	化学镀镍 <sup>a</sup>	包镍 <sup>a</sup>	无
热焊料浸涂		×			×
热焊料浸涂			×		
热焊料浸涂				×	
热焊料浸涂	×	×	×		
热焊料浸涂	×		×	×	
热焊料浸涂	×				
热焊料浸涂					
镀锡—铅 <sup>b</sup>		×			×
镀锡—铅 <sup>b</sup>			×		
镀锡—铅 <sup>b</sup>				×	
镀锡—铅 <sup>b</sup>					
镀金 <sup>c</sup>		×			
镀金 <sup>c</sup>			×		
镀金 <sup>c</sup>				×	
电镀镍 <sup>a</sup>					×
化学镀镍 <sup>a</sup>					×
包镍 <sup>a</sup>					×
钯		×			

表 D.4(续)

镀涂	外镀层	要求的底镀层			
	镀金	电镀镍 <sup>a</sup>	化学镀镍 <sup>a</sup>	包镍 <sup>a</sup>	无
金上闪镀钯		×			
<sup>a</sup> 允许电镀镍、化学镀镍和包镍组合。 <sup>b</sup> 允许根据 D.2.8.2.6.6 进行锡—铅镀后的热熔处理。 <sup>c</sup> 允许采用多层金/镍结构，但表层金最小厚度为 0.635 $\mu\text{m}$ ，各层金的总厚度最小为 1.27 $\mu\text{m}$ ，每层镍符合表 D.3 要求的厚度，镍层的总厚度不超过 11.43 $\mu\text{m}$ 。对多层镀涂结构，镀镍、包镍或镀金均可作为底金属上的第一层。					

#### D.2.8.2.6.6 镀锡—铅

在镀锡—铅器件的老炼前/后，可用加热超过镀层熔点的方法对镀层进行热熔处理。镀锡—铅应在热熔处理后进行目检，应显现为致密、均匀和连续的涂层。热熔处理后的目检应由承制方作为在线控制方法，抽样进行。目检的频次应保证镀涂的产品持续的符合这些要求。承制方应监控锡铅的含量以保证铅的重量百分比不低于 3%。

#### D.2.8.3 设计文件

##### D.2.8.3.1 概述

所有按本附录供货的器件的设计、芯片描述和电原理图，在使用方和标准制定机构要求时，应提供审核。所有新设计或重新设计的设计文件的控制和追溯应以 D.2.8.3.2~D.2.8.3.5 为指南。设计文件应充分描述按本附录供货的器件的物理和电气结构，应能追溯到所用的配套件，图纸或适用的型号，器件生产和试验的生产批和检验批代码，以便识别器件生产、试验时执行文件的版本号。

##### D.2.8.3.2 芯片图形

对半导体芯片(包括多片集成电路的各芯片)应有照片、图纸、带有版本号的掩模，或能明确确定除互连外的芯片内部形貌的其他方式。

##### D.2.8.3.3 芯片内部互连图形

应有与芯片照片相同的掩模版放大照片，或透明胶片，放大比例应与芯片图形相同，显示芯片图形上各元件连接的互连图形，以便确定已使用和未使用的元件。对多片集成电路，这一要求适用于基板、基板上所有导电图形和有源或无源电路元件，以及适用时的半导体芯片。

##### D.2.8.3.4 芯片与引出端的连接

应有足够放大倍数的照片、透明薄膜或图纸，清楚地描述适用于交货的器件的所有丝状或带状引线键合，梁式引线或其他方法实现的半导体芯片、器件的其他元件、衬底与封装引出端或接地点之间的连接。如果在芯片互连照片上能清楚地看到这些连接，则可不要求这些照片或图纸。

##### D.2.8.3.5 电路图

对按本附录供货的器件应具有现行有效的电路图、逻辑图或两者的组合，充分描述设计在器件中的所有电气单元，适用时应标有其数值。对简单的器件，这可以是一张完整详细的显示所有功能单元和数值的原理图。对复杂器件，或有较多细节的情况，可用一张逻辑图结合几张电路详图来描述。详图至少应包括：标有引出端编号的输入/输出级和保护网络的原理描述；足够详细地描述寻址或对试验参数、条件或极限值敏感的其他器件组成部分；如果寄生参量对器件的正常功能起重要作用时，则该寄生参量也应包括在电路图中。

#### D.2.8.4 内部导体

##### D.2.8.4.1 电流密度

半导体芯片或衬底上的内部导电薄膜(金属化条、接触区、键合区等)的设计应满足如下原则：在正常工作条件下，薄膜导体经受的温度不超过工作温度范围(见工作温度范围定义)(在规定的最坏情况工作条件下)。导体的设计电流密度不超过表 D.5 规定的最大允许值。

表 D.5 最大允许电流密度

导电材料	最大允许电流密度
铝(99.99%纯铝或掺杂铝), 无玻璃钝化或未进行玻璃钝化层完整性试验	$2 \times 10^5 \text{ A/cm}^2$
铝(99.99%纯铝或掺杂铝), 有玻璃钝化(见 D.2.8.4.6)	$5 \times 10^5 \text{ A/cm}^2$
难熔金属(Mo、W、Ti-W、Ti-N), 有玻璃钝化(见 D.2.8.4.6)	$5 \times 10^5 \text{ A/cm}^2$
金	$6 \times 10^5 \text{ A/cm}^2$
铜	$1 \times 10^6 \text{ A/cm}^2$
其他	$2 \times 10^5 \text{ A/cm}^2$

电流密度应根据该器件型号和原理图或结构, 在最大电流密度点计算(即单位面积最大电流)。如果已采用限制或控制电流密度的设计规则或要求, 则不要求对各个器件进行计算。按以下要求:

- 采用最大直流电流值(对数字电路用全扇出状态, 对线性电路用最大负载), 或采用在最大负载条件下处于最高额定频率和最大占空比工作期间内的所获得的平均电流值, 应选择以上两者中产生较大电流密度的电流值确定电流密度。这一电流值应在推荐的最高电源电压, 且假定电流均匀通过导体横截面的情况下确定。
- 根据生产和控制要求, 考虑包括金属化台阶处适用的允许误差, 采用最小允许金属厚度。如最大电流密度不在某台阶处, 可不考虑金属化台阶处的减薄效应。
- 采用最小设计实际导体宽度(非掩模宽度), 包括金属腐蚀时的变窄和钻蚀造成的允许误差。
- 阻挡层金属和非导电材料的面积不应包括在导体横截面计算中。

#### D.2.8.4.2 金属化层厚度

对 V 级/Y 级器件, 金属化层厚度应满足 D.2.8.4.1 中规定的电流密度要求。

#### D.2.8.4.3 内引线尺寸和材料

对 V 级/Y 级器件, 内引线直径最小为 0.03mm, 内引线材料应与芯片金属化层材料相同。

#### D.2.8.4.4 内引线

内引线或其他沿整个长度均与衬底不发生热接触的导体(如线状或带状导体)应这样设计, 使得在最大额定电流下, 经受的连续电流(对于直流)或方均根电流(对于交流或脉冲电流)不超过公式(D.1)所确定的数值:

$$I = Kd^{3/2} \dots\dots\dots (D.1)$$

式中:

$I$  ——最大允许电流, A;

$K$  ——为表 D.6 中的常数(该常数与器件所用引线或导体的长度和成分有关);

$d$  ——圆形引线的直径(对非圆形引线导体, 则为截面积相同的等效直径), mm。

表 D.6 K 值

成分	与两键合点间导体总长度对应的 K 值	
	长度不大于 0.10cm	长度大于 0.10cm
铝	172	118
金	234	160
铜	234	160
银	117	82
其他	70	49

#### D.2.8.4.5 玻璃钝化

除设计规则允许不进行钝化的部位(例如探针开口、熔丝区等)外,所有器件均应涂覆一层透明的玻璃或经批准的其他涂层。钝化层的最小厚度对  $\text{SiO}_2$  为 600nm,对  $\text{Si}_3\text{N}_4$  为 200nm。其他涂层要采用的厚度和组成应由鉴定机构批准。钝化层应覆盖除键合区或测试点以外的所有导体。

对 GaAs 微波电路,钝化层至少应覆盖器件的半导体区域(如 FET)和平面薄膜电阻。而且,对 V 级/Y 级器件,对于间距小于由 PIND 试验测得的最小微粒尺寸的那些导体区域。也应覆盖钝化层。对射频/微波 GaAs 电路,承制方应在其内部基线文件中确定与工艺技术有关的钝化层厚度要求。

#### D.2.8.4.6 玻璃钝化层完整性验证

当铝金属化的电流密度超过无钝化覆盖金属化层的允许电流密度时,则器件在鉴定前应经受并通过 GJB 548C—2021 方法 2021 的要求。钝化层完整性试验的报告应附有试验前的芯片照片和经过腐蚀后芯片的照片。该项试验允许用两倍的样品量重新提交一次。除非鉴定机构另有规定,器件应密封在外壳中之后(或经受密封的时间/温度剖面之后)进行试验,以使其在试验前先经受密封时的最高温度范围。当设计、材料或工艺的更改影响到电流密度或钝化层的完整性时,也应用 GJB 548C—2021 方法进行验证,这种验证仅适用于电流密度超过无钝化层覆盖铝的要求时才进行。

#### D.2.8.4.7 芯片的背面镀覆和安装

不应采用纯玻璃进行芯片安装。经鉴定机构批准,可采用金属玻璃进行芯片组装。不应在芯片背面进行电镀金和化学镀金,但在 GaAs 芯片背面可电镀金。

#### D.2.8.4.8 芯片厚度

承制方基线文件中应对每一产品或工艺规定适宜的芯片厚度要求。这一规定的厚度应能避免由于芯片取放、安装、引线键合和其他工艺应力引起的可能导致潜在的现场失效的芯片破裂。

### D.2.9 工作质量

#### D.2.9.1 操作人员要求

操作人员在生产、加工和试验器件时要细心,并应遵守良好的操作规程和工艺纪律,符合本附录的要求及承制方在履行其质量保证大纲计划中所制订的生产条例、工艺规程、检验和试验程序以及各种训练辅助手段要求。

#### D.2.9.2 返工

按本附录采购的器件的所有允许的返工应按有关程序和文件的要求进行,并将返工情况提交鉴定机构或使用方审查。此外,所有返工操作应清楚地标明在每一张工艺流程卡上。对已密封的器件允许的返工仅限于器件(或其部分)的重新清洗、为改正有缺陷的标志而进行的重新标志以及引线矫正(应满足外部目检关于引线的判据要求)。对任何等级的单片集成电路晶圆,去除和重新淀积某一层或附加处理,以矫正不符合规范极限的情况是不允许的,除非去除和重新淀积的层仅用作掩模功能(例如光刻胶、氮化物、氮化玻璃等)。不要求将对这些掩模层的返工记入流程卡。万一出现承制方无法控制的设备故障时,只要承制方通过评估,保证材料薄膜性质(例如:氧化、腐蚀、晶粒大小、膜的应力、附着力等)未发生变化,而且仍能符合基线,则允许继续加工,只要在完成该项加工之前,加工材料未从设备上取下,可认为是允许的返工。晶圆背面金属化的去除和重新淀积被认为是允许的返工。任何等级的器件均不允许开盖或打开外壳进行返工。对任何等级的单片集成电路晶圆,除以上规定外,去除和重新淀积某一层或附加加工,以矫正不符合规范的情况都是不允许的。对 V 级/Y 级除了下述规定外,不允许在封装前进行任何组装返工操作。

V 级/Y 级、Q 级/P 级器件的键合返工目检标准和键合返工限制应按照 GJB 548C—2021 方法 2010 内部目检的规定。对 V 级/Y 级器件,不允许键合返工,除非有证明数据并得到鉴定机构的批准。对 Q 级/P 级器件,键合返工仅限于键合操作。

### D.3 质量保证规定

#### D.3.1 检验和试验的责任

除非在合同或订货单中另有规定，承制方应负责执行本规范和相应相关详细规范所规定的全部检验要求。

#### D.3.2 生产过程中的检验

##### D.3.2.1 检验要求

承制方应在生产过程中，设立并保持加工中的生产控制、质量控制和检验，以确保生产和试验期间对材料、零部件及器件质量的连续控制。这种控制和检验应能充分保证按本附录和相关详细规范生产的器件符合适用的采购文件和质量标准的要求。

##### D.3.2.2 V级/Y级器件金属封装的绝缘试验

凡以玻璃作引线绝缘的金属外壳，当其引线与壳体间的绝缘层厚度小于0.13mm时，应在安装芯片之前，在引出端和壳体之间施加600V的直流电压进行试验。漏电流大于100nA，则该外壳拒收。

##### D.3.2.3 采购的控制和检验

承制方应负责保证在器件的生产和试验中所使用的物品和设备均符合本附录、相关详细规范的各项要求以及适用采购文件的规定。

##### D.3.2.4 工艺控制和检验记录

承制方应保留对每批进行各种工艺控制、检验和试验的客观记录，并按规定予以保存。

#### D.3.3 试验样品的处理

凡经受过破坏性试验或在任何一项试验中失效的器件均不应作为合格产品按合同或订货单交货。然而，如果将这些器件与合格产品分开，并有清楚的识别标志来防止将他们与合格产品相混淆，则在使用方的要求下，也可以提交这些器件。对于已通过质量保证检验或试验中非破坏性机械试验或环境试验的各批中的样品器件，只要这些试验已经被证实为非破坏性试验(见D.3.5)，而且每个样品器件随后都通过了相关详细规范所规定的最终电测试，就可以按合同或订货单交货。

#### D.3.4 破坏性试验

GJB 548C—2021中的下列各项试验或按规定的其他试验应列为破坏性试验：

- a) 内部目检和机械检查(方法2014)；
- b) 键合强度试验；
- c) 可焊性试验(引线为B、C类镀涂)；
- d) 耐湿试验；
- e) 引线牢固性试验；
- f) 盐雾试验；
- g) 金属化层的SEM检查；
- h) 稳态寿命试验(加速)；
- i) 芯片剪切强度试验；
- j) 总剂量辐射加固试验；
- k) 中子辐射试验；
- l) ESDS分级试验；
- m) 封盖扭矩试验；
- n) 引线镀涂附着力试验；
- o) 扫频振动试验；
- p) 内部水汽试验；
- q) 单粒子效应试验；
- r) 剂量率翻转试验。

所有其他各项机械或环境试验(D.3.5所列项目除外),在开始时均应当作破坏性试验。只有当随后积累了足够数据,证明该项试验是非破坏性试验时,才能把它看作非破坏性试验。如规定的某项试验在同一组样品上重复进行了五次,在通过该项试验要求时,所积累的数据证明该样品中没有任何一个器件有累积退化和失效的迹象,则认为已有足够的证据证明该项试验是非破坏性的。100%筛选中所规定的任何一项试验,就其所采用的应力水平和持续时间或循环次数而言,均应认为是非破坏性的。

#### D.3.5 非破坏性试验

下述试验列为非破坏性试验:

- a) 低气压试验;
- b) 稳态寿命试验<sup>a</sup>;
- c) 间歇寿命试验<sup>a</sup>;
- d) 可焊性(仅对A类引线镀涂)<sup>b</sup>;
- e) 密封性试验;
- f) 外部目检;
- g) 内部目检(封帽前);
- h) 老炼<sup>a</sup>;
- i) X射线照相;
- j) 粒子碰撞噪声检测(PIND);
- k) 物理尺寸;
- l) 应力不超过规定拉力及其正容限的非破坏性100%键合拉力试验;
- m) 耐溶剂性。

<sup>a</sup> 当试验温度超过器件规定的最高结温(包括规定的最高工作温度或最高试验温度)时,该试验应认为是破坏性的。经过这些试验的器件如要发货,承制方应有数据证明这些试验是非破坏性的,且器件性能没有退化。

<sup>b</sup> 对引线镀涂为A的玻璃密封器件,除非电特性测试、目检或其他评价显示封装牢固性或电特性退化,否则应认为是非破坏性的。

#### D.3.6 批的组成

##### D.3.6.1 概述

应将器件分成6.3.4所定义的生产批,以满足质量保证大纲计划中生产控制和检验要求。此外,还应对器件组成检验批,以满足本规范的质量保证检验和试验要求。

如果生产日程和工艺控制能得到充分保证,使得检验批中的所有晶圆按工艺规范经受同样的加工,应按下述任一方式完成晶圆批加工:

- a) 晶圆批中所有晶圆用相同设备和工艺步骤同时加工;
- b) 用相同设备和工艺步骤对晶圆批中的所有晶圆逐片或几片一起连续加工或依顺序加工;
- c) 在同一条已经认证的生产线上,用多台设备或在多个工艺点上对同一晶圆批的几个部分同时进行工艺加工,只要统计质量控制能证明经分别加工的晶圆批中各部分之间以及工艺点之间的工艺控制水平在规定范围内。

##### D.3.6.2 不合格的重新提交

重新提交的批应与新批分开,并清楚标明为重新提交批。如果未通过A组检验,不允许重新提交。B组检验中B1分组未通过时,可按规定对整批重打标志。重新标志批的接收不允许采用B组检验替代试验程序(仅对Q级/P级)。对于固定样本大小的分组,检验批仅允许重新提交一次,并应采用双倍的样品量且失效数为零的方案。只有在下述情况下才允许采用下一个加严检验判据再次重新提交(V级/Y级只允许重新提交一次),即为了确定先前提交器件的失效机理,已进行了失效分析,并已确定失效为:

- a) 通过对整批器件的重新筛选或返工可以有效地去除的缺陷;
- b) 并不反映器件具有基本设计或基本生产工艺问题的随机缺陷。

如果对失效器件的分析结果证明,失效机理是由于基本工艺问题、基本设计方面的问题或不能筛选

掉的缺陷所引起，则该批不能重新提交。

#### D.3.6.3 试验方法的变更

允许对规定的试验方法或试验线路进行变更，条件是承制方需向鉴定机构证明，这种变更绝不会降低本附录的各项要求。标准机构应将其批准的试验方法变更情况及时通知鉴定机构。对于电气测试的变更，应将测试线路电原理图供鉴定机构审查。

#### D.3.6.4 故障或差错的处理程序

##### D.3.6.4.1 概述

当确定某器件的失效是由于试验设备发生故障或操作人员出现差错所造成时，若试验方法中无其他规定，应将失效情况记入试验记录，该记录应与证明这些失效确实对试验结果不产生影响的完整解释材料一起保存备查。

注：对筛选、A 组检验和终点电测试中出现的 ESD 失效，应作为拒收而不能认为是由于设备故障或操作失误造成的。

##### D.3.6.4.2 抽样试验程序

当确定某一失效是由于试验设备故障或操作人员出现差错所造成的，而其余产品并未受到损伤或出现性能退化，可将同一检验批中供替换用的器件追加到样本中去。替换器件应经受被剔除器件失效前经受过的所有试验和尚未经受过的其余规定试验。承制方在自愿承担风险的情况下，可以在设备故障或人员差错的真实性得到证实之前就更换失效的器件并继续进行试验。

##### D.3.6.4.3 筛选试验程序

在筛选试验过程中，当已确定失效是由于操作人员差错或设备故障所造成，而且批内其余产品并未受到损坏或出现性能退化，则该批的余留部分可重新提交进行先前虽发生差错但已纠正的筛选试验。经核实是由于设备故障或操作者差错造成的失效，不应计入 PDA。

##### D.3.6.4.4 失效报告和纠正措施报告

当采用 D.3.6.4.2 和 D.3.6.4.3 所述的程序继续样品试验或对重新提交批作筛选试验时，承制方应将其失效调查的结果和改正措施写成文字材料，并应将这些资料提交给使用方或鉴定机构(适用时)查阅。

#### D.3.6.5 试验设备的校验

承制方应规定并应用一种方法(如相关样品，诊断程序等)，在电测试设备使用期间至少每日对其测量/工作特性进行一次校验。

#### D.3.6.6 承制方附加的试验

承制方如要进行任何超过本附录规定的 Q 级/P 级最低要求的附加试验(如粗、细检漏)，都应写入承制方的过程基线中。如在承制方实施的试验中发现了问题，则承制方应对该批中所有器件都进行这些试验以剔除不合格品，并采取措施确定并消除引起失效的原因(如引起粗漏的不当处置)。

#### D.3.7 试验数据记录

##### D.3.7.1 概述

所有鉴定检验和质量一致性试验和检验的结果，以及所有要求的失效分析结果均应按 D.3.8 的规定进行记录并由承制方保存。质量保证大纲计划、鉴定检验报告、QCI 数据摘要以及有关采购文件所要求的其他数据报告，应保留在承制方(或当购货协议有规定时，提交给使用方)。提交进行晶圆批接收、筛选(当有 PDA 要求时)，QCI 或鉴定的所有各批或样品的处理情况应作全面记录。凡不满足任何一项规定要求的批都应记为不合格批，而不管是否重新提交或废弃。重新提交批的处理情况也应同样加以记录，以便获得每一受试批从初次提交到最后处理(包括所有的失效，重新提交和废弃的情况)的完整档案材料。

##### D.3.7.2 V 级/Y 级器件的筛选试验数据

当采购文件有规定时，应将每批 V 级/Y 级器件的计数试验数据、老炼前后有关参数的  $\Delta$  计算结果、相关详细规范所要求的 X 射线照片等与该批器件一起装运。承制方在器件交货后应将所有筛选数据的一份完整副本保存五年。这些数据应字迹清晰并能与相应的器件识别号、批日期代码、器件序列号相对应。数据应由承制方核实。

附录 E  
(规范性附录)  
质量一致性检验和筛选要求

### E.1 范围

QML 体系是以过程基线为依据, 审查评价承制方的制造过程。该基线可以包括创新和改进的工艺技术, 从而生产等效或更高质量的产品, 前提是该工艺已经过评价, 并且这些工艺与基线的更改已经形成文件并被评审和批准。过程基线的更改可在达到 QML 状态后由承制方的 TRB 依据可靠性和质量数据予以确定, 并报鉴定机构审查批准。本附录是对已认证的基线给出详细的筛选和 QCI 程序。QML 器件承制方可采用已取得批准的替代方法, 前提是该方法能够证明其工艺控制体系下的产品至少达到本附录规定的质量和可靠性水平。

### E.2 筛选要求

#### E.2.1 掩模要求和晶圆制备工艺

如果掩模是在承制方内生产, 则在掩模制备前, 应使用适当的设计规则检查所有设计以防出错。在使用前, 应检查掩模的差错和瑕疵。用于 QML 器件晶圆制备的最终光刻掩模应符合关键尺寸要求。测量结果应证明图形尺寸和位置均符合设计规则。所有掩模应有档案控制程序, 证明其检验、交付生产、使用记录、清洁处理和维修情况等。

晶圆制备工艺应使用 SEC、TCV 或替代的评价程序和 PM 进行监控。应确定晶圆生产工序的顺序, 对每个晶圆生产工序应规定加工极限。应对下述项目详细规定:

程序	章条号
可追溯性	3.11
随工单	按要求 (TRB 决定)
钝化/玻璃钝化	B.2.2.1.3.3.1e)
PM	B.2.2.1.3.4
晶圆验收	B.2.2.1.4
SEC	B.2.3.3
TCV	B.2.2.2.2和B.2.2.2.3
返工	按质量保证大纲计划
内部导体和金属化层厚度	按相应的设计规则

#### E.2.2 组装工艺程序

适用时, 应使用下述组装工艺程序组装 QML 器件。承制方应控制组装线的所有过程, 以保证任何来源的污染、或设备运行的污染、以及引入的人为污染不会降低组装工艺或 QML 器件的可靠性。说明的项目如下:

组装和封装程序	章条号
来料检验	B.2.2.1.5.3
芯片的共晶粘接	GJB 548C—2021方法2010及B.2.2.1.5.2
芯片的非共晶粘接	GJB 548C—2021方法2010、方法5011及B.2.2.1.5.2 (适用时)
内部目检	GJB 548C—2021方法2010
气密性	GJB 548C—2021方法1014和方法1018
ESD防护	A.2.3 n) 或3.5.1.3 y)
人为沾污	3.5.1.3 ad)
返工	D.2.9.2
内部水汽含量	GJB 548C—2021方法1018
引线键合	3.5.1.3 s)

### E.2.3 内部目检

内部目检应按 GJB 548C—2021 方法 2010 的要求进行。等待封前检查的器件或其他已接收等待进一步加工的未封帽器件在密封前应放置在干燥、惰性、受控环境中。可以使用 GJB 548C—2021 方法 5004 提供的替代程序或其他 TRB 批准的替代程序。仅对于 GaAs 器件，采用 GJB 548C—2021 方法 5013。

### E.2.4 恒定加速度

除另有规定外，所有器件应按 GJB 548C—2021 方法 2001 条件 E 仅 Y1 方向进行恒定加速度。当器件的密封周长超过 51mm 或其封装质量超过 5g 时，则可采用方法 2001 条件 D 代替条件 E。如果规定的应力水平低于试验条件 D，则承制方应有数据证明降低应力水平的合理性，并应在承制方的质量保证大纲计划中规定该应力水平。允许的最低应力水平是条件 A。

### E.2.5 老炼

除另有规定外，所有器件均应在不低于最高额定工作温度条件下进行老炼（对以晶圆或芯片交货的器件，对该批器件抽样封装后进行老炼，采用 10(0) 的判据）。对于最高工作温度是以  $T_A$  来表示的器件，应按 GJB 548C—2021 方法 1015 表 1 的规定条件进行老炼。对最高工作温度以  $T_C$  来表示的器件，且环境温度会使器件结温 ( $T_j$ ) 超过  $175^\circ\text{C}$  时，则老炼的环境工作温度可低于  $125^\circ\text{C}$ ，但是应保证  $T_j$  介于  $175^\circ\text{C}\sim 200^\circ\text{C}$  之间，且  $T_C$  等于或大于  $125^\circ\text{C}$ ，试验时间不变。支撑降低老炼环境温度的数据应在有要求时提交给订购方和鉴定机构。

### E.2.6 最终电测试

器件的最终电测试应保证所测器件满足相关详细规范的电特性要求。

### E.2.7 密封(细检漏和粗检漏)试验

应按 4.2 的规定，密封器件进行外引线剪筋和成形后，在温度循环和最终电测试之间按 GJB 548C—2021 中方法 1014 进行细检漏和粗检漏密封试验。

### E.2.8 失效模式

如果进行了预老炼试验，则筛选中可以采用典型失效判据。器件失效模式是指两个或两个以上器件由于相同基本失效机理而引起失效。当采用基于失效模式的接收判据时，应在采购文件中规定。除另有规定外，对每种已确定的失效模式，失效器件数不能超过 5 个。计算时应包括老炼后的最终电测试。

当失效数超过规定的极限范围，老炼批应拒收。由承制方 TRB 选择，拒收批可以重新提交老炼一次，但应满足如下条件：

- a) 失效原因已经确定和评价；
- b) 采取适当和有效的纠正措施，剔除了受失效原因影响的所有器件；
- c) 已采取有效的预防措施。

## E.3 QCI

### E.3.1 概述

承制方应定期进行 QCI，以确保质量、可靠性和性能满足质量保证大纲计划的要求。QML 器件的承制方应采用下述两种 QCI 程序中的一种或其组合通过鉴定机构的认证。这两个 QCI 程序是离线 QCI(方法 1 见 E.3.3)和在线 QCI(方法 2 见 E.3.4)。

注：对某种技术流程来说不是所有的试验都适用(如 B 组 1、3 分组和 D 组试验不适用于晶圆或芯片产品)。承制方的 TRB 应确定已发货的产品完成了所有适用的试验，以保证产品的一致性。

用于 QCI 检验(见 E.3.3 或 E.3.4)的 QML 器件或 SEC 应按 4.2 的规定进行筛选。

### E.3.2 QCI 结果的处理

承制方应向鉴定机构提交 QCI 检验的分析摘要。如果不满足 QCI 要求，TRB 应立即通知鉴定机构，并且把最近一次通过 QCI 与失效的 QCI 之间生产和交货的所有产品视为可疑状态产品。承制方应进行失效分析，找出失效原因，并提出纠正措施方案。TRB 应评估是否召回有可疑的产品，并把评估结论

通知鉴定机构。这条 QML 生产线是否需要重新认证和重新鉴定，则取决于问题的性质和承制方所采取的措施。在下面条款中叙述了 QML 生产线的离线 QCI 程序和在线 QCI 程序。

### E.3.3 离线 QCI(方法 1)

#### E.3.3.1 概述

离线 QCI 应按表 E.1 推荐的周期进行。当鉴定机构批准时，可用 GJB 548C—2021 方法 5005 规定的 QCI 替代本规范 QCI 的要求。每个离线的 QCI 试样应通过离线检验，所有按 QML 要求交货的器件应通过 A、B 和 E(如适用)组检验，C 和 D 组检验可用 SEC 或 QML 器件进行。

E 组检验只用于 RHA 器件(见 3.5.3)，RHA QCI 抽样试验应按已规定的等级进行并符合附录 C 的要求。当采购文件规定时，应完成 E 组中适用的分组试验(见附录 C)。用于 E 组检验的实际器件应组装在合格的外壳中，且在辐射前至少通过 A 组中 25℃ 下 1、7 和 9 分组的试验。

注：如果承制方采取在线控制或 SPC 方法取代 QCI 检验的某项试验方法，承制方可以不进行 QCI 检验中该项试验，但仍有责任使其产品满足本规范和详细规范中规定的所有性能、质量和可靠性要求。凡取代 QCI 的支撑文件应由承制方保留并供鉴定机构审查。

为了区分单项试验或检验组，每个试验组(A、B、C、D、E 组检验)分为若干分组(如 D3 分组、D4 分组)。每个检验组中各分组可以按任何顺序进行，但一个分组内各项试验顺序(B 组 2 分组除外)应按本规范 B、C、D、E 组检验规定的顺序进行。同一检验批中电参数不合格的器件可用于不进行终点电测试分组的试验。

表 E.1 离线 QCI 检验程序(方法 1)<sup>a</sup>

QCI 要求	QCI 样品	试验周期
A 组电试验	实际器件	每个检验批
B 组检验	实际器件	每个检验批
C 组检验	SEC 或实际器件	每三个月
D 组检验	SEC 或实际器件	每六个月
E 组检验	实际器件	每个晶圆批

<sup>a</sup> 每组可以包括若干分组，用以区分单个试验或试验组合。

#### E.3.3.2 A 组检验

A 组检验是对每个检验批进行，并应包括器件规定的电参数的测试。A 组中各分组可以以任意顺序进行。

#### E.3.3.3 B 组检验

B 组检验应对每个检验批进行，并应针对每个已检验合格的封装类型和引线镀涂。B 组检验应包括对规定器件等级进行的机械和环境试验。应在质量保证大纲计划中规定重新提交检验的程序。对可焊性试验，抽样方案至少应按 GJB 548C—2021 方法 5005 的规定，允许失效数为 0。

#### E.3.3.4 C 组检验

C 组检验应包括与芯片有关的试验，周期性进行。应在质量保证大纲计划中规定重新提交检验的程序。如果 C 组终点电测试是在实际器件上进行，则应在相关详细规范中规定 C 组终点电测试要求。

#### E.3.3.5 D 组检验

D 组检验应包括与封装有关的试验，周期性进行。应在质量保证大纲计划中规定重新提交检验的程序。如果 D 组终点电测试是在实际器件上进行，则应在相关详细规范中规定 D 组终点电测试要求。

#### E.3.3.6 E 组检验

适用时，E 组检验应对每个晶圆批进行。试验内容应包括 RHA 试验。PIPL、瞬态和 SEP 响应(当适用时)以及试验条件等均应在相关详细规范中规定。

#### E.3.3.7 C、D 组(E 组适用时)终点电测试

终点电测试和其他规定的电测试应对每一试验样品在完成分组中所有其他规定试验后进行。终点电

测试的试验极限值应与 A 组检验相应分组的试验极限值相同。对 E 组检验的终点电测试应在详细规范中规定。任何附加的终点电测试可由承制方自行决定。

#### E.3.3.8 离线 QCI 样品处理

所有满足本规范和相关详细规范要求的用做离线 QCI 试验的样品，以及进行破坏性试验的样品、试验的失效样品都不能作为可接收的 QML 产品，按合同或订单交货。然而，可以根据使用方的要求，将这些器件隔离并做出明显标识，以避免其误为可接收产品。从通过质量保证检验的试验批中抽取的样品器件，如果已提交进行 B、C 和 D 组检验规定的机械或环境试验，只要证明这些试验是非破坏性的，并且通过相应详细规范规定的最终电测试，则可以按合同或定单交货。

#### E.3.4 在线 QCI 试验(方法 2)

##### E.3.4.1 概述

在线控制试验应采用已批准的 SEC 或 QML 器件进行。在线控制试验计划应指出如何在 SPC 或工艺控制下满足 A、B、C、D、E 组检验。

##### E.3.4.2 A 组检验

A 组检验应相应方法用实际器件通过在线检验进行。

##### E.3.4.3 C 组检验

C 组检验应按质量管理计划中 TRB 规定的周期用 SEC 进行。

#### E.3.5 试验的优化

当可以保证本规范规定的所有性能、质量和可靠性要求时，承制方可采用最佳商业实践优化试验。只要至少满足下列条件，QML 承制方可以简化、修改或取消本规范规定的任一项筛选或 QCI 试验。

- a) 对试验结果十分重要的试验点(称试验关键节点)已确定，且按 GJB 3014 进行控制；
- b) 试验关键节点已显示有足够能力保证低的产品缺陷率；
- c) 在试验关键节点可识别因素已得到了解和控制；
- d) 对器件长期可靠性无影响或已得到改进；
- e) 保持工艺和交货产品的低缺陷率；
- f) 失控条件下的测量结果和采取的改进措施已被记录，且数据保留的时间符合本规范数据保持的要求；
- g) 应在承制方文件中明确试验优化重新确认的方法和频次。

承制方应维持已建立的工艺控制，并评估在关键节点可能存在的任何失控条件对质量与可靠性产生的影响。承制方还应评估任何优化试验与反馈的任何现场失效之间的关系。如有关系，则应采取相应的纠正措施，并作为 TRB 状况报告的一部分上报。不论试验如何修改，承制方提供的产品应能通过本规范规定的筛选或 QCI 试验。作为 QML 体系和用户要求，承制方应将筛选和离线试验的变化通知用户。承制方应保留这些信息，并通知鉴定机构。

附录 F  
(规范性附录)  
宇航应用

### F.1 范围

本附录是对本规范和其他适用的附录中关于宇航级器件的补充要求。承制方的工艺可以包括特定和改进的工艺技术，从而生产等效或更高质量的产品。更改需要经过鉴定机构和航天用户主管部门共同的评审，通过后由鉴定机构批准。本附录的目的是提供一个经证实的基线，它包括详细的筛选和 QCI 程序。

承制方应证明其过程控制体系至少能获得本附录规定的同样质量等级的产品。按本附录生产的产品预计用于航天应用。

### F.2 要求

#### F.2.1 通则

按本附录供货的器件应根据已批准的基线和本附录适用要求进行生产和试验。如果承制方提供足够的证据证明生产线是可控的，并且实施了相应的控制措施。通过 TRB 和鉴定机构批准，QML V 级/Y 级器件的筛选和 QCI 可以修改。这些变化不能影响相关详细规范中规定的热、机械或电性能参数，以上参数会影响产品的形态、配合、器件功能或 RHACL (适用时)。承制方质量保证大纲计划的重要更改应通知航天用户主管部门及用户。承制方应将任何优化工艺的变化报鉴定机构，鉴定机构与航天用户主管部门共同根据支撑数据确认更改。在实施优化前，应得到鉴定机构的书面认可。加有 RHA 标志的 V 级/Y 级器件应满足表 C.1 的要求。

当用户的采购文件(订购单)有规定时，则订购方可以：

- a) 要求在基线工艺、程序或试验作重要更改前得到通知。
- b) 要求对晶圆(未经探针测试)或封装器件(TCV、SEC 或实际器件)进行独立的验证。
- c) 要求随器件提供筛选和 QCI 的检验数据摘要。

#### F.2.2 优先顺序

当本附录的要求和其他引用文件有矛盾时，优先顺序如下：

- a) 采购文件(订购单)；
- b) 适用的相关详细规范；
- c) 本附录；
- d) 本规范；
- e) 本规范第 2 章中所列出的标准。

注：采购文件可以规定额外的要求，但不应减少或放弃本附录的任何要求。

#### F.2.3 生产线审核评审

用于航天系统的半导体集成电路的生产线的审核应由鉴定机构、航天用户主管部门组成联合审查组进行审查，必要时邀请用户代表参加。

#### F.2.4 制造验证

当有规定时，新技术的制造确认程序应包括器件在  $-55^{\circ}\text{C}\sim 125^{\circ}\text{C}$  (或相关详细规范中规定的最高、最低温度)下 DC、AC 和全功能电参数(适用时)的表征。承制方根据产品特性表征试验(每 1000h 测量全温电参数，并记录测量数据)确定新技术的产品寿命试验。特性表征也包括潜在失效机理和风险减降的全面评估，以及激活能评估和电压、温度、频率等应力加速因子的评估，并确定长期失效率。可根据失效机理和激活能修改寿命试验方法(GJB 548C—2021 方法 1016 可作为达到在  $65^{\circ}\text{C}\leq T_j\leq 95^{\circ}\text{C}$  下五年

工作寿命目标的指南，承制方应确定其器件的最坏情况)。附录 A 和附录 B 中包括表征的附加要求，也是对 V 级/Y 级器件的要求。

#### F. 2.5 设计验证

当有规定时，应提供器件全功能的 VHDL 模型。

#### F. 2.6 器件识别号 (PIN)

每一个 V 级/Y 级 QML 器件应打上等级标志“V”或“Y”。

#### F. 2.7 序列号

筛选试验中在第一次需要记录电参数测试数据前，应对 V 级/Y 级器件的检验批的每一个器件按连续数字顺序编号。

#### F. 2.8 可追溯性

对 V 级/Y 级器件，应保存检验批的记录使器件能从序列号追溯到晶圆批，而当 E 组任一分组检验(见表 C.1)是对每一晶圆进行时，则应能追溯到晶圆。

#### F. 2.9 新技术

新技术是承制方先前从未在航天应用中表征过或鉴定过的器件/产品族、材料或工艺。针对已有器件，出现表 D.1 中的重要更改时，承制方应与鉴定机构评估这种变化是否属于 3.4.1.2 中的新技术，然后再确定鉴定检验方案。

#### F. 2.10 封装的综合性验证试验方案 (PIDTP)

将非传统组装/封装工艺用于宇航应用时，必须在封装设计开始时，将可制造性、试验、质量和可靠性等问题在 PIDTP 中予以规定。与航天用户主管部门确认后，PIDTP 应由鉴定机构批准。需要该计划的技术是：

- a) 非气密封装(例如，Y 级)；
- b) 倒装焊组装；
- c) 焊料型引出端。

采用这些技术的器件应在 PIDTP 中细化每个技术要素。

#### F. 2.11 焊料引出端型器件

采用焊料引出端的器件(例如，BGA 或 CGA)应达到本附录和其他附录的适用要求，并且列入 PIDTP。

#### F. 2.12 组装材料

BGA 和 CGA 封装材料包括焊球、凸点以及焊柱，应在相关详细规范和质量保证大纲计划规定。适用时，有机材料应在 PIDTP 中规定。

#### F. 2.13 潮湿敏感度等级 (MSL)

Y 级非气密器件对潮气敏感，在操持、包装以及贮存都应正确处理，避免在回流焊组装或返修期间引起潜在损伤。承制方应进行潮湿敏感度等级 (MSL) 试验。

### F. 3 质量保证规定

#### F. 3.1 V 级/Y 级器件的筛选

除本规范规定的筛选试验外，应增加下列筛选项目。其删减或更改应得到鉴定机构的批准。

- a) 非破坏性键合拉力 (NDBF) 应按 GJB 548C—2021 方法 2023 或经批准认证过的替代方法对每个互连点进行。如需要，可选用在键合前对键合相关部分(如键合区和键合柱)进行 100% 的目检，以作为替代方法的一部分。对倒装焊器件，NDBF 不要求。
- b) 粒子碰撞噪声检测 (PIND) 应按 GJB 548C—2021 方法 2020 条件 A 对每个器件进行。对没有空腔的器件，如 Y 级或下填料的倒装焊器件，PIND 不适用。
- c) X 射线检查应按 GJB 548C—2021 中方法 2012 对每个器件进行。对于扁平封装和无引线片式载体中在四边有金属引出端的封装形式只要求一个方向。

- d) 倒装焊的 C—SAM 检查:
  - 1) 应按 GJB 548C—2021 方法 2030 对每个倒装焊器件进行 C—SAM 检验。
  - 2) 当热沉或盖板粘接到倒装焊芯片背面时, 应按 GJB 548C—2021 方法 2030 对每个倒装焊器件进行 C—SAM 检验。
- e) 对 Y 级非气密器件, 密封试验(GJB 548C—2021 方法 1014) 不适用。
- f) 老炼应按 GJB 548C—2021 中方法 1015 对每个器件进行, 条件是 125℃, 240h。对某一器件型号, 如果同一器件的连续三个生产批, 经过 240h 老炼后都达到了规定的 PDA, 老炼时间可从 240h 降到 160h。但要求这三个生产批的芯片应分别来源于三个不同的晶圆批。对所有发生在三个连续老炼批中失效器件的充分分析证明, 没有反复出现固有可靠性问题的系统性失效模型, 否则应延长老炼的时间。其他老炼条件可由宇航级审查小组审批。承制方的老炼程序(包括批失效的处理)应包括处理失效纠正措施, 并由审查小组批准。PDA 值应按 GJB 548C—2021 方法 5004 中 S 级的规定。经鉴定机构批准后, 静态老炼可以由高温反偏老炼替代。而且, GJB 548C—2021 方法 1015 中老炼寿命时间—温度对应关系表可以用于确定反偏老炼的时间和温度。
- g) 晶圆批验收试验按 GJB 548C—2021 中方法 5007 的规定, 或采用替代方法, 但应保证每个晶圆批生产的 V 级/Y 级器件达到 GJB 548C—2021 方法 5007 规定的最低要求。

### F.3.2 V 级/Y 级焊料引出端器件的筛选

对 V 级/Y 级焊料引出端器件的额外筛选要求如下, 其修改或删除应得到鉴定机构的批准。

BGA 器件组装后的筛选老炼试验可以在植球前进行。应在植球后进行三温电测试。

CGA 器件组装后的筛选(包括电测试和老炼)可以在植柱前进行。应在植柱前进行三温电测试。

植柱后, 应至少进行 25℃静态电测试(A1 分组)和目检, 证明在植柱工艺过程中未引入电/机械损伤。目检按 GJB 548C—2021 方法 2009 的规定。

### F.3.3 V 级/Y 级器件的 QCI

除本规范规定的 QCI 试验外, 应增加下列要求, 下列要求不能代替本规范中常规 QCI 要求:

- a) A 组检验: 应采用实际器件对每个供货批完成 A 组(表 3)电测试。当某批少于 116 个器件, 则应 100%测试, 允许失效数为零。如果某一器件由于试验设备的问题或操作者失误造成 A 组参数不合格, 应确定并记录失效原因, 并采取相应的纠正措施, 该措施也应记录。当采用 116(0)或 100%零失效抽样方案对失效试验的参数重新检测后, 受影响的这一批可以重新提交。如果某一器件的 A 组失效是由于筛选中未测试的参数, 那么, 在对该失效参数进行 100%筛选并用 116(0)或 100%零失效抽样方案重新进行失效分组的检验之后, 该批器件才可被接收。任何来自二次筛选的失效应记入批不合格的总百分数内。PDA 应按照表 3 中 V 级/Q 级器件的要求进行。

当满足下面条件, 可不要求进行 A 组电测试:

- 1) 100%筛选试验(见表 1)的最终电测试包括了 A 组要求的所有电测试。
- 2) 测试工装和测试条件已经由注册质量监督员验证认可, 而不是由试验操作员认可。
- 3) 失效分析表明没有涉及普遍性的或批次性的可靠性问题。

注: 不进行专门的 A 组测试并不代表不满足 F.2.1c) 的数据要求。

- b) B 组检验: 应采用实际器件进行 B 组(表 2)的试验。器件的空外壳或电参数不合格的器件可用作为 B1 和 B3 分组试验的样品。经过 100%筛选试验电参数不合格而剔除的器件可作为 B2 组试验的样品。电参数不合格器件或器件的空外壳应和该生产批经过相同试验条件的筛选过程。TRB 应确定试验效果没有受到影响。TRB 应判断这些试验是否符合要求。

对 V 级/Y 级器件的额外要求如下:

- 1) 对激光打标器件不要求耐溶剂性试验。

- 2) 带有热沉/盖板的倒装焊封装器件要求进行盖板剪切或盖板扭矩试验。承制方应制定盖板剪切试验程序并经鉴定机构批准。盖板扭矩试验应按 GJB 548C—2021 方法 2024 的规定进行。
  - 3) 焊料引出端型器件：BGA 器件应按 GJB7677 的规定进行焊球剪切和焊球拉脱试验；CGA 器件应按 GB/T34679 的规定进行焊柱拉力试验。
- c) C 组检验：寿命试验应满足下述条款中的一条：
- 1) 寿命试验应按判据 22(0)，2000h，125℃或按方法 1015 等效达到 44000 器件小时。对批量大于 200 的检验批，采用实际器件；对批量小于或等于 200 的检验批，应按判据 22(0)，抽取 5 个器件或批量的 10%(取其大者)，其余样品为 SEC。如果具有此前三个月内的 SEC 通过 C 组检验的数据，可不使用 SEC 补充样品数量。SEC 应和该生产批器件的生产条件相同，且间隔时间尽可能短，最长间隔时间不应超过三个月。  
注：对 ASIC 或 SoC，样品大小可采用 5 个实际器件，不足样品用 SEC 替代。
  - 2) C 组寿命试验应按表 4 在每个晶圆批的初始生产批的实际器件上进行。当下面所有条件满足，则该晶圆批以后的生产批不要求作 C 组寿命试验：
    - (a) 后续生产批所用的晶圆与初始所用的晶圆是同一晶圆批。
    - (b) 初始生产批剩余的晶圆和/或芯片贮存在有盖的充干氮容器中或等效受控的容器。
    - (c) 自初始晶圆批完成 C 组试验以后，组装工艺没有发生主要更改。
- d) D 组检验：用代表品种外壳族进行封装技术表征试验(见表 B.3)和初始生产批进行的 D 组试验，应与本规范和质量保证大纲计划一致。外壳族是指一组外壳型号，这些外壳型号具有相同的封装结构(如：BGA、CGA)、相同的材料类型(如：Al、B<sub>2</sub>O<sub>3</sub>)、相同的外壳制造工艺(如：单层、多层)、相同的焊球(凸点)或焊柱节距，相同的组装技术(如：密封材料和类型、焊球粘接、下填料、焊料凸点或引线键合方法和引线尺寸、芯片粘接方法和材料)。当组装/封装技术有重要更改时，应进行适用的 D 组试验，并且达到 B.2.3.4 的规定。
- e) E 组检验：应按表 C.1 的要求进行 E 组检验。有规定时，MOS 器件应在电离辐射(总剂量)后进行时间相关效应的试验。当规定进行 100%辐射门锁筛选试验时，PDA 值应取 5%或取 1 个器件(取较大者)。用作 E 组试验的器件应通过 A 组电测试。经鉴定机构批准后，可以采用替代表 C.1 的程序。

附录 G  
(资料性附录)  
统计抽样、试验与检验程序

### G.1 范围

本附录的内容包括器件所用的统计抽样和鉴定程序。

### G.2 定义和符号

#### G.2.1 定义

下列定义适用于所有的统计抽样程序。

- a) 样本大小序列  
样本大小序列按如下递降顺序排列：  
50, 30, 20, 15, 10, 7, 5, 3, 2, 1.5, 1, 0.7, 0.5, 0.3, 0.2, 0.15, 0.1。
- b) 加严检验  
指使用样本大小中小于原规定值的下一个样本大小来进行检验。
- c) 接收判定数(c)  
指与所选择样本大小有关的一个整数，该值决定了该样本大小所允许的最大不合格品数。
- d) 拒收判定数(r)  
接收判定数加 1。

#### G.2.2 符号

下列符号适用于所有的统计抽样程序。

- a) C——接收判定数；
- b) R——拒收判定数。

### G.3 统计抽样程序和抽样表一批允许不合格品率(LTPD)法

#### G.3.1 概述

采用本附录规定的 LTPD 方法制订的抽样方案，将以很高的置信度保证不合格品率大于规定的 LTPD 值的批不会被接收。本附录所规定的程序对所有的 QCI 均适用。

#### G.3.2 样品的选择

样品应从检验批或检验子批中随机抽取。在连续生产的情况下，承制方可以在生产期间定期地抽取样品，其条件是抽取样品的产品应满足批组成的各项要求。

#### G.3.3 不合格

一个器件在某分组的一项或多项试验中失效，则应视作一个不合格。

#### G.3.4 单批抽样法

应从单个检验批累积 QCI 的数据(样本大小及检验到的不合格品数)，以证明其是否符合各分组的判据。

#### G.3.5 样本大小

每个分组所需的样本大小应从表 G.1 或表 G.2 中确定，并应满足规定的 LTPD 值要求。承制方可以选取比所需样本大小更多的样品，但允许的不合格品数不应超过与表 G.1 或表 G.2 上所选定的样本大小相对应的合格判定数。

在表 G.2 中，用来确定样本大小的 LTPD 值，应是最接近实际批量的那一批量栏内所列出的那个 LTPD 值。然而，如果实际的批量在表中所列的两个批量之间，则承制方可自行决定采用上述两个批量

中的任何一个。如果表 G.2 中在合适的批量栏内，并未包含等于或小于规定的那个 LTPD 值，则应采用 100% 检验。在表 G.2 中，应采用相应批量栏中数值上最接近规定值的 LTPD 值来确定样本大小。

#### G.3.6 接收程序

在进行第一次抽样时，应首先选定一个合格判定数，并根据规定的 LTPD 值抽取相应数量的样品（见 G.3.2）进行试验，如果从初始样本中所观察到的不合格品数少于或等于预先选定的合格判定数，则该批应被接收；如果所观察到的不合格品数超过了选定的合格判定数，则可追加样本一次（追加后样本总量应符合 G.3.7 规定）。对给定检验批的某给定分组检验时，第一次抽样中所使用的抽样表（表 G.1 或表 G.2）应在同一批和每一提交批的同一分组继续抽样时加以使用。

#### G.3.7 追加样本

承制方可以给初始样本追加一定数量的样品，但对任何一个分组，只能追加一次，且只限于初始样本（即不适用于初始失效后的重新提交批），追加的样品应经受该分组内的所有各项试验，样本总量（初始样本加上追加样本）应根据表 G.1 或表 G.2 所选的新的合格判定数来确定。

#### G.3.8 多重判据

当用多种判据来考核样本时，分组中的所有判据都应用来考核分组的全部样本。在表 G.1 中，合格判定数应是相应的 LTPD 栏内与小于或等于所用样本大小的最大样本相对应的合格判定数。在表 G.2 中，合格判定数是相应的批量栏内与所用样本大小所规定的 LTPD 相对应的合格判定数。

#### G.3.9 百分之百检验

允许承制方对那些非破坏性分组中的任何一个或所有分组进行百分之百的检验，如果该检验所得到的不合格品率超过了规定的 LTPD 值，则应认为该批不合格。百分之百检验过的批在重新提交时，也只能进行百分之百的检验，而且还应满足加严检验的 LTPD 值的要求。

#### G.3.10 加严检验

加严检验应采用序列  $(1, 1.5, 2, 3, 5, 7) \times 10^n$  ( $n$  为整数) 中原来规定值的下一个 LTPD 值为判据来进行检验。

表 G.1 LTPD 抽样方案

最大允许不合格品率 (样本大小 序列)	最小样本大小 (寿命试验要求的器件小时数应乘以 1000)										0.1	0.15	0.2	0.3	0.5	0.7	1	1.5	2	3	5	7	10	15	20	30	50							
	接收判定数 (c) (r=c+1)	2303 (0.002)	1534 (0.003)	1152 (0.005)	767 (0.007)	461 (0.01)	328 (0.02)	231 (0.02)	153 (0.03)	116 (0.04)																		76 (0.07)	45 (0.11)	32 (0.16)	22 (0.23)	15 (0.34)	11 (0.46)	8 (0.64)
0	2303 (0.002)	1534 (0.003)	1152 (0.005)	767 (0.007)	461 (0.01)	328 (0.02)	231 (0.02)	153 (0.03)	116 (0.04)	76 (0.07)	45 (0.11)	32 (0.16)	22 (0.23)	15 (0.34)	11 (0.46)	8 (0.64)	5 (1.03)	2303 (0.002)	1534 (0.003)	1152 (0.005)	767 (0.007)	461 (0.01)	328 (0.02)	231 (0.02)	153 (0.03)	116 (0.04)	76 (0.07)	45 (0.11)	32 (0.16)	22 (0.23)	15 (0.34)	11 (0.46)	8 (0.64)	5 (1.03)
1	3891 (0.009)	2592 (0.013)	1946 (0.018)	1296 (0.027)	778 (0.045)	555 (0.06)	390 (0.09)	258 (0.14)	195 (0.18)	129 (0.28)	77 (0.46)	55 (0.65)	38 (0.94)	25 (1.4)	18 (2.0)	13 (2.7)	8 (4.4)	3891 (0.009)	2592 (0.013)	1946 (0.018)	1296 (0.027)	778 (0.045)	555 (0.06)	390 (0.09)	258 (0.14)	195 (0.18)	129 (0.28)	77 (0.46)	55 (0.65)	38 (0.94)	25 (1.4)	18 (2.0)	13 (2.7)	8 (4.4)
2	5323 (0.015)	3547 (0.022)	2662 (0.031)	1773 (0.045)	1065 (0.080)	759 (0.11)	533 (0.15)	354 (0.23)	266 (0.31)	176 (0.46)	105 (0.78)	75 (1.1)	52 (1.6)	34 (2.24)	25 (3.4)	18 (4.5)	11 (7.4)	5323 (0.015)	3547 (0.022)	2662 (0.031)	1773 (0.045)	1065 (0.080)	759 (0.11)	533 (0.15)	354 (0.23)	266 (0.31)	176 (0.46)	105 (0.78)	75 (1.1)	52 (1.6)	34 (2.24)	25 (3.4)	18 (4.5)	11 (7.4)
3	6681 (0.018)	4452 (0.031)	3341 (0.041)	2226 (0.062)	1337 (0.10)	953 (0.14)	668 (0.20)	444 (0.31)	333 (0.41)	221 (0.62)	132 (1.0)	94 (1.6)	65 (2.1)	43 (3.2)	32 (4.4)	22 (6.2)	13 (10.5)	6681 (0.018)	4452 (0.031)	3341 (0.041)	2226 (0.062)	1337 (0.10)	953 (0.14)	668 (0.20)	444 (0.31)	333 (0.41)	221 (0.62)	132 (1.0)	94 (1.6)	65 (2.1)	43 (3.2)	32 (4.4)	22 (6.2)	13 (10.5)
4	7994 (0.025)	5327 (0.037)	3997 (0.049)	2663 (0.074)	1599 (0.12)	1140 (0.17)	798 (0.26)	531 (0.37)	398 (0.50)	265 (0.75)	158 (1.3)	113 (1.8)	78 (2.6)	52 (3.9)	38 (5.3)	27 (7.3)	16 (12.3)	7994 (0.025)	5327 (0.037)	3997 (0.049)	2663 (0.074)	1599 (0.12)	1140 (0.17)	798 (0.26)	531 (0.37)	398 (0.50)	265 (0.75)	158 (1.3)	113 (1.8)	78 (2.6)	52 (3.9)	38 (5.3)	27 (7.3)	16 (12.3)
5	9275 (0.028)	6181 (0.042)	4638 (0.056)	3090 (0.085)	1855 (0.14)	1323 (0.20)	927 (0.28)	617 (0.42)	462 (0.57)	308 (0.85)	184 (1.1)	131 (2.0)	91 (2.5)	60 (4.4)	45 (6.0)	31 (8.4)	19 (13.8)	9275 (0.028)	6181 (0.042)	4638 (0.056)	3090 (0.085)	1855 (0.14)	1323 (0.20)	927 (0.28)	617 (0.42)	462 (0.57)	308 (0.85)	184 (1.1)	131 (2.0)	91 (2.5)	60 (4.4)	45 (6.0)	31 (8.4)	19 (13.8)
6	10533 (0.031)	7019 (0.047)	5267 (0.062)	3509 (0.093)	2107 (0.115)	1506 (0.22)	1054 (0.31)	700 (0.47)	528 (0.62)	349 (0.94)	209 (1.6)	149 (2.2)	104 (4.2)	68 (4.9)	51 (6.6)	35 (9.4)	21 (15.6)	10533 (0.031)	7019 (0.047)	5267 (0.062)	3509 (0.093)	2107 (0.115)	1506 (0.22)	1054 (0.31)	700 (0.47)	528 (0.62)	349 (0.94)	209 (1.6)	149 (2.2)	104 (4.2)	68 (4.9)	51 (6.6)	35 (9.4)	21 (15.6)
7	11771 (0.034)	7845 (0.051)	5886 (0.067)	3922 (0.101)	2355 (0.17)	1680 (0.24)	1178 (0.34)	783 (0.51)	589 (0.67)	390 (1.0)	234 (1.7)	166 (2.4)	116 (3.5)	77 (5.3)	57 (7.2)	39 (10.2)	24 (16.6)	11771 (0.034)	7845 (0.051)	5886 (0.067)	3922 (0.101)	2355 (0.17)	1680 (0.24)	1178 (0.34)	783 (0.51)	589 (0.67)	390 (1.0)	234 (1.7)	166 (2.4)	116 (3.5)	77 (5.3)	57 (7.2)	39 (10.2)	24 (16.6)
8	12995 (0.036)	8660 (0.054)	6498 (0.072)	4329 (0.108)	2599 (0.10)	1854 (0.25)	1300 (0.36)	864 (0.54)	648 (0.72)	431 (1.1)	258 (1.8)	184 (2.6)	128 (3.7)	85 (5.6)	63 (7.7)	43 (10.9)	26 (18.1)	12995 (0.036)	8660 (0.054)	6498 (0.072)	4329 (0.108)	2599 (0.10)	1854 (0.25)	1300 (0.36)	864 (0.54)	648 (0.72)	431 (1.1)	258 (1.8)	184 (2.6)	128 (3.7)	85 (5.6)	63 (7.7)	43 (10.9)	26 (18.1)
9	14206 (0.038)	9468 (0.057)	7013 (0.077)	4733 (0.114)	2842 (0.19)	2027 (0.27)	1421 (0.38)	945 (0.58)	709 (0.77)	471 (1.2)	282 (1.9)	201 (2.7)	140 (3.9)	93 (6.0)	69 (8.1)	47 (11.5)	28 (19.4)	14206 (0.038)	9468 (0.057)	7013 (0.077)	4733 (0.114)	2842 (0.19)	2027 (0.27)	1421 (0.38)	945 (0.58)	709 (0.77)	471 (1.2)	282 (1.9)	201 (2.7)	140 (3.9)	93 (6.0)	69 (8.1)	47 (11.5)	28 (19.4)
10	15407 (0.040)	10268 (0.060)	7704 (0.080)	5133 (0.120)	3082 (0.20)	2199 (0.28)	1541 (0.40)	1025 (0.60)	770 (0.80)	511 (1.2)	306 (2.0)	218 (2.9)	152 (4.1)	100 (6.3)	75 (8.4)	51 (12.1)	31 (19.9)	15407 (0.040)	10268 (0.060)	7704 (0.080)	5133 (0.120)	3082 (0.20)	2199 (0.28)	1541 (0.40)	1025 (0.60)	770 (0.80)	511 (1.2)	306 (2.0)	218 (2.9)	152 (4.1)	100 (6.3)	75 (8.4)	51 (12.1)	31 (19.9)

注 1: 样本大小是根据泊松指数二项极限计算的。

注 2: 括号内给出了为保证平均每 20 批中有 19 批被接收所需的最低质量水平(约等于 APL), 仅供参考。

注 3: 为保证不合格率等于规定的 LTPD 的批不被接受(置信度 90%)而进行试验所需的最小样本大小(一次抽样)。

表 G.2 批量为 200 或 200 以下的小批量超几何抽样方案  
(N=批量, n=样本大小, c=合格判定数)

N	10	20	30	40	50	60	80	100	120	150	160	200
c=0												
n	AQL LTPD	AQL LTPD	AQL LTPD	AQL LTPD	AQL LTPD	AQL LTPD	AQL LTPD	AQL LTPD	AQL LTPD	AQL LTPD	AQL LTPD	AQL LTPD
2	2.2 65	2.5 66	2.5 67	2.5 67	2.5 67	2.5 68	2.5 68	2.5 68	2.5 68	2.5 68	2.5 68	2.5 68
4	1.2 36	1.2 40	1.2 42	1.2 42	1.3 42	1.3 43	1.3 43	1.3 43	1.3 43	1.3 43	1.3 44	1.2 44
5	1.0 29	1.0 33	1.0 34	1.0 35	1.0 35	1.0 35	1.0 36	1.0 36	1.0 37	1.0 37	1.0 37	1.0 37
8	0.5 15	0.6 20	0.6 22	0.6 23	0.6 23	0.6 23	0.6 24	0.7 24	0.7 24	0.7 24	0.6 24	0.7 25
10		0.4 15	0.5 17	0.5 19	0.5 19	0.5 19	0.5 20	0.5 20	0.5 20	0.5 20	0.5 20	0.5 20
16		6.9	0.25 10	0.25 11	0.3 11	0.3 12	0.3 12	0.3 13	0.3 13	0.3 13	0.3 13	0.3 13
20			0.2 6.8	0.2 8.0	0.25 8.7	0.25 9.0	0.25 9.4	0.25 10	0.25 10	0.25 10	0.25 10	0.25 10
25			0.15 4.3	0.15 5.7	0.2 6.4	0.2 6.9	0.2 7.4	0.2 7.5	0.2 7.6	0.2 7.7	0.2 7.8	0.2 7.9
32				0.1 3.7	0.1 4.4	0.1 5.0	0.1 5.5	0.10 5.9	0.15 6.0	0.15 6.2	0.15 6.3	0.15 6.3
40					0.1 3.0	0.1 3.4	0.1 4.0	0.1 4.5	0.1 4.6	0.1 4.9	0.1 5.0	0.1 5.0
50						2.3	0.1 2.9	0.10 3.3	0.1 3.5	0.10 3.7	0.10 3.7	0.10 3.9
64							0.08 1.7	0.08 2.2	0.08 2.5	0.08 2.7	0.08 2.8	0.08 2.9
80								0.07 1.5	0.07 1.7	0.07 2.0	0.07 2.1	0.07 2.2
100									0.05 1.1	0.05 1.5	0.05 1.5	0.05 1.7
125										0.04 0.8	0.04 0.9	0.04 1.2
128										0.04 0.8	0.04 0.9	0.04 1.1
160										0.04 0.8	0.04 0.9	0.03 0.7
c=1												
2	27 95	24 95	24 95	23 95	23 95	23 95	23 95	23 95	23 95	22 95	22 95	22 95
4	15 62	12 66	12 66	11 67	11 67	10 67	10 67	10 67	10 67	9.8 67	9.7 67	9.7 67
5	13 51	10 55	8.8 56	8.5 57	8.4 57	8.1 58	7.9 58	7.6 57	7.5 58	7.5 58	7.5 58	7.5 58
8	11 28	7.2 35	6.2 38	5.8 38	5.4 39	5.0 39	4.7 39	4.5 39	4.3 39	4.3 40	4.3 40	4.2 40
10		6.2 30	5.0 30	4.6 31	4.2 32	4.2 32	4.2 32	3.9 33	3.5 33	3.3 33	3.3 33	3.3 33
16		5.6 15	4.2 18	3.8 18	3.4 20	3.0 20	2.9 21	2.6 21	2.5 21	2.3 21	2.3 22	2.2 22
20			4.0 13	3.2 15	2.8 16	2.5 16	2.4 16	2.3 16	2.1 17	2.0 17	2.0 17	2.0 18
25			3.8 9.2	3.1 11	2.5 12	2.2 13	2.0 13	1.8 13	1.7 13	1.6 14	1.6 14	1.8 14
32				3.1 7.4	2.4 8.2	2.1 9.0	1.8 9.9	1.6 10	1.5 10.5	1.4 11	1.3 11	1.3 11
40					2.4 5.9	2.1 6.8	1.6 7.6	1.4 7.8	1.3 8.2	1.2 8.3	1.2 8.4	1.1 8.6

表 G.2 (续)

N	10	20	30	40	50	60	80	100	120	150	160	200
50						1.7 4.6	1.4 5.6	1.2 6.1	1.2 6.4	1.0 6.5	0.9 6.7	
64							1.3 3.8	1.1 4.4	1.0 4.7	0.8 5.0	0.8 5.0	
80								1.1 3.0	1.0 3.4	0.8 3.7	0.7 3.8	
100									0.9 2.5	0.7 2.8	0.7 2.8	
125										0.7 1.9	0.7 2.0	
128										1.7 0.7	0.7 1.9	0.5 2.2
160												0.5 1.5
c=2												
4	33 82	28 83	27 84	27 85	27 85	26 85	26 85	26 86	26 86	25 86	25 86	25 86
5	27 69	23 73	21 74	20 74	20 74	20 75	20 75	19 75	19 75	19 75	19 75	19 75
8	22 42	15 49	14 49	13 52	13 52	13 52	12 53	12 53	12 53	11 53	11 53	11 53
10		13 39	11 42	11 42	10 43	10 43	9.6 43	9.2 44	9.1 44	8.9 44	8.9 44	8.7 44
16		11 22	8.6 25	6.9 27	6.8 27	6.4 27	6.0 28	6.0 29	5.9 29	5.9 29	5.7 29	5.5 30
20			7.7 19	6.2 21	5.9 22	5.6 22	5.1 23	4.8 23	4.8 23	4.6 23	4.5 24	4.5 24
25			7.4 13	6.0 16	4.9 17	4.5 17	4.3 18	4.1 18	3.9 18	3.7 18	3.7 19	3.7 19
32				5.5 11	4.8 12	4.3 13	3.6 14	3.4 14	3.2 14	3.0 14.5	3.0 15	2.9 15
40					4.6 8.9	3.9 9.8	3.1 11	2.8 12	2.6 12	2.4 12	2.4 12	2.3 12
50						3.5 6.9	2.8 8.1	2.4 8.4	2.3 8.6	2.1 9.0	2.1 9.3	2.0 9.5
64							2.6 5.7	2.2 6.2	2.0 6.6	1.8 7.1	1.7 7.1	1.6 7.4
80								2.1 4.5	1.8 4.9	1.6 5.4	1.5 5.4	1.4 5.6
100									1.8 3.5	1.4 3.9	1.4 4.0	1.2 4.4
125										1.4 2.8	1.3 2.9	1.1 3.3
128										1.4 2.6	1.3 2.9	1.1 3.2
160												1.1 2.3
<p>表D.2给出了若干一次抽样方案(合格判定数、样本大小和批量)相对应的AQL及LTPD值,该表有如下特点:</p> <p>a) 批量为200或200以下的抽样方案是根据超几何分布(精确理论)计算出来的。</p> <p>b) 抽样方案的AQL定义为:在该方案下,批不合格品率等或小于AQL值的批具有95%的接收概率。</p> <p>c) 抽样方案的LTPD定义为:在该方案下,批不合格品率等或小于LTPD值的批具有90%的接收概率。</p> <p>d) 样本大小和批量的序列是以它们各自列排在前面的数字乘以2或乘以5的乘积。</p>												

## 附录 H

(资料性附录)

## 载带自动焊(TAB)集成电路的控制要求

## H.1 范围

本附录规定了载带自动焊集成电路的要求。为了生产符合要求的载带自动焊(TAB)集成电路,规定了设计导则、在线控制、筛选和 QCI 以及通用工艺指南。

## H.2 要求

## H.2.1 标志

标志应按相关详细规范和适用方法的规定。下列所述可作为指导:标志可采用油墨、激光标志或在引线框架载带的铜板中刻蚀。油墨标志可在老炼前或老炼后进行。油墨标志应经受耐溶剂性试验(GJB 548C—2021 方法 2015)。无论是油墨标志还是载带设计标志,下述内容应包含在每个器件上:

- a) 载带切割区域上(此部分保留在微电路上):
  - 1) 承制方名称或代码;
  - 2) 检验批日期代码。
- b) 下列条款要求在每个器件上标志,由承制方选择位置在载带的非切开区、独立的器件载体或载带的切开区:
  - 1) 器件识别号(PIN);
  - 2) ESD 标志;
  - 3) 认证标志(适用时);
  - 4) 序列号(适用时)。

## H.2.2 工艺监控

按本附录下面描述的质量保证规定进行工艺控制。

## H.2.3 引线镀涂

除在相关详细规范中另有规定外,应采用金作引线镀涂,并标志以“C”。

## H.2.4 产品要求

按本附录交货的 TAB 集成电路,其产品各项要求应在相关详细规范中规定,并符合本规范的要求。

## H.3 验证

## H.3.1 一般检验流程

一般检验流程如下:

参考章条号	检验
H.3.6.1	内部目检(任选)
H.3.3	凸点(100%)
H.3.4	凸点目检
H.3.5.1	键合工艺特征(100%)
H.3.5.2	键合的目检
H.3.6.2	内部目检(100%)
H.3.6	封装料(任选)
H.3.7	封装料目检
H.3.8.4	温度循环(100%)

H.2.1	标志(100%)
H.3.8.5	老炼前电测试(任选)
H.3.8.5	老炼(100%)
H.3.8.5	老炼后电测试(100%)
H.3.8.6	PDA
H.3.8.7	外部目检(100%)
H.3.9	QCI

### H.3.2 载带

承制方应按下列内容确定基线以采购载带:

- a) 设计结构;
  - b) 载带成分;
  - c) 热膨胀系数;
  - d) 分层试验;
  - e) 镀层厚度和成分;
  - f) 尺寸(引线、端、外部和窗孔的)。
- e)~f)应定期抽样验证,以证明其工艺受控。

### H.3.3 凸点

承制方应按下列内容确定基线以控制凸点工艺:

- a) 玻璃钝化层的最小交迭;
  - b) 阻挡金属层——淀积、成分;
  - c) 台阶覆盖(凸点至玻璃钝化层);
  - d) 设计结构;
  - e) 阻挡金属层厚度;
  - f) 凸点厚度;
  - g) 硬度;
  - h) 凸点高度的均匀性;
  - i) 凸点剪切;
  - j) 镀液纯度。
- f)~j)应定期抽样验证,以证明其工艺受控。

### H.3.4 凸点目检

应在键合前对凸点进行目检,样本大小和接收/拒收判据由承制方决定并编制成文件,至少应包括:

- a) 凸点和压焊区的对准;
- b) 沾污和残留的导电物;
- c) 凸点修补(金属化层暴露于高温下的漂移);
- d) 无效的或不当的光刻胶使用和去胶;
- e) 裂缝和空洞;
- f) 局部和/或整个凸点消失;
- g) 不规则或残缺的凸点;
- h) 变色的凸点;
- i) 机械损伤的凸点。

### H.3.5 键合

#### H.3.5.1 键合工艺特征

内引线键合的工艺特征是 TAB 器件的质量和可靠性的关键,应执行并规定最大、最小和破坏性键

合拉力极限值，以满足本附录下面的要求。在工艺特征中，应考虑以下因素：

- a) 载带成分；
- b) 键合力；
- c) 键合温度；
- d) 键合压力；
- e) 底层，如：凸点图形、玻璃钝化层成分、键合压焊区；
- f) 底层金属化或钝化；
- g) 裂缝。

#### H.3.5.2 键合的目检

应在包封前对键合进行目检，样本大小和接收/拒收判据应由承制方决定并编制成文件，至少包括：

- a) 键丝线至凸点的对准；
- b) 引线键合长度：凸点引线键合长度必须大于引线宽度；
- c) 对引线边界超出进行评价；
- d) 无开裂/抬起、起皮或消失引线；
- e) 目检无短路；
- f) 裂缝凸点、薄膜金凸点键合区、玻璃钝化层、金属或邻近于内引线键合凸点应不超过 H.3.5.1 的特性要求；
- g) 对于单点键合，压痕应覆盖引线到凸点键合宽度的 100%；
- h) 对于合金键合，压痕在连续跨过凸点引线的至少一边，且明显可见。

#### H.3.6 包封料

承制方确定的基线至少包括下列内容：

- a) 热膨胀系数和上下层之间的关系；
  - b) 存在挥发物；
  - c) 胶化时间和温度；
  - d) 固化剖面(初始、中间、最后)：时间和温度；
  - e) 固化聚合物的最终性能；
  - f) 密封剂的贮存；
  - g) 厚度；
  - h) 粘滞度。
- g)~h)应定期抽样验证，以证明其工艺受控。

#### H.3.7 包封料目检

要求对固化后的包封料进行目检，样本大小和接收/拒收标准应由承制方决定，并形成文件，至少包括下述内容：

- a) 裂纹；
- b) 空洞；
- c) 界面粘度下降；
- d) 不均匀；
- e) 底层应力；
- f) 区域覆盖率。

#### H.3.8 筛选

##### H.3.8.1 概述

应按 GJB 548C—2021 方法 5004 及下述增加或删减的内容进行 100%筛选。

### H.3.8.2 内部目检(任选)

用 GJB 548C—2021 方法 2010 中相应的条款和/或承制方内部规程在凸点形成前进行内部目检以筛选掉有缺陷的芯片。样本大小和接收/拒收判据由承制方决定并以文件形式固化。

### H.3.8.3 筛选中的内部目检

用 GJB 548C—2021 方法 2010 中相应的条款在包封前进行 100%目检,以筛选掉有缺陷的芯片。由承制方决定,凸点目检和键合目检可以在此次目检中一起进行,但必须对产品进行 100%检查。

### H.3.8.4 温度循环

应按 GJB 548C—2021 方法 1010 试验条件 C 进行 100%温度循环。

### H.3.8.5 老炼

应在老炼前、老炼中、老炼后按相关详细规范进行 100%电测试,并按 GJB 548C—2021 方法 1015 进行 100%老炼。

### H.3.8.6 允许的不合格品率(PDA)

应按 GJB 548C—2021 方法 5004 计算 PDA 值。

### H.3.8.7 外部目检

应按 GJB 548C—2021 方法 2009 或承制方的规定进行 100%外部目检。

## H.3.9 QCI

### H.3.9.1 概述

应按 GJB 548C—2021 方法 5005 和下述增加或删减的内容进行 QCI。

### H.3.9.2 A 组检验

A 组检验应按 GJB 548C—2021 方法 5005 和相应的相关详细规范进行。

### H.3.9.3 B 组检验

#### H.3.9.3.1 耐溶剂性

当采用油墨做标志时,应按 GJB 548C—2021 方法 2015 作耐溶剂性试验。样本大小应按 GJB 548C—2021 方法 5005 的规定。

#### H.3.9.3.2 附着力

应在相关详细规范中规定外引线键合的附着力,并规定样本大小和接收/拒收判据。

#### H.3.9.3.3 破坏性键合强度

应按 GJB 548C—2021 方法 2011 对内引线键合在密封前作破坏性键合强度试验,可在组装过程中或老炼前进行。样本大小应按 GJB 548C—2021 方法 5005 规定。应在相关详细规范中规定破坏性键合强度的最小值,失效判据应包括有下述内容:

- a) 引线抬起;
- b) 引线在凸点处破裂;
- c) 引线与凸点分开;
- d) 引线在载带孔处裂开;
- e) 金属脱离载带;
- f) 凸点与薄膜金属脱离;
- g) 薄膜金属脱离;
- h) 凸点下的凹坑;
- i) 未键合上;
- j) 出错(操作、设备、挂钩脱滑等)。

#### H.3.9.3.4 恒定加速度

仅当相关详细规范规定时,应按 GJB 548C—2021 方法 2001 试验条件 E 在 Y1 方向进行恒定加速度。

#### H.3.9.4 C组检验

应按 GJB 548C—2021 方法 1005 进行 C 组检验。样本大小应按 GJB 548C—2021 方法 5005 的规定，首次 C 组检验应采用 TAB 封装进行，以后的 C 组检验可采用替代封装技术。

#### H.3.9.5 D组检验

应按 GJB 548C—2021 方法 5005 和下述增加或删减的内容进行 D 组检验：

- a) 方法 5005 的表 5 中 1 分组按规定进行；
- b) 方法 5005 的表 5 中 2、6、7、8 分组不进行；
- c) 方法 5005 的表 5 中 3 分组去掉耐湿(方法 1004)和密封(方法 1014)试验；
- d) 方法 5005 的表 5 中 4 分组去掉恒定加速度(除非在相关详细规范中有规定)(方法 2001)和密封(方法 1014)试验；
- e) 方法 5005 的表 5 中 5 分组去掉密封(方法 1014)试验。
- f) 应按 GB/T 4937.4—2012 的规定在 85%RH/130℃下进行 50h 的偏置 HAST，或 85%RH/85℃ 1000h 的无偏置 HAST 试验，样本大小(接收数)为 15(0)；试验后目检应按方法 2009 或承制方的规定进行。

附录 I  
(资料性附录)  
缩略语

ASIC	application specific integrated circuit	专用集成电路
BV	breakdown voltage	击穿电压
CAD	computer aided design	计算机辅助设计
CMOS	complimentary metal oxide semiconductor	互补金属氧化物半导体
CSAM	C-mode scanning acoustical microscopy	C 模式超声扫描
DFT	design-for-test	可测性设计
DRC	design rules check	设计规则检查
DTL	diode transistor logic	二极管—晶体管逻辑
ECL	emitter coupled logic	射级耦合逻辑
ERC	electrical rules check	电气规则检查
ESD	electrostatic discharge	静电放电
ESDS	electrostatic discharge sensitivity	静电放电敏感度
FA	failure analysis	失效分析
FET	field effect transistor	场效应晶体管
GCR	galactic cosmic rays	银河宇宙射线
$g_m$	linear transconductance	线性跨导
HAST	highly accelerated temperature and humidity stress test	强加速稳态湿热试验
HCI	hot carrier injection	热载流子注入
LET	linear energy transfer	线性能量传输
$LET_{TH}$	linear energy transfer threshold	线性能量传输阈值
MOS	metal oxide semiconductor	金属氧化物半导体
MSL	moisture sensitivity level	潮湿敏感度等级
MTTF	mean time to failure	平均无故障时间
MPW	Multi-product wafer	多产品晶圆
NDBP	nondestructive bond pull	非破坏性键合拉力
PDA	percent defective allowable	允许不合格品率
PIPL	Post-irradiation parameter limits	辐射后参数极限
PLA	programmable logic array	可编程逻辑阵列
PM	parametric monitor	工艺监测图形
QCI	quality conformance inspection	质量一致性检验
QM	quality management	质量管理
QML	qualified manufacturer listing	合格制造厂目录
RHA	radiation hardness assurance	辐射加固保证
RHACL	radiation hardness assurance capability level	辐射加固保证能力水平
SEC	standard evaluation circuit	标准评价电路
SEE	single event effects	单粒子效应
SEP	single event phenomenon	单粒子事件
SPC	statistical process control	统计过程控制
SoC	system on chip	系统级芯片
TAB	tape automated bonded	载带自动焊
TCV	technology characterization vehicle	可靠性表征结构
TDDDB	time dependent dielectric breakdown	时间相关(电)介质击穿
TID	total ionizing dose	电离总剂量
TRB	technology review board	技术审查委员会
UBM	under bump metallurgy	凸点下金属化层
VHSIC	very high speed integrated circuit	超高速集成电路

附录 J  
(资料性附录)  
附加说明

鉴定的基础是制造中引入质量保证大纲的要求。质量保证大纲要求各级管理部门和执行部门都积极参与质量管理活动。此外，还应建立 TRB 以控制、稳定、监督和改进已鉴定过的技术流程。TRB 应制定质量保证大纲计划，指导在整个“寿命周期”中如何控制、监控与改进指定技术流程范围内的各项工作。质量保证大纲计划的关键内容是建立 SPC、现场失效反馈程序、纠正措施程序、质量改进以及控制和改进产品质量与可靠性所需要的任何其他程序。这些要求已在本规范中详细列出。

此外，本规范规定了半导体集成电路承制方列入 QML 的程序和要求。列入 QML 的承制方不需要对每个器件进行大量的最终产品的鉴定检验和 QCI，就能够在生产的器件上使用 QML 认证标志。离线试验将由在线监控和 SPC 所替代。此外可用替代器件(如 SEC)来评估工艺的可靠性。这一方法的引入是把重点从对单一器件的鉴定转移到对生产线的认证。这将加快器件迈向高质量和高可靠的步伐。

进行 QML 认证的基本思路是承制方获得生产线或技术流程认证所遵循的一种程序。采用持续监测技术维持 QML 状态。生产线包括器件的设计、掩模制备、晶圆制备、组装、封装和试验所使用的设备和程序(见图 J.1)。图 J.2 说明用三个设计中心、两套掩模制备工厂、三条晶圆制备线、两条封装/组装生产线及两个检验实验室组成完整技术流程的六种可能组合。

完整的 QML 认证程序分两个阶段：审核和鉴定。审核是鉴定机构对生产线有能力生产高质量和符合本规范要求的器件进行证实和认可的过程；鉴定是采用生产“首批通过”符合本规范和相关详细规范要求的器件，来证明已认证合格生产线的能力。对图 J.2 每一方框均可分别审查，但应对整个技术流程进行审核。在认证期间，是将方框组合在一起进行试验。字母 A 和 B 指明了鉴定检验已合格的整条路径的 QML 流程。其他路径只有在完成各工艺过程的审核和鉴定检验后才能成为 QML。

列入 QML 的承制方持续开展质量管理(QM)工作。本规范规定了 QML 器件应满足的筛选项目。如果从技术角度上收集的可靠性数据证明筛选项目减少或变更是合理的，则可由承制方的 TRB 决定减少或改变筛选项目。鉴定的特点归结为这样一个思路：即如果对生产线每步过程均进行了恰当的监测和控制，则不必做过多的试验就可获得高质量和高可靠的器件。下面列出可能采用的监控项目：

- a) 控制设计程序和设计工具，其方式是保证器件的设计是在已被证明可靠的工艺极限范围内，而且符合设计规则(电气、几何和可靠性)的要求；
- b) 控制掩模制备设施以保证依据器件设计数据库生产无差错的掩模。采取监控、控制和减少缺陷密度的措施有助于获得无差错的掩模；
- c) 控制晶圆生产工艺：使用在线统计控制；采用 PM 测试结构表征器件的电参数；采用 TCV 研究固有可靠性机理；用 SEC 监控生产工艺的可靠性，且作为可靠性试验的替代器件；
- d) 组装和封装控制，用 SPC 去控制重点的封装和组装工序；
- e) 试验环节的控制，包括控制试验设备准确度和设备校准，以及对器件设计中心的控制界面；
- f) 由承制方建立的 TRB 对 QML 过程进行严格的全面控制，TRB 应独立地对已认证的 QML 技术流程负全部责任；
- g) 本规范对 RHA 器件的要求和程序，在 RHA 领域中最关心的问题相关详细规范是否准确地描述了在规定的辐射环境下器件的性能。当确定了表征抗辐射性能的器件模型和测试结构与实际器件相关性数据时，可以减少许多针对实际器件的试验。如果尚未建立这种模型和测试结构，则要求对实际器件进行辐射试验。

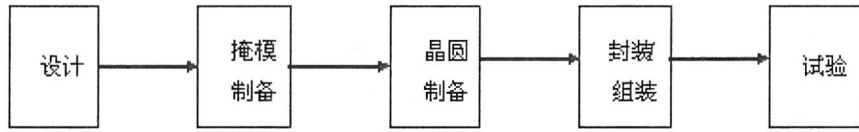


图 J.1 QML 生产线

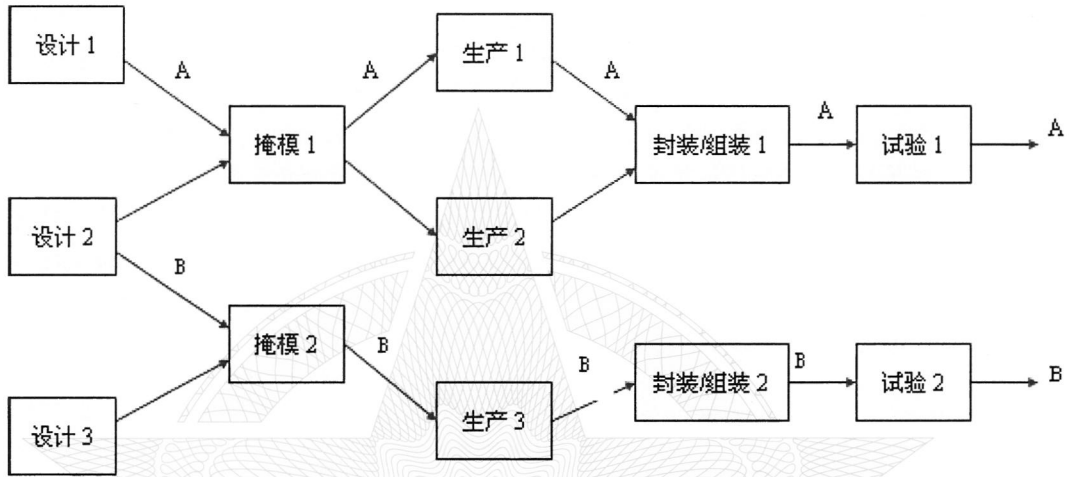


图 J.2 生产线的组合

附录 K  
(资料性附录)

半导体集成电路设计、工艺、材料和试验基线模板

本附录给出半导体集成电路 QML 认证时，设计、工艺、材料和试验基线表的模板(见图 K.1)，供承制方参考使用。

## 半导体集成电路设计、工艺、材料和试验基线

承制方: \_\_\_\_\_

生产线名称和地址: \_\_\_\_\_

质量等级: \_\_\_\_\_

鉴定试样

标准评价电路

实际电路

通用规范编号和名称: GJB7400A-2024 合格制造厂认证用半导体集成电路通用规范

鉴定产品详细规范:

详细规范类型:  国军标  行军标  企军标

详细规范号: \_\_\_\_\_ (确认号: \_\_\_\_\_)

详细规范名称: \_\_\_\_\_

拟制: \_\_\_\_\_

审核: \_\_\_\_\_

批准: \_\_\_\_\_

图K.1 基线表模板

**1. 设计**

**1.1 电路设计**

设计方名称： \_\_\_\_\_

地址： \_\_\_\_\_

1.1.1 电路指标：

电路类型：	存储器	CPLD	CPU、MCU	FPGA	.....
反映设计能力的主要性能指标 <sup>a</sup> ：					
工艺类型：					
设计方法（适用时）：	<input type="checkbox"/> 定制 <input type="checkbox"/> 半定制				
最小线宽：					
设计方法：					
ESD 设计：	<input type="checkbox"/> 是 <input type="checkbox"/> 否				
ESD 等级：					
ESD 方案来源：	<input type="checkbox"/> Foundry <input type="checkbox"/> 自建 <input type="checkbox"/> 其他： _____				
Latch-Up 设计：	<input type="checkbox"/> 是 <input type="checkbox"/> 否				
Latch-Up 触发电流：					
可测性设计：	<input type="checkbox"/> 是 <input type="checkbox"/> 否				
故障覆盖率（适用时）：					
辐照加固设计（适用时）：					
辐照加固单元库：	<input type="checkbox"/> 是 <input type="checkbox"/> 否 <input type="checkbox"/> 不适用				

<sup>a</sup> 如：最高工作电压、最高工作频率等。

1.1.2 辐照加固指标（适用时）：

	设计加固	工艺加固	材料加固	辐照加固保证能力水平 (RHACL)
总剂量				
单粒子效应(如 SEU、SEL 等)				
中子辐照				
瞬态剂量率				

图 K.1(续)

## 1.1.3 设计软件环境：

序号	设计环节	设计软件名称
1	RTL 仿真	
2	逻辑综合	
3	布局布线	
4	静态时序分析	
5	版图设计	
6	寄生参数提取	
7	物理验证	
8	电路仿真	
9	快速电路仿真	
10	故障覆盖率分析	

## 1.2 封装设计

设计方名称：\_\_\_\_\_

地址：\_\_\_\_\_

1.2.1 封装形式：\_\_\_\_\_

1.2.2 设计软件环境：

序号	设计环节	软件
1	封装布线设计	
2	封装结构设计	
3	封装参数提取	
4	热仿真	
5	电仿真	
6	机械力学分析	

## 2. 晶圆制备

制造厂名称：\_\_\_\_\_

地址：\_\_\_\_\_

2.1 工艺平台名称：\_\_\_\_\_

2.2 特征尺寸：

2.3 额定工作电压：

图 K.1 (续)



## 3.封装

封装厂名称: \_\_\_\_\_

地址: \_\_\_\_\_

## 3.1 气密封装 (适用时)

## 3.1.1 封装类型:

封装名称: \_\_\_\_\_

空腔体积 (cm<sup>3</sup>) \_\_\_\_\_

腔体基座尺寸: 长宽

封装结构: 如  侧面铜焊  底部铜焊  玻璃密封

最大引出端数: \_\_\_\_\_

引出端节距 (mm): \_\_\_\_\_

## 3.1.2 晶圆/芯片减薄

背面抛光:  是  否

晶圆尺寸: \_\_\_\_\_ mm

最小芯片厚度: \_\_\_\_\_

3.1.3 背面金属化:  是  否

工艺方法: \_\_\_\_\_

材料成分: \_\_\_\_\_

厚度: 最小(Min.) \_\_\_\_\_ Å 最大(Max.) \_\_\_\_\_ Å

## 3.1.4 划片/切割方法: \_\_\_\_\_

## 3.1.5 芯片安装类型:

 烧结工艺:

芯片尺寸: \_\_\_\_\_

烧结材料: \_\_\_\_\_

 粘接工艺:  粘片胶  共晶焊

芯片尺寸: \_\_\_\_\_

粘接材料: \_\_\_\_\_

图 K.1 (续)

## 3.1.6 引线键合:

引线键合	键合类型	焊盘尺寸 (mm×mm)	键合丝材料	键合丝直径 (μm)
芯片端				
引线端				

## 3.1.7 密封:

密封气氛: \_\_\_\_\_

密封方法:  熔焊  平行缝焊  其他:

密封材料: \_\_\_\_\_

## 3.1.8 引线涂覆

a) 涂覆方式: \_\_\_\_\_

b) 涂覆层材质: \_\_\_\_\_

c) 涂覆层厚度: \_\_\_\_\_

3.1.9 标志打印:  油墨打印 (金属盖板)  激光打印 (陶瓷体)

## 3.1.10 植球/植柱 (适用时)

a) 焊球/焊柱直径: \_\_\_\_\_

b) 植球/植柱精度: \_\_\_\_\_ mm

## 3.2 塑料封装 (适用时)

## 3.2.1 封装类型:

封装名称: \_\_\_\_\_

引出端节距 (mm): \_\_\_\_\_

塑封体尺寸 (mm): \_\_\_\_\_

最大引出端数: \_\_\_\_\_

## 3.2.2 晶圆/芯片减薄

背面抛光:  是  否

晶圆尺寸: \_\_\_\_\_ mm

最小芯片厚度: \_\_\_\_\_

## 3.2.3 划片/切割方法: \_\_\_\_\_

图 K.1 (续)

## 3.2.3 芯片粘接:

- a) 粘片方式: 粘片胶 共晶焊
- b) 芯片尺寸: \_\_\_\_\_
- c) 粘接材料: \_\_\_\_\_
- d) 引线框架材质: \_\_\_\_\_
- e) 固化方式: \_\_\_\_\_

## 3.2.4 引线键合:

引线键合	键合类型	焊盘尺寸 (mm×mm)	键合丝材料	键合丝直径(μm)
芯片端				
引线端				

## 3.2.5 包封:

- a) 包封方式: \_\_\_\_\_
- b) 包封料填充料类型及形状: \_\_\_\_\_
- c) 包封料树脂类型: \_\_\_\_\_
- d) 包封后键合丝冲丝率: \_\_\_\_\_
- e) 包封后偏错模控制精度: \_\_\_\_\_

## 3.2.6 引线涂覆

- a) 涂覆方式: \_\_\_\_\_
- b) 涂覆层材质: \_\_\_\_\_
- c) 涂覆层厚度: \_\_\_\_\_

3.2.7 标志打印: 油墨打印 激光打印

## 3.2.8 植球/植柱 (适用时)

- a) 焊球/焊柱直径: \_\_\_\_\_
- b) 植球/植柱精度: \_\_\_\_\_mm

图 K.1(续)



3	粒子碰撞噪声检测	2020		
4	老炼	1015		
5	细检漏	1014		
6	粗检漏	1014		
7	X射线照相	2012		
8	外部目检	2009		
9	耐溶剂性	2015		
10	键合强度	2011		
11	芯片剪切	2019		
12	可焊性	2003		
13	ESD	3015		
14	稳态寿命	1005		
15	物理尺寸	2016		
16	引线牢固性	2004 2028		
17	热冲击	1011		
18	耐湿	1004		
19	机械冲击	2002		
20	扫频振动	2007		
21	盐雾	1009		
22	内部气氛含量	1018		
23	引线涂覆附着力	2025		
24	耐焊接热	2036		
25	稳态总剂量			
26	中子辐照			
27	瞬态电离辐照			
28	辐射门锁			
29	单粒子效应			
30	...			

图 K.1 (续)





中华人民共和国  
国家军用标准  
合格制造厂认证用半导体集成电路通用规范  
GJB 7400A—2024

\*

国家军用标准出版发行部出版  
(北京东外京顺路7号)  
国家军用标准出版发行部印刷车间印刷  
国家军用标准出版发行部发行  
版权专有 不得翻印

\*

开本 880×1230 1/16 印张 6 $\frac{3}{4}$  字数 215 千字  
2025年2月第1版 2025年2月第1次印刷

\*

军标出字第 16410 号